

UNIVERSIDADE ESTADUAL DE CAMPINAS
FACULDADE DE ENGENHARIA ELÉTRICA
DEPARTAMENTO DE MICROONDA E ÓPTICA

PROJETO E IMPLEMENTAÇÃO DE AMPLIFICADORES
DISTRIBUÍDOS PARA RECEPÇÃO DE SINAIS
DE ALTA VELOCIDADE

Este exemplar corresponde à edição final da tese
defendida por Oswaldo Pedreira Paixão
e aprovada pela Comissão
Julgadora em 07/02/91.

Oswaldo Pedreira Paixão


Orientador

Orientador : Rui Fragassi Souza

Tese apresentada à Faculdade de
Engenharia Elétrica da Universidade
Estadual de Campinas, como parte
dos requisitos exigidos para a
obtenção do título de MESTRE EM
ENGENHARIA ELÉTRICA.

2019103029

Fevereiro 1991

UNICAMP
BIBLIOTECA CENTRAL

ABSTRACT

This work presents the design and implementation of hybrid distributed amplifiers, intended for advanced microwave systems that work with high velocity digital signals.

Initially, approximated expressions for the computation of power gain and noise figure of these amplifiers were developed. Such equations allow the investigation of the frequency behavior and gives some insight about the working mechanism of distributed amplifiers in general. To improve the analysis a CAD program, called ANA, was developed which makes a nodal analysis of linear MICs in the frequency domain, including the noise effect. The final design of the two distributed amplifiers investigated (AD710 and AD321), using a unidimensional array of four FETs, were obtained through an optimization program called OTIMO.

Two distributed amplifiers were implemented, in hybrid structure, using GaAs MESFETs (AD710) and AlGaAs/GaAs HEMTs (AD321) transistors. Both circuits used alumina substrates to manufacture microstrip lines and NiCr thin film deposited resistors.

The scattering parameters of such circuits were measured, with good agreement with theoretical prediction.

SUMÁRIO

Este trabalho apresenta o projeto e as técnicas de implementação de amplificadores distribuídos, para sua utilização em sistemas avançados de microondas, que operam com sinais de alta velocidade.

Inicialmente, foram obtidas expressões aproximadas para o cálculo do ganho de potência e do fator de ruído destes amplificadores, que permitem avaliar o seu desempenho em frequência e a compreender o seu mecanismo de funcionamento. Para uma análise mais rigorosa, foi desenvolvido o programa ANA, que realiza a análise nodal de CIMS lineares no domínio da frequência, incluindo na sua análise, o efeito do ruído. O projeto final dos dois circuitos selecionados (AD710 e AD321), que empregam um arranjo unidimensional de 4 FETs, foram obtidos via otimização, utilizando o programa OTIMO.

Dois amplificadores foram montados, na forma híbrida, utilizando transistores tipo MESFET de GaAs (AD710) e HEMT de AlGaAs/GaAs (AD321). Em ambos os circuitos foram utilizados substratos de alumina para a realização das linhas de microfita e para a deposição dos resistores de filme fino (NiCr).

Nos circuitos do AD710 e AD321 foram medidos os parâmetros de espalhamento, com os resultados experimentais próximos dos previstos na teoria.

*“Querer quase nada.
Ter vivido há um mil e novecentos e setenta e nove anos
Retirar os cravos de Seus membros
Recebê-Lo em meus braços
Pensar-Lhe as feridas
E dizer-Lhe simplesmente
– Vamos caminhar juntos, Amigo.
– Você me mostra o caminho.”*

Américo de Castro Pinheiro 1979

**03 - 11 - 1932*

†1º - 05 - 1982

Em memória de meu pai.

*A minha mãe,
a meu irmão,
a minha irmã,
a Maria.*

*"I think over again my small adventures
My Fears
Those small ones that seemed so big
For all the vital things
I had to get and to reach
And yet there is only one great thing
The only thing
To live to see the great day that dawns
And the light that fills the world."*

- Uma Velha Canção dos Esquimós -

CONTEÚDO

Agradecimentos	vii
Lista de Acrogramas	ix
Lista de Símbolos	x
Capítulo 1 Introdução	1
Objetivos	1
1.1 Amplificadores Distribuídos : Das Válvulas aos Circuitos Integrados Monolíticos de Microondas	2
1.2 Conceito Básico de Operação	6
1.3 Projetos e Realizações	9
1.4 Outros Dispositivos Baseados no Princípio da Amplificação Distribuída	17
1.5 Aplicações	22
Referências	24
Capítulo 2 Análise do Amplificador Distribuído	30
Objetivos	30
2.1 Introdução ao Método das Imagens	31
2.2 Cálculo dos Ganhos de Potência	35
2.2.1 Ganho de Potência Direto	36
2.2.2 Ganho de Potência Reverso	44
2.3 Cálculo do Fator de Ruído	46
2.4 Utilizando o Modelo Unilateral do FET	59
2.4.1 Caso I : FET Sem Perdas	60
2.4.2 Caso II : FET Com Perdas	70
2.5 Cálculo dos Parâmetros-S de Baixa Frequência do AD	86
Referências	88

Capítulo 3	Análise Numérica do Amplificador Distribuído	90
Objetivos		90
3.1	Introdução ao Programa para Análise de CIM (ANA)	91
3.2	Sensitividade do AD com Relação aos Seus Principais Parâmetros	99
3.2.1	Influência do Número de Estágios	101
3.2.2	Influência das Resistências das Terminações	107
3.2.3	Influência da Indutância de Fonte	110
3.3	Contribuição dos Elementos do AD na Figura de Ruído	115
3.4	Introdução ao Programa para Otimização de CIM (OTIMO)	117
3.4.1	Projeto do Circuito 1 : AD710 (MESFET)	120
3.4.2	Projeto do Circuito 2 : AD321 (HEMT)	125
Referências		130
Capítulo 4	Implementação e Resultados Experimentais	131
Objetivos		131
4.1	Implementação dos Circuitos AD710 e AD321	132
4.1.1	Síntese das Linhas de Microfita	134
4.1.2	Dimensionamento dos Resistores das Terminações	138
4.1.3	Lay-Out dos ADs	139
4.1.4	Soldas de Fios dos Contatos dos FETs	142
4.1.5	Polarização dos FETs	145
4.2	Resultados Experimentais dos Circuitos AD710 e AD321	147
Referências		151
Capítulo 5	Conclusões	152
Apêndice A	Modelamento do MESFET de GaAs	153
A.1	Extração do Modelo para Sinais Incrementais	154
A.2	Extração do Modelo para Ruído	157
A.3	Resultados do Modelamento	162
Refêrencias		166
Apêndice B	Conversão dos Parâmetros de Ruído do MESFET	168
Apêndice C	Dados do MESFET NE71000 e do HEMT NE32100	171

AGRADECIMENTOS

Prof. Rui Fragassi Souza, por sua amizade, apoio e incentivo, indispensáveis para a conclusão deste trabalho.

Prof. Luiz Carlos Kretly, por sua amizade, apoio e incentivo, facilitando a utilização dos recursos do LED (Laboratório de Eletrônica e Dispositivos).

CAPES, pelo suporte financeiro durante todo o mestrado.

Prof. Atílio José Giarola, por seu apoio.

Prof. Evandro Conforti, por seu apoio.

Daniel Roseno, pela amizade e pelo corte do rubylith para elaboração das máscaras dos ADs.

Claudemir Coral, pela amizade e pela montagem dos componentes em chip dos ADs.

Felipe Rudge Barbosa, do CAD0/Telebrás por facilitar o uso dos recursos necessários para a montagem dos ADs.

Hélio Godoy, pelas soldas de fios dos FETs e dos capacitores em chip, e o corte das aluminas.

Ao grupo de engenheiros do CACIM/Telebrás, pela construção do circuito dos ADs sobre alumina.

Ao grupo de engenheiros do DTA/Telebrás, pela caracterização em frequência dos ADs.

Prof. Edmundo Braga, pela foto-redução e pelas placas de

alta-resolução com as máscaras dos ADs.

PANAIR International do Brasil, nas pessoas de Jorge Alberto Sogaiair e Marco Aurelio Peloggia, por facilitar o contato com a CEL.

CEL/NEC - California Eastern Laboratories, na pessoa de Robert Swann, pela doação dos MESFETs de GaAs NE71000 e dos HEMTs de AlGaAs/GaAs NE32100, dos catálogos e dos disquetes com seus dados de projeto.

RADIALL do Brasil Ltda, na pessoa de Hubert Marceul, pela doação dos conectores SMA.

TECDIA, Inc., pela doação dos capacitores em chip.

COMPEX Corp., pela doação dos capacitores em chip.

Gil e Ronei, pela construção das peças mecânicas.

Lúcia, pelos desenhos utilizados neste trabalho.

Rita, pela digitação dos relatórios técnicos RT-183 e RT-184.

Elza, pela digitação dos artigos para publicação nacional e internacional.

Aos amigos do LED, em especial Ivan, Itamar, Neil, Brito, Luiz Otávio, e Marcos, por sua amizade.

Dilvan, pela utilização do programa EDCHIP.

Aos amigos e colegas da UNICAMP, em especial Diniz, Cesar, Cláudio, Ramiro e Ricardo, por sua amizade.

A todas as pessoas que de alguma forma contribuíram para elaboração deste trabalho, e que não foram citados.

LISTA DE ACROGRAMAS

CAD	computer aided design
CLI	constant line impedance
FET	field effect transistor
HEMT	high electron mobility transistor
LIV	line impedance variation
MBE	molecular beam epitaxy
MESFET	metal semiconductor field effect transistor
MIC	microwave integrated circuit
MMIC	monolithic microwave integrated circuit
M ³ IC	monolithic millimeter-wave integrated circuit
MODFET	modulation doped field effect transistor
VPE	vapor phase epitaxy
RL	return loss
AD	amplificador distribuído
AM	amplificador matricial
CIM	circuito integrado de microonda
FI	freqüência intermediária
LI	ligações idênticas
LNI	ligações não idênticas
LT	linha de transmissão
OL	oscilador local
RF	radio freqüência
TA	toco em aberto

LISTA DE SÍMBOLOS

A	vetor das correntes de curto-circuito de ruído
$\mathcal{A}, \mathcal{B}, \mathcal{C}, \mathcal{D}$	parâmetros de transmissão (ou ABCD) do quadripolo
$\mathcal{A}_d, \mathcal{B}_d, \mathcal{C}_d, \mathcal{D}_d$	parâmetros ABCD do quadripolo $N_d^{(k)}$
$\mathcal{A}_g, \mathcal{B}_g, \mathcal{C}_g, \mathcal{D}_g$	parâmetros ABCD do quadripolo $N_g^{(k)}$
C, R, P	coeficientes de ruído de van der Ziel
C_D	capitância externa de dreno
C_{ds}	capacitância dreno-fonte
C_{gs}	capacitância porta-fonte
C_{gd}	capacitância porta-dreno
cy_{ij}^I	parâmetros de correlação do ruído intrínsecos na representação por parâmetros de admitância
ct_{ij}	parâmetros de correlação do ruído na representação por parâmetros de transmissão
ct_{ij}^I	parâmetros de correlação do ruído intrínsecos na representação por parâmetros de transmissão
C_J	matriz de correlação do ruído normalizada dos dispositivos de duas portas
\mathcal{E}_J	matriz de correlação do ruído dos dispositivos de duas portas
C_N	matriz de correlação do ruído normalizada da rede passiva de duas portas
\mathcal{E}_N	matriz de correlação do ruído da rede passiva
C_Y	matriz de correlação do ruído normalizada da rede de duas portas equivalente
\mathcal{E}_Y	matriz de correlação do ruído da rede de duas portas equivalente
D_d	fator de divisão da corrente de dreno
D_g	fator de divisão da tensão de porta
$E(x)$	função erro
\sim	
e_{lij}	resíduo associado à especificação no limite inferior do parâmetro $ s_{ij} $

e_{uij}	resíduo associado a especificação no limite superior do parâmetro $ s_{ij} $
f	frequência
F	fator de ruído
f_c	frequência de corte
f_{cg}	frequência de corte da linha de porta
f_{cd}	frequência de corte da linha de dreno
f_d	frequência de corte do circuito RC de dreno
f_D	frequência de corte do circuito LC de dreno
f_g	frequência de corte do circuito RC de porta
f_i	frequência de corte do circuito LC de porta
f_o	frequência de corte do circuito LC de dreno
f_{o1}	frequência de corte do circuito LC de dreno
f_{o2}	frequência de corte do circuito LC de dreno
F_{min}	mínimo fator de ruído
G_c	condutância equivalente de ruído normalizada
G_c	condutância equivalente de ruído
G_f	ganho de potência disponível direto
G_m	transcondutância do FET
G_r	ganho de potência disponível reverso
i_d	corrente de ruído de dreno
i_d^I	corrente intrínseca de ruído de dreno
i_{dk}	corrente de ruído de porta do k-ésimo FET
i_g	corrente de ruído de porta
i_g^I	corrente intrínseca de ruído de porta
i_{gk}	corrente de ruído de porta do k-ésimo FET
I_{Dk}	corrente de dreno do quadripolo $N_d^{(k)}$
I_{dsk}	corrente de dreno do k-ésimo FET
$I_{d1}^{(k)}$	corrente de entrada do quadripolo $N_d^{(k)}$
$I_{dz}^{(k)}$	corrente de saída do quadripolo $N_d^{(k)}$
I_f	corrente direta total ou corrente direta total de ruído
$I_f^{(k)}$	corrente direta total de ruído devido à relação de transferência da k-ésima seção
I_{fk}	corrente direta devido à relação de transferência da k-ésima seção

$I_{fk}(k)$	corrente direta de ruído devido à relação de transferência da k-ésima seção
I_r	corrente reversa total ou corrente reversa total de ruído
$I_r(k)$	corrente reversa total de ruído devido à relação de transferência da k-ésima seção
I_{rk}	corrente reversa devida à relação de transferência da k-ésima seção
$I_{rk}(k)$	corrente reversa de ruído devido à relação de transferência da k-ésima seção
J	vetor das correntes de ruído dos dispositivos de duas portas
k	constante de Boltzmann
L	comprimento das linhas de microfita e dos resistores de filme fino
L_d	indutância de dreno
L_g	indutância de porta
L_i	indutância do fio de solda do contato de porta
L_o	indutância do fio de solda do contato de dreno
L_s	indutância do fio de solda do contato de fonte
n	número de estágios do AD
N	vetor das correntes de ruído da rede passiva
P_{avs}	potência disponível no gerador
P_f	potência disponível na carga devido à propagação direta
P_r	potência disponível na carga devido à propagação reversa
R_i	resistência de entrada efetiva
R_g	resistência da terminação de porta
$R_{gg'}$	resistência de contato de porta
R_d	resistência da terminação de dreno
$R_{dd'}$	resistência de contato de dreno
R_{ds}	resistência dreno-fonte
r_n	resistência equivalente de ruído normalizada
R_n	resistência equivalente de ruído
$R_{ss'}$	resistência de contato de fonte
S	matriz de espalhamento
s_{ij}	parâmetros de espalhamento

t	espessura do filme resistivo
T	temperatura física absoluta
T_0	temperatura padrão ($T_0 = 290 \text{ K}$)
$U(\phi)$	função objetiva
V_{dT}^{\sim}	tensão de ruído da terminação de dreno
V_{gk}	tensão de porta do k-ésimo FET
$V_{\sigma k}$	tensão de porta do quadripolo $N_g^{(k)}$
V_{gT}	tensão de ruído da terminação de porta
$V_{g1}^{(k)}$	tensão de entrada do quadripolo $N_g^{(k)}$
$V_{g2}^{(k)}$	tensão de saída do quadripolo $N_g^{(k)}$
W	largura das linhas de microfita e dos resistores de filme fino
W_i	fator de ponderação no parâmetro de ruído
W_{ij}	fator de ponderação no parâmetro s_{ij}
W_{lij}	fator de ponderação associado ao resíduo e_{uij}
W_{uij}	fator de ponderação associado ao resíduo e_{uij}
x_c	freqüência normalizada de corte
x_{cg}	freqüência normalizada de corte da linha de porta
x_{cd}	freqüência normalizada de corte da linha de dreno
x_d	freqüência normalizada de corte do circuito RC de dreno
x_D	freqüência normalizada de corte do circuito LC de dreno
x_g	freqüência normalizada de corte do circuito RC de porta
x_i	freqüência normalizada de corte do circuito LC de porta, ou parâmetro auxiliar associado a ϕ_i
x_o	freqüência normalizada de corte do circuito LC de dreno
x_{o1}	freqüência normalizada de corte do circuito LC de dreno
x_{o2}	freqüência normalizada de corte do circuito LC de dreno
Y	matriz admitância nodal
Y_{ij}	parâmetros de admitância
Y_{ij}^I	parâmetros de admitância intrínsecos
Y_{ij}	parâmetros de admitância nodal

Y_D	matriz admitância nodal dos dispositivos de duas portas
Y_m	transcondutância complexa dos FETs
Y_{opt}	admitância de entrada para se obter mínimo fator de ruído
Y_P	matriz admitância nodal da rede passiva
Y_S	admitância do gerador
Y_{SC}	matriz admitância de curto-circuito da rede de duas portas equivalente
Z_{d1}	impedância série do circuito de dreno
Z_{dz}	impedância paralela da linha de dreno
Z_{g1}	impedância série do circuito de porta
Z_{g2}	impedância paralela da linha de porta
Z_{Id}	impedância imagem da linha de dreno
Z_{Ig}	impedância imagem da linha de porta
z_{ij}	parâmetros de impedância
Z_o	impedância de referência, igual a 50 ohms
Z_{oc}	matriz admitância de circuito aberto da rede de duas portas equivalente
Z_{o1}	impedância do gerador (porta 1)
Z_{o2}	impedância de carga (porta 2)
Z_{Tg}	impedância tipo T da linha de porta
Z_{Td}	impedância tipo T da linha de dreno
$Z_{\pi g}$	impedância tipo pi da linha de porta
$Z_{\pi d}$	impedância tipo pi da linha de dreno
α_d	constante de atenuação da linha de dreno
α_g	constante de atenuação da linha de porta
β_d	constante de fase da linha de dreno
β_g	constante de fase da linha de porta
γ_d	constante complexa de propagação da linha de dreno
γ_g	constante complexa de propagação da linha de porta
Γ_{opt}	coeficiente de reflexão de entrada para se obter mínimo fator de ruído
λ_g	comprimento de onda guiado
δ	fator de separação entre os FETs
Δf	largura de faixa de ruído
ϵ_{re}	permissividade efetiva da microfita
ϵ_r	permissividade relativa

θ_o	comprimento elétrico
λ_o	comprimento de onda no espaço livre
ρ_a	resistência do filme
σ_m	condutividade do filme resistivo
τ	tempo de trânsito do elétron no canal
ϕ_i	parâmetro a ser otimizado
ϕ'_i	parâmetro auxiliar associado a ϕ_i
ϕ_{li}	restrição inferior no parâmetro ϕ_i
ϕ_{ui}	restrição superior no parâmetro ϕ_i
ω	frequência angular
ω_c	frequência angular de corte
ω_{cd}	frequência angular de corte da linha de dreno
ω_{cg}	frequência angular de corte da linha de porta
ω_d	frequência angular de corte do circuito RC de dreno
ω_D	frequência angular de corte do circuito LC de dreno
ω_g	frequência angular de corte do circuito RC de porta
ω_i	frequência angular de corte do circuito LC de porta
ω_o	frequência angular de corte do circuito LC de dreno
ω_{o1}	frequência angular de corte do circuito LC de dreno
ω_{o2}	frequência angular de corte do circuito LC de dreno

CAPÍTULO 1

INTRODUÇÃO

OBJETIVOS

A finalidade deste capítulo introdutório é proporcionar uma breve discussão sobre a evolução dos amplificadores distribuídos, ou de onda caminhante, desde o seu surgimento até sua utilização em avançados sistemas de microondas. Será descrito, também, o princípio básico no qual está fundamentado estes amplificadores, e como outros dispositivos podem operar utilizando este princípio, incluindo as principais técnicas e formas de implementação destes circuitos. Encerrando este capítulo, serão vistas algumas de suas principais aplicações.

- 1.1 Amplificadores Distribuídos : Das Válvulas aos Circuitos Integrados Monolíticos de Microondas
- 1.2 Conceito Básico de Operação
- 1.3 Projetos e Realizações
- 1.4 Outros Dispositivos Baseados no Princípio da Amplificação Distribuída
- 1.5 Aplicações

1.1 Amplificadores Distribuídos : Das Válvulas aos Circuitos Integrados Monolíticos de Microondas

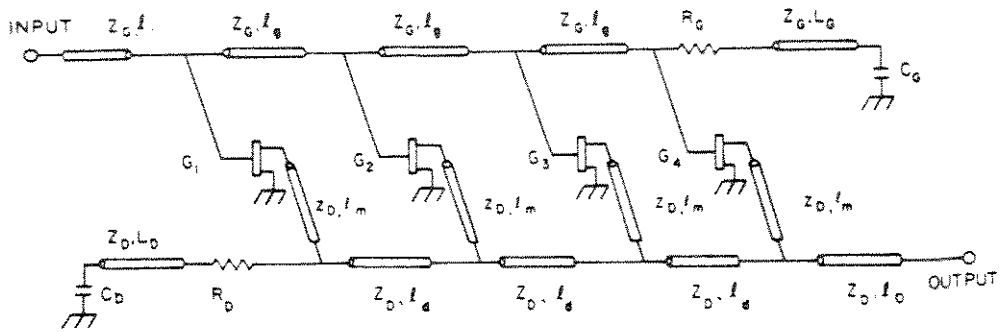
O princípio da amplificação distribuída foi originalmente proposto por W. S. Percival [1], em 1935, num esforço para aumentar o produto ganho-banda passante de um amplificador contendo válvulas termoiônicas. Entretanto, o primeiro trabalho publicado na literatura com uma abordagem detalhada sobre o assunto foi apresentado por Ginzton *et al.* [2], em 1948, onde, pela primeira vez, foi utilizado o termo " *distributed amplification* ". Neste trabalho, destacamos, entre suas análises, uma comparação entre os amplificadores distribuídos e em cascata, equalização da resposta em frequência utilizando válvulas com terminais de placa ou grade conectados aos pares em paralelo, linhas artificiais com indutância-mútua negativa ou em ponte-T, e uma consideração sobre a natureza das fontes de ruído, incluindo o cálculo do fator de ruído do amplificador. Subseqüentemente, Rudenberg e Kennedy [3], em 1949, e Horton *et al.* [4], em 1950, reportaram os primeiros resultados experimentais com faixa de passagem destes amplificadores em torno de 300 MHz. Utilizando álgebra matricial Payne [5], em 1953, introduziu uma nova técnica para análise destes amplificadores. Ainda utilizando válvulas, outros trabalhos importantes nesta área, que possibilitaram o controle de ganho/fase em frequência, incluindo uma análise da resposta transitória, foram publicados por Basset e Kelly [6], em 1954, sugerindo o uso de elementos resistivos, e Chen [7], em 1967, utilizando linhas não uniformes de grade e placa.

Com o avanço da tecnologia dos dispositivos eletrônicos de estado sólido, o emprego de válvulas em amplificadores distribuídos que exibiam uma faixa de amplificação desde frequências de áudio até centenas de megahertz, foi logo superado no início dos anos 60, dando lugar aos transistores. Para realização dos amplificadores distribuídos transistorizados foram utilizados transistores bipolares em silício [8] - [10], MOSFETs [11] e MESFETs [12]. No final dos anos 60, Jutzi [12], numa montagem híbrida utilizando MESFETs com frequência máxima de oscilação, f_{\max} , de 6 GHz, obteve uma banda de -3

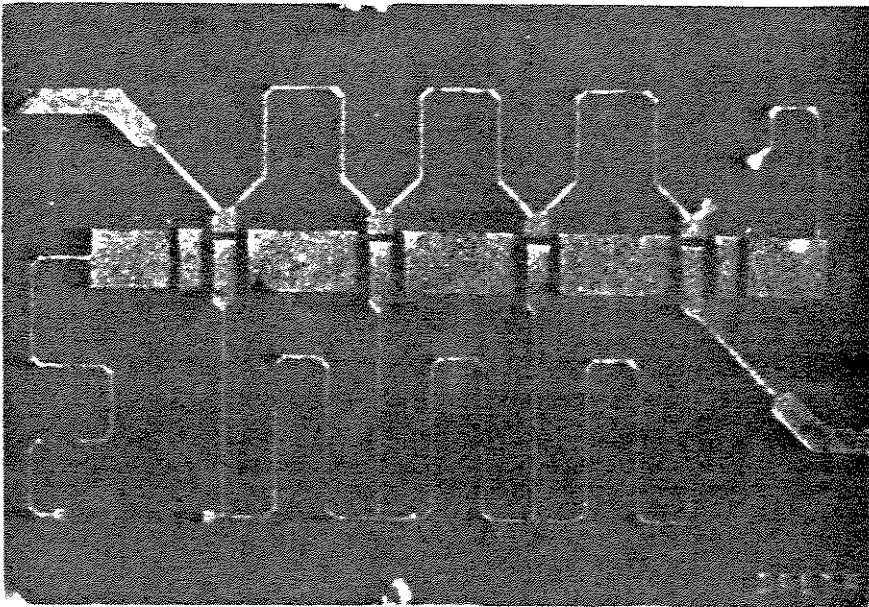
dB de 2 GHz com ganho de 6 dB. Em 1978, Meyer [11], utilizando transistores bipolares com frequência de transição, f_T , de 5 GHz e $f_{\max} \cong 6,7$ GHz, numa nova topologia utilizando dois arranjos de 5-seções, sendo um em coletor comum e um outro em base comum, e separando-os por uma linha de transmissão de interestágio, obteve uma banda de -3 dB de 3,6 GHz e ganho de 10 dB. Convém ressaltar que, com esta topologia, Meyer conseguiu obter um circuito estável, mesmo utilizando transistores de alto ganho, problema que foi originalmente previsto por Kohn e Landauer [12].

Mais recentemente, a disponibilidade de alta qualidade em substratos de GaAs semi-isolante, e uma maturidade suficiente no processamento de dispositivos de GaAs, tornou possível a realização de amplificadores distribuídos utilizando GaAs MESFET, integrados com todos os componentes passivos concentrados ou distribuídos, um circuito atrativo para amplificação ultra-banda-larga. Graças a este avanço na tecnologia de GaAs, Ayasli *et al.* [13], em 1981, sob o suporte da divisão de pesquisa da Raytheon, reportavam o primeiro amplificador distribuído realizado na forma monolítica, ver Fig. 1.1-1, num chip com uma área de $2,5 \times 1,6$ mm, utilizando FETs com uma periferia total de porta de 4×300 μm com $1\mu\text{m}$ de comprimento de porta, que exibiu, numa faixa de 0,5 a 14 GHz, ganho em torno de 9 dB. Numa montagem empregando dois amplificadores em cascata, num único chip monolítico, Ayasli *et al.* [14] superaram os primeiros resultados extendendo o ganho e a banda para 12 dB e 20 GHz, respectivamente. Logo em seguida, Strid e Gleason [15], utilizando como elementos concentrados indutores em espiral e capacitores interdigitais para a realização das linhas artificiais de dreno e de porta, numa montagem monolítica sobre um substrato de GaAs de $0,91 \times 0,97$ mm, realizaram um amplificador distribuído balanceado com ganho entre 7 a 9 dB, com tempo de subida de 40 ps e uma banda de -3 dB de 12 GHz.

Estabelecida esta nova fronteira com a tecnologia de GaAs, novas técnicas para análise e síntese dos amplificadores distribuídos, utilizando FETs de GaAs, foram desenvolvidas. Entre os trabalhos mais importantes destacamos o de Niclas *et al.* [16] - [17], que, utilizando



(a)



(b)

Fig. 1.1-1 (a) Representação esquemática de um AD com 4 FETs. (b) Amplificador distribuído monolítico com 4 FETs. (Ref [14]).

equacionamento matricial, obtiveram expressões para o cálculo dos parâmetros de espalhamento, de ruído e a figura de ruído do amplificador. Utilizando um modelo simples para o FET estas expressões foram simplificadas, permitindo tirar algumas conclusões imediatas. Também foram incluídos, via otimização, projetos utilizando linhas de transmissão com diferentes impedâncias características e/ou comprimentos elétricos, validando estes projetos com resultados experimentais. Beyer *et al.* [18], em 1984, apresentaram um procedimento gráfico que possibilita examinar as relações entre as variáveis como FET, número de FETs, frequência de corte e impedâncias das linhas, estabelecendo-se o máximo produto ganho-banda passante. Nas suas análises foi revelado como o efeito da atenuação nas linhas de porta e de dreno, causadas pelas resistências parasitas do FET, se torna um fator crítico na síntese do amplificador. Com a necessidade de realizar amplificadores distribuídos de potência, Law e Aitchinson [19], em 1986, utilizando séries de Volterra truncadas até os termos de terceira ordem, para representação dos elementos não lineares considerados no modelo do MESFET, investigaram a operação dos amplificadores distribuídos sob grandes sinais, possibilitando determinar a potência de saída para uma determinada potência de entrada. Seus resultados foram validados experimentalmente, observando uma aceitável concordância. Com um modelo mais realístico para o MESFET de GaAs, caracterizado com medidas em DC e em RF, e utilizando um CAD para simulação de circuitos não lineares, Sobhy e Castelino [20], em 1989, apresentaram resultados numéricos versus experimentais, de como a potência de saída se distribui entre a componente fundamental e as harmônicas de segunda e terceira ordem versus a potência de entrada em 2 GHz, para um amplificador distribuído de 3 estágios com banda, para sinais incrementais, de 2 - 6 GHz. Outro trabalho importante nesta área, foi apresentado por Gamand *et al.* [21] em 1984, onde podemos observar que, com o aumento da potência de entrada, os efeitos das não-linearidades associadas aos FETs começam a se acentuar, dificultando o sincronismo de fase entre as linhas de entrada e de saída, especialmente em baixas frequências, reduzindo a faixa de passagem em grandes sinais.

Desde então, vários trabalhos sobre amplificadores distribuídos têm sido publicados, avançando o estado da arte destes circuitos. Para ilustrar este avanço, destacamos as recentes publicações de circuitos realizados na forma híbrida pela Thompson [22], e na forma monolítica pela LEP [23] e pela Varian [24] - [25], operando numa faixa de 40 GHz. Na montagem da Thompson, realizada por Brouzes *et al.* [22], obteve-se, para dois amplificadores distribuídos de 6 estágios em cascata utilizando MESFETs de GaAs com porta de dois dedos de 32 μm e comprimento de porta de 0,3 μm , um ganho mínimo de 10 dB entre 2 - 40 GHz, e uma figura de ruído máxima de 7,5 dB entre 2 - 18 GHz. Na forma monolítica da LEP, realizada por Gamand *et al.* [23], para um amplificador distribuído de 5 estágios, utilizando 10 HEMTs de 0,5 μm x 80 μm numa estrutura cascode, mediu-se um ganho de 6 ± 1 dB, entre 2 e 42 GHz, e uma figura de ruído menor que 5,2 dB entre 10 e 18 GHz. Na Varian, os circuitos realizados por Yuen *et al.* [24] e [25] com a tecnologia de MMIC, e utilizando HEMTs de InAlAs/InGaAs com 0,25 μm de comprimento de porta, num amplificador distribuído com 5 estágios, foram medidos um ganho de 12,5 dB, entre 5 e 40 GHz, e uma figura de ruído de 2,5 - 4 dB na banda-Ka, e com o dobro de HEMTs conectados em cascode, e um mesmo número de estágios, mediu-se um ganho de 15 dB de 5 a 40 GHz, e uma figura de ruído de 2,5 - 4 dB na banda-Ka, com uma capacidade de controle de ganho de 20 dB, variando a tensão CC da segunda porta. No trabalho de Yuen *et al.* [24] foram feitas referências a trabalhos apresentados no Simpósio de 1990 sobre circuitos com a tecnologia MMIC e M³IC (amplificadores distribuídos operando na faixa de ondas milimétricas), ou seja, mais precisamente, de 70 GHz [26] e de 100 GHz [27]; estas referências não estavam disponíveis durante a elaboração deste texto.

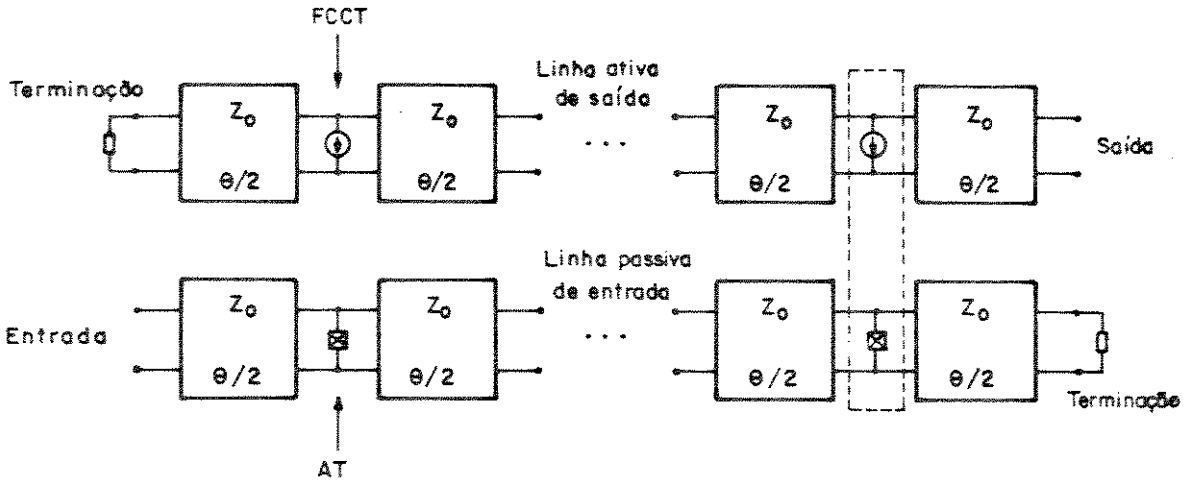
1.2 Conceito Básico de Operação

A amplificação distribuída está fundamentada na absorção das capacitâncias internas das válvulas ou transistores, para formar com elementos externos concentrados ou distribuídos, linhas de transmissão artificiais acopladas por suas transcondutâncias. Com esta idéia, foi

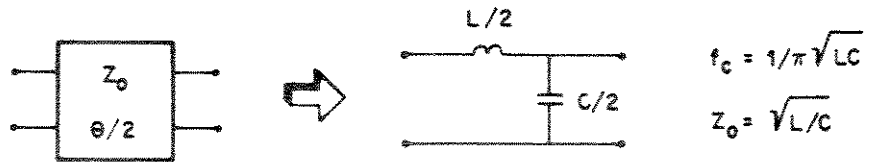
possível neutralizar a clássica limitação no produto ganho-banda passante dos amplificadores, com redes reativas de casamento, imposta pelos elementos parasitas na entrada e na saída das válvulas ou transistores.

Para uma melhor compreensão do funcionamento dos amplificadores distribuídos (ADs), vamos nos referir ao esquema da Fig. 1.2-1(a), que consiste de duas linhas de transmissão artificiais de entrada e de saída. Inicialmente, considere que o sinal de tensão que se propaga na linha passiva de entrada, devido à tensão aplicada nos terminais de entrada, é convenientemente amostrado ao longo da mesma, entre os terminais de entrada dos dispositivos ativos, provocando o surgimento de um sinal de corrente que irá se propagar em direção aos terminais de saída da linha. Convém ressaltar que o sinal de tensão na linha de entrada será absorvido ao atingir a extremidade da mesma, sob a hipótese da linha estar terminada por uma impedância casada. Quando as linhas de entrada e de saída estão sincronizadas, ou seja, possuírem idênticas constantes de fase, as contribuições devido às fontes de corrente serão maximizadas no sentido da propagação direta em direção aos terminais de saída, e minimizadas no sentido da propagação reversa em direção a impedância de terminação da linha de saída, sendo que esta impedância tem por finalidade absorver estes sinais, evitando possíveis reflexões indesejadas na linha. O amplificador distribuído é, basicamente, um dispositivo de quatro portas, sendo que, normalmente duas destas portas são utilizadas como entrada e saída de sinal, e as outras duas são denominadas de terminações de entrada e de saída, por estarem conectadas nos extremos destas linhas. A faixa de operação dos amplificadores distribuídos está diretamente relacionada com as frequências de corte das linhas de transmissão artificiais, nas quais flui o sinal; no caso de uma linha sem perdas composta por indutores e capacitores, conforme é ilustrado na Fig. 1.2-1(b), ela é dada por $f_c = 1/(\pi\sqrt{LC})$. Entretanto, devido ao fato dos dispositivos ativos reais apresentarem perdas associadas às suas resistências intrínsecas e uma realimentação interna capacitiva, as linhas devem ser consideradas dissipativas limitando o número de seções que podem ser utilizadas, com o benefício do produto ganho-banda passante, e

FCCT - Fonte de Corrente Controlada por Tensão
 AT - Amostrador de Tensão



(a)



(b)

Fig. 1.2-1 (a) Esquema básico de um AD representado pelas linhas passivas de entrada e de saída. (b) Quadripolo da meia-seção de uma linha LC.

dificultando o sincronismo de fase entre as linhas de entrada e saída, respectivamente. Sendo assim, o limite superior imposto pela frequência de corte das linhas, se torna inatingível.

Finalmente, é comum se referir às linhas de transmissão de entrada e de saída pelos nomes dos terminais dos dispositivos; por exemplo, no caso das válvulas temos as linhas de transmissão de grade e de placa, e nos FETs, as linhas de transmissão (LT) de porta e de dreno.

1.3 Projetos e Realizações

Com a assimilação das potencialidades da amplificação distribuída pela comunidade científica mundial, novas técnicas para implementação destes amplificadores têm sido propostas, a fim de se obterem melhores desempenhos. Na Fig. 1.3-1, temos uma representação generalizada de um AD convencional de m -estágios, utilizando FETs de GaAs. Para a realização de cada estágio do AD, são utilizadas as células representadas nas Fig. 1.3-1(b) e 1.3-1(c). Tendo em vista que a capacitância de dreno do FET é significativamente menor que a da porta, se torna necessário retardar a propagação do sinal na linha de dreno em relação à linha de porta; para isto, pode ser incluída uma indutância série (ou trecho de LT) entre a linha de dreno e o dreno de cada FET, ou uma capacitância paralela (ou toco em aberto) na linha de dreno. Com referência aos circuitos da Fig. 1.3-1(b) e 1.3-1(c); à direita, temos o equivalente ao circuito da esquerda, porém utilizando linhas de transmissão, para a realização destas linhas têm sido utilizadas técnicas de microfita ou, menos freqüentemente, técnicas de guia coplanar [28].

A utilização de FETs com dupla porta, formando uma estrutura tipo cascode, Fig. 1.3-2(a), tem sido proposta [29] - [30] (além das referências [23] e [25], comentadas na seção 1.1) para a implementação de ADs com alto ganho, melhor isolamento reversa e melhor perda de retorno na saída, com um pequeno aumento na figura de ruído, quando comparados a ADs com FETs de uma única porta. Uma outra

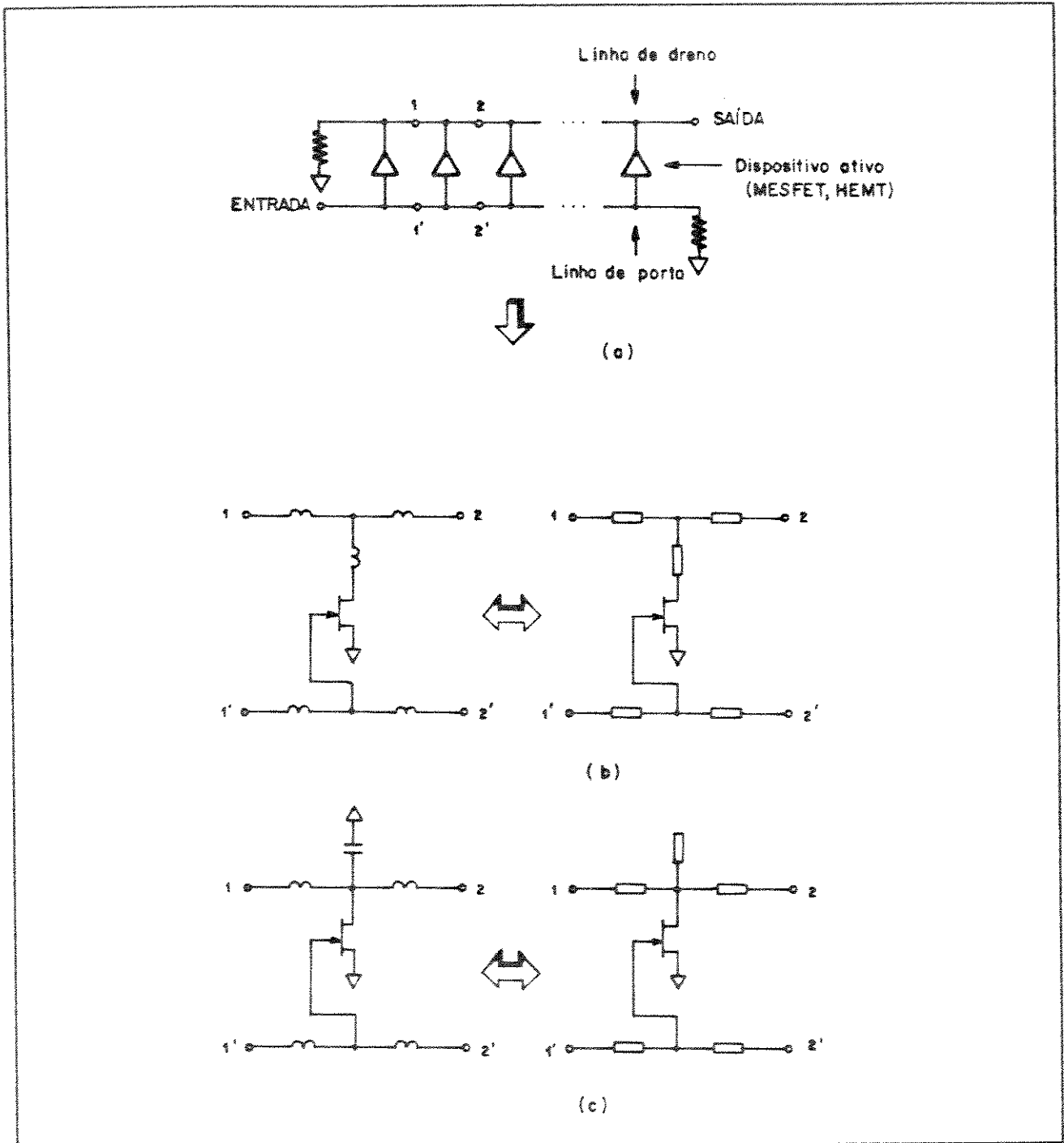


Fig. 1.3-1 (a) Representação genérica de um AD utilizando FETs. Diagrama de uma seção do AD, (b) com carregamento indutivo, e (c) com carregamento capacitivo na linha de dreno, para se obter um sincronismo de fase com a linha de porta. À direita temos as versões equivalentes utilizando elementos distribuídos.

potencialidade desta configuração reside no fato de, através da segunda porta dos FETs, aterrada para os sinais na faixa de amplificação, ser possível aplicar uma tensão CC para controlar o ganho de cada estágio, formando, com isso, um amplificador com controle automático de ganho. A seguir, são apresentados alguns resultados experimentais típicos dos ADs com FETs de dupla porta : Kennan *et al.* [29] obtiveram ganho de $6,3 \pm 0,5$ dB, com isolamento melhor que 25 dB e perda de retorno de saída melhor que -10dB de 2 a 18 GHz, utilizando 4 estágios com FETs de 200 μm ; Larue *et al.* [30] obtiveram ganho de $12 \pm 0,25$ dB de 2 a 20 GHz, utilizando 5 estágios com FETs de 150 μm ; e Orr [31] obteve ganho de $18,75 \pm 1,25$ dB de 2 a 26,5 GHz utilizando 2 ADs em cascata de 7 estágios com FETs de 124 μm ; todos realizados em MMIC.

Para redução das perdas de porta, Kim e Tserng [32] propuseram a utilização de um capacitor série para acoplamento da porta do FET com a linha de porta. Conforme é ilustrado na Fig. 1.3-2(b), cada capacitor série de porta está conectado em paralelo com um resistor de alto valor, que tem por finalidade conduzir a tensão de polarização presente na linha de porta aos terminais de porta do FET, seu valor é limitado de forma a não ser muito alto para não produzir uma queda excessiva na tensão de polarização de porta, e nem muito baixo para não reduzir o fator de qualidade da associação com o capacitor série de porta, implicando num aumento das perdas para o sinal na linha de porta. O capacitor em série da porta reduz o ganho por dispositivo, mas, por outro lado, mais dispositivos podem ser utilizado devido à redução das perdas na linha de porta. Este capacitor, e o capacitor intrínseco de entrada do FET, forma um divisor de tensão, possibilitando um aumento no nível de sinal na linha de porta. Isto resulta num significativo aumento da potência de saída e da eficiência do amplificador. Devido ao fato do capacitor estar em série com o capacitor intrínseco de entrada do FET, resulta uma redução na capacitância total aumentando a frequência de corte da linha de porta e, conseqüentemente, a banda de passagem do amplificador. Com esta concepção foi possível ampliar a faixa dinâmica, representando um avanço no estado da arte dos ADs de GaAs, em termos de ganho, banda

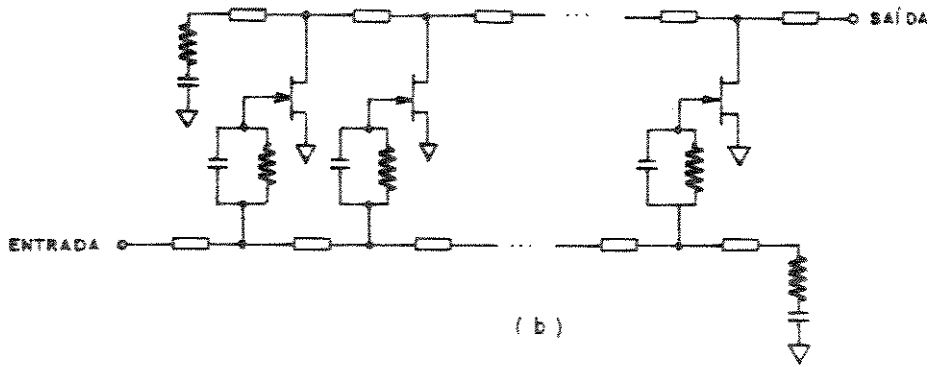
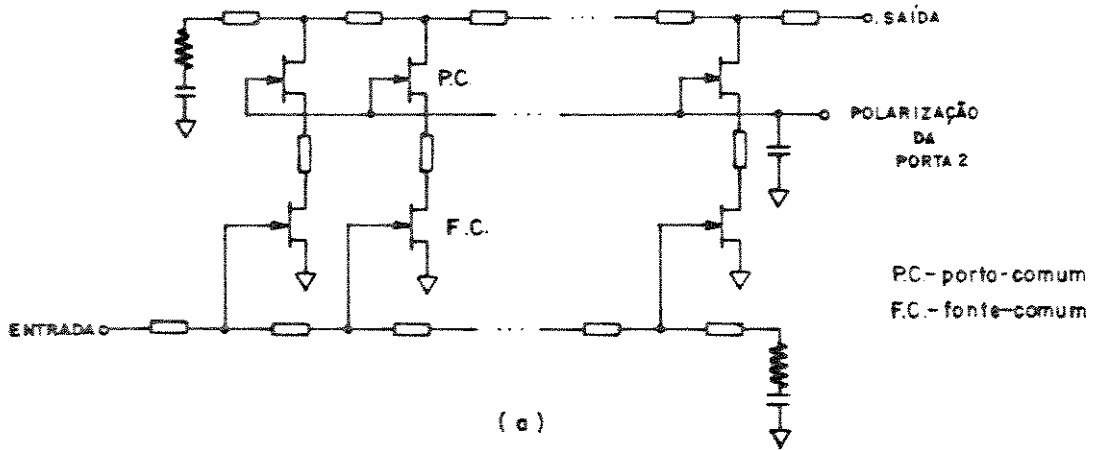


Fig. 1.3-2 (a) Amplificador distribuído com FETs de dupla porta. (b) Amplificador distribuído de potência com acoplamento série capacitivo de porta.

passante, potência de saída e eficiência. No seu trabalho original Kim e Tserng, obtiveram um bom desempenho do amplificador para grandes sinais, operando com uma tensão de dreno de 8 V, uma potência de saída de 0,5 W com 4 dB de ganho em uma banda de 2 a 21 GHz. Ayasli *et al.* [33] exploraram esta idéia oferecendo no seu trabalho uma análise mais detalhada sobre este conceito de operação, utilizando um modelo unilateral simplificado para os FETs, incluindo as perdas de porta e de dreno. No trabalho, foram apresentados resultados experimentais de um amplificador com potência de saída de $30 \pm 0,5$ dBm e ganho de potência de 5 dB próximo ao ponto de compressão de 1 dB, em uma banda de 2 a 8 GHz. Um procedimento para o projeto dos amplificadores distribuídos, utilizando acoplamento série capacitivo de porta, foi oferecido por Prasad *et al.* [34], a fim de possibilitar um compromisso entre a potência-banda passante e o valor do capacitor série de porta. Para tal, parametrizou seus resultados quanto à ganho, potência de saída e banda de passagem, com relação a um parâmetro q , onde, $q/(q+1)$ representa a razão de redução da capacitância do circuito de porta.

Para compensação da atenuação na linha de porta devido às perdas associadas ao carragamento do circuito de porta dos FETs, considerando que as perdas nas linhas (microfita) de interconexão são menores, Deibele e Beyer [35] propuseram a utilização de um circuito com resistência negativa. Com este circuito, as perdas na linha de porta que são consideravelmente maiores que na linha de dreno, foram minimizadas, melhorando o desempenho do amplificador quanto aos produtos ganho-banda passante, ganho-frequência máxima, e potência-frequência. Com esta técnica o número de estágio pode ser aumentado, uma vez que o sinal na linha de porta sofre uma menor degradação devido às perdas na sua propagação em direção a terminação de porta, possibilitando o uso de um maior número de FETs. Resultados numéricos de simulações, numa faixa de frequência de 80 GHz, com ADs de 4 e 8 seções, utilizando o circuito equivalente de um MODFET de $0,25 \mu\text{m} \times 100 \mu\text{m}$, e comparados com o seu desempenho de estruturas tais como : convencional, compensada, cascode convencional e cascode compensada, demonstraram a potencialidade desta técnica de

compensação.

Uma modificação no projeto das linhas, utilizando uma estrutura tipo filtro passa-faixa ao invés de uma tipo filtro LC passa-baixo, foi proposta por Minnis [36], deslocando a faixa de operação do AD para o espectro das ondas milimétricas. Para a realização desta estrutura passa-faixa, Minnis utilizou uma indutância (toco em curto) em paralelo para ressonar com a capacitância interna dos FETs, e linhas de transmissão como elementos de ligação entre os FETs. O projeto das linhas de entrada e de saída, foi realizado com a síntese de um protótipo passa-faixa de Chebyshev no plano-S. Em seguida, validou seus resultados com uma montagem híbrida de um AD de 4 estágios operando entre 17 - 29 GHz e com um ganho de 5 dB.

Recentemente, Riaziat *et al.* [37], investigaram o efeito da inclusão de uma rede de realimentação em cada FET do circuito do AD, e examinou como o efeito desta realimentação poderia neutralizar as perdas na linha de porta, e produzir uma realimentação positiva na faixa de passagem destes amplificadores. Utilizando uma rede de realimentação série RC paralela ($R = 8 \Omega$ e $C = 0,7 \text{ pF}$), entre os terminais de fonte de cada FET e o terra, estes autores implementaram, na forma monolítica, um AD de 6 estágios, conseguindo um aumento de 7 para 9 dB no ganho e um aumento de $710 \mu\text{m}$ para $1015 \mu\text{m}$ na periferia do FET, conseguindo uma redução nas perdas na linha de porta, devido a esta realimentação.

Uma significativa variação no projeto dos ADs foi proposta por Ayaşlı *et al.* [38], utilizando ADs em paralelo, ver Fig 1.3-3(a), com linhas de porta independentes e compartilhando da mesma linha de dreno, na qual a potência fornecida pelos dois ADs é combinada e direcionada para a saída. Para fornecer as potências de entrada nas linhas de porta, foi empregado um divisor de potência tipo Wilkinson, sem o resistor de isolamento. Neste circuito, Ayaşlı *et al.* utilizaram $4 \times 150 \mu\text{m}$ FETs por AD, obtendo um ganho de $4 \pm 1 \text{ dB}$, perda de retorno entrada/saída melhor que 5 dB, entre 2 a 21 GHz. Foi obtido, também, uma considerável redução no limite de carregamento de porta, para uma periferia total de porta de $600 \mu\text{m}$, enquanto a potência de saída foi

determinada por uma periferia total de dreno de 1200 μm , resultando num aumento na faixa dinâmica.

Na Fig 1.3-3(b) podemos observar uma ligação em cascata de n amplificadores distribuídos de m estágios. Este tipo de arranjo foi realizado por Ayasli *et al.* [39], em 1982, que utilizaram dois ADs com 4 FETs e ganho de $5,5 \pm 0,5$ dB, integrados num único chip MMIC com ganho global de $11 \pm 0,5$ dB, perda de retorno de entrada/saída melhor que 10 dB e banda de 2 a 20 GHz. Para competir com estes resultados, Niclas e Pereira [40] propuseram o amplificador matricial (AM), representado genericamente na Fig. 1.3-3(c), por um arranjo de $n \times m$ elementos ativos. Os AMs fazem uso simultâneo do processo de amplificação aditiva e multiplicativa em frequência, o que possibilita obter um circuito de alto ganho. Numa comparação, quanto ao desempenho, dos AMs com os ADs em cascata, baseados num mesmo FET, Niclas e Pereira sugeriram que :

- (a) a banda do AM é quase insignificamente menor,
- (b) o ganho dos dois circuitos é comparável,
- (c) o AM pode exibir melhor casamento nas portas de entrada e de saída, menor figura de ruído, e
- (d) especialmente em tecnologia monolítica, o AM ocupa uma menor área no chip, resultando num menor custo de produção.

Em montagens com circuitos híbridos [41], para um arranjo de 2×4 e com MESFETs de GaAs de $0,25 \times 200$ μm fabricados utilizando implantação iônica , foi atingido um ganho, para sinais incrementais, de $G = 13,8 \pm 0,8$ dB com máxima perda de retorno de $RL = -11,4$ dB entre 2 à 21,5 GHz. Quando os MESFETs foram fabricados via epitaxia por fase de vapor (VPE) obteve-se $G = 16,8 \pm 0,9$ dB sobre uma banda de 2,3 a 20,3 GHz. Encorajados pelos resultados desses módulos dos AMs de 2×4 , Niclas e Pereira [41], no que foi chamado de amplificador matricial de três filas, obtiveram $G = 29,1 \pm 1,1$ dB e $RL \leq -7,5$ dB entre 4,6 a 18,3 GHz, com MESFETs fabricados sob um material crescido via MBE.

Outra idéia engenhosa, que resultou numa significativa alteração na

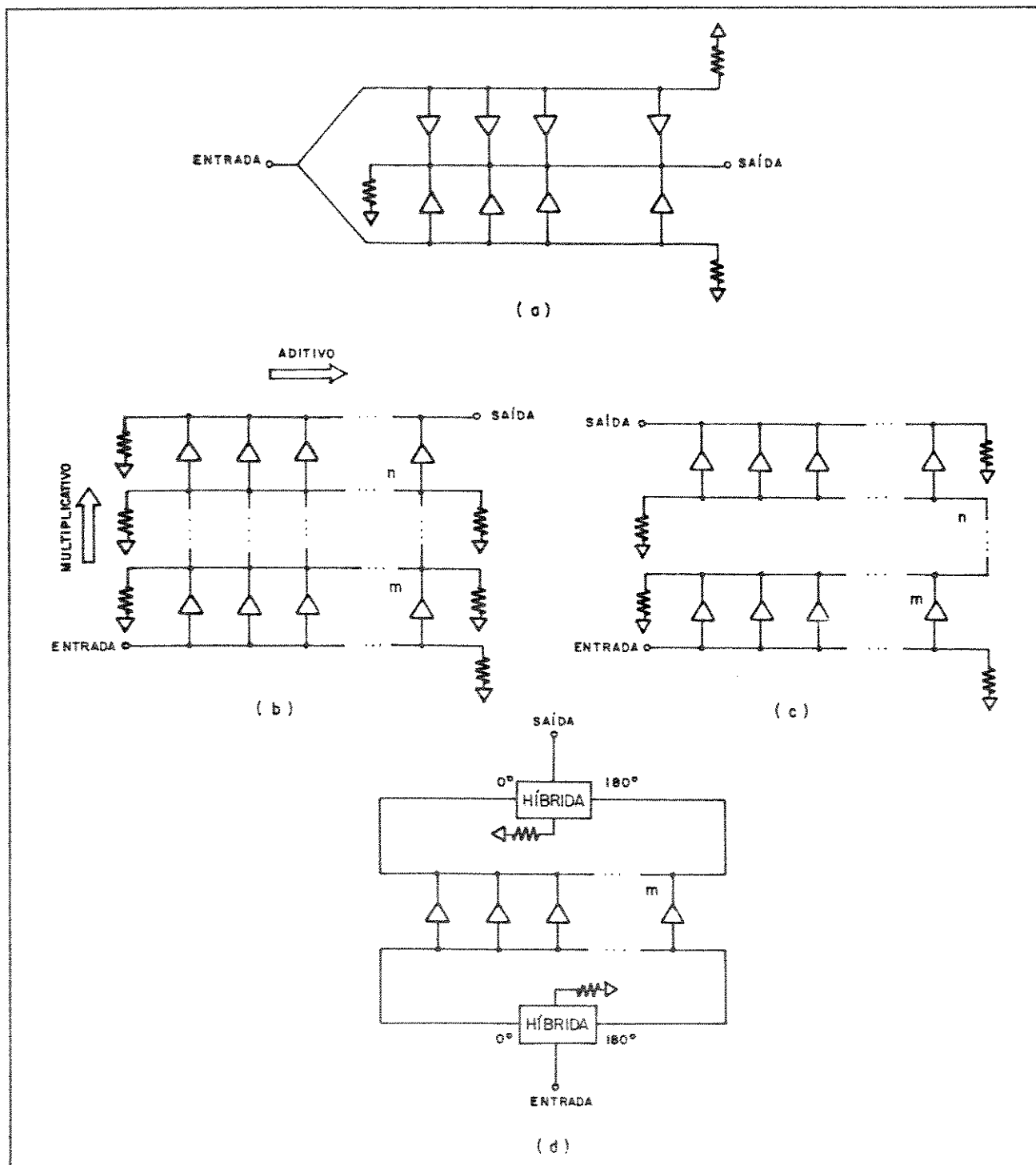


Fig. 1.3-3 (a) Amplificador distribuído de m -estágios em paralelo. (b) Cascata de n amplificadores distribuídos de m -estágios. (c) Amplificador distribuído matricial com um arranjo $n \times m$. (d) Amplificador distribuído de m -estágios com dupla alimentação.

concepção dos ADs, foi proposta por Aitchinson *et al.* [42], em 1988. Ela consiste de um amplificador com um modo de operação bi-direcional. Neste caso o sinal de potência de entrada é alimentado nas duas terminações da linha de porta, e o sinal de potência amplificado presente na linha de dreno, é retirado através de uma híbrida de 180° , conforme pode ser observado no esquema da Fig. 1.3.3(d). Como resultado desta idéia, o ganho pode ser significativamente maior e a figura de ruído significativamente reduzida, em relação ao amplificador distribuído convencional. Resumindo alguns dos resultados experimentais reportados Aitchison *et al.*, podemos destacar a comparação entre AD com dupla alimentação e o convencional, com a conclusão da melhora do ganho e da figura de ruído.

1.4 Outros Dispositos Baseados no Princípio da Amplificação Distribuída

Com a alta demanda de dispositivos de microondas para faixas de multi-oitavas em sistemas de comunicações e em radares modernos, o mecanismo de funcionamento dos amplificadores distribuídos têm sido estendido a um número elevado de dispositivos. Entre estes dispositivos estão os misturadores, multiplicadores em frequência, transformadores de impedância, combinadores e divisores de potência, deslocadores de fase, circuladores, atenuadores, e outros.

No sentido de um misturador de banda-larga, um novo e original conceito de "mixagem" distribuída (ou de onda caminhante) foi proposto e desenvolvido por Tang e Aitchison [43], em 1984. Este novo conceito foi, posteriormente, discutido com mais detalhe pelos mesmos autores [44], onde foi adotado um modelo simplificado (unilateral) para o MESFET com suas capacitâncias de entrada (C_{gs}), e de saída (C_{ds}), combinadas com indutores externos (L_1 e L_2), e com as capacitâncias associadas aos "pads" de dreno, para formar as linhas artificiais de porta e dreno, conforme é apresentado na Fig. 1.4-1(a). Os elementos g_m , R_{ds} e C_{ds} foram assumidos como os únicos elementos

não-lineares, no circuito equivalente do MESFET, produzindo o batimento sob o efeito da modulação de grande sinal do oscilador local (OL); o OL é injetado no circuito via um acoplador direcional. O sinal de rádio frequência (RF) penetra no circuito pelos terminais de entrada da linha de porta. Sendo assim, o sinal resultante numa frequência intermediária disponível na linha de dreno, é retirado do circuito após passar por um filtro seletivo banda larga, que seleciona a frequência de FI desejada. Para validar os resultados teóricos foi projetado e realizado, na forma híbrida, um misturador de duas seções, utilizando um transistor comercial tipo MESFET em chip (NEC 710 de $0,3 \times 300 \mu\text{m}$), que exibiu uma perda de conversão de 4 (+1 ; -0,5) dB na faixa de frequência do sinal de RF de 2 a 10 GHz, para uma FI constante de 1,5 GHz, nível de potência do oscilador local de +6 dBm e polarização de porta -0,5 V. Neste caso, as perdas foram reduzidas para 3 (+1,5 ; -0,5) dB em condições ótimas de polarização de porta e potência de OL, em cada frequência de RF. Foi reportado, também, que o ganho de conversão torna se positivo para baixas frequências de FI, medindo ($\pm 0,5$) dB para um FI de 10 MHz.

Os multiplicadores de frequência têm sido utilizados em várias aplicações para estender o limite superior de frequência de osciladores fixos ou variáveis. Entretanto, conforme a banda de passagem dos multiplicadores atinge uma oitava, circuitos menos elaborados se tornam impraticáveis, por concentrarem a energia do sinal na frequência fundamental, que está presente nos terminais de saída.

Este problema, foi tipicamente, resolvido utilizando circuitos balanceados para suprimir esta frequência; porém, estes circuitos possuem restrições quanto à faixa de passagem. Na Fig. 1.4-1(b), podemos observar um multiplicador de frequência proposto por Pavia et al. [45], em 1988, empregando técnicas de amplificação distribuída. O circuito proposto emprega uma linha de transmissão comum de entrada, formada por elementos concentrados, de impedância característica Z_0 . O circuito de saída é composto por duas linhas de transmissão com elementos concentrados, de impedância característica total $2Z_0$. O

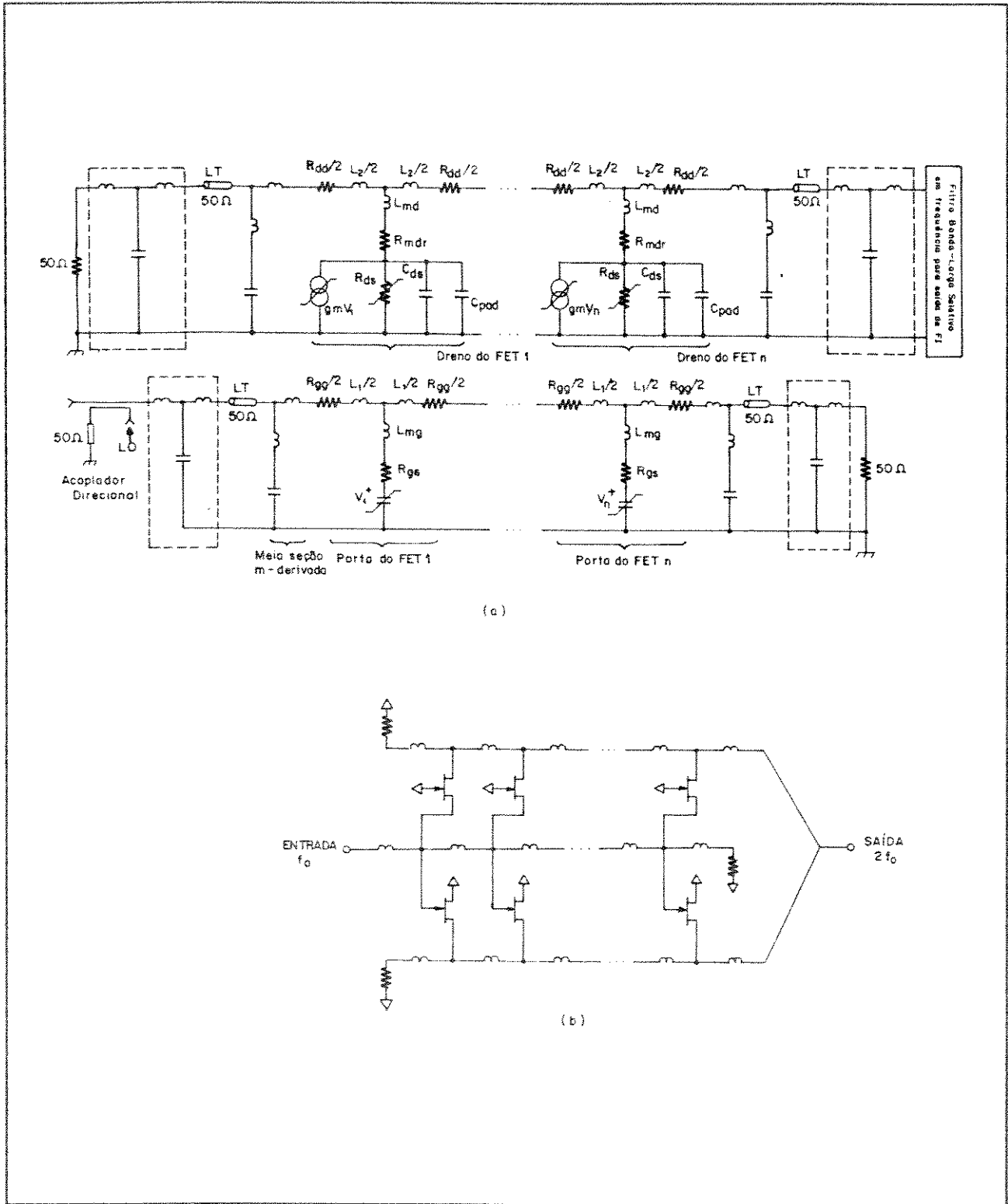


Fig. 1.4-1 (a) Circuito equivalente do misturador realizado na forma híbrida. (b) Diagrama do multiplicador em frequência distribuído balanceado.

número de FETs é arbitrário e devem satisfazer os critérios de ganho, banda de passagem e potência de saída. Para entender o princípio de funcionamento deste circuito, devemos considerar que o sinal de tensão de entrada presente nos terminais de entrada de porta e de fonte de cada FET, nos arranjos em fonte-comum e em porta-comum, é amplificado em antifase na fundamental e em fase na segunda harmônica por cada arranjo. Isto decorre da diferença de fase de 180° e 360° entre os FETs em porta-comum e em fonte-comum, na frequência fundamental e na segunda harmônica, respectivamente. Sendo assim, no nó comum de saída do multiplicador o sinal na fundamental tende a se cancelar, e, em contraposição, na segunda harmônica é maximizado. Esta condição pode prevalecer, em uma larga banda passante, sendo tipicamente maior que uma década. Finalmente, foi apresentado pelos autores um duplicador realizado num chip monolítico, com faixa de operação de 5 a 9 GHz e 10 a 18 GHz.

Ainda explorando o conceito da amplificação distribuída um transformador de impedância ativo foi introduzido por Cioffi [46] em 1989. O intuito deste circuito é combinar componentes ativos e passivos para formar estruturas de linhas de transmissão artificiais ativas, a fim de explorar suas propriedades de larga banda e ganho plano. No seu artigo Cioffi propôs uma nova topologia generalizada denominando-a de "constant line impedance (CLI)", podendo ser observada na Fig. 1.4-2(a). Nesta estrutura o sinal de entrada se divide entre as " p " linhas paralelas de entrada dos amplificadores distribuídos, sendo terminadas com uma impedância Z_0 , o que resulta numa impedância de entrada de Z_0/p . As " q " linhas paralelas de saída, terminadas também com uma impedância Z_0 , recebem os sinais amplificados, provenientes das múltiplas entradas, e se compõem no nó comum de saída do circuito, resultando numa impedância de saída do circuito de Z_0/q . Sendo assim, a razão de transformação destes circuitos é de $p : q$, e o ganho é bastante elevado, bem como o consumo de potência. Resultados numéricos comparando o desempenho dos circuitos CLI e "line impedance variation (LIV)" foram apresentados, lembrando que na técnica LIV as linhas de entrada e saída possuem impedâncias características diferentes na razão da

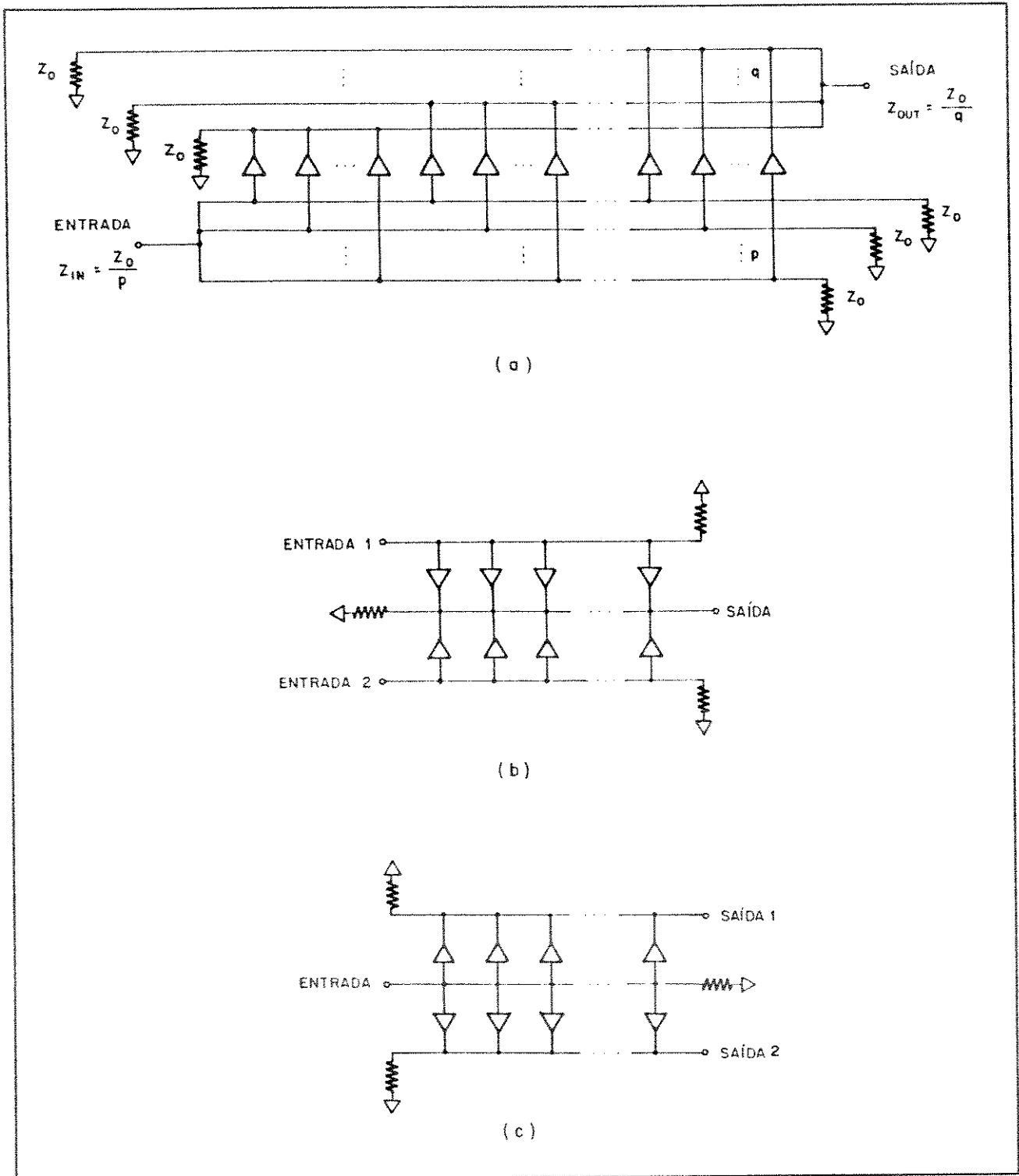


Fig. 1.4-2 (a) Amplificador distribuído de transformação de impedância distribuído com razão de transformação da entrada para saída de $q:p$. Amplificador distribuído (b) combinador e (c) divisor de potência de duas portas.

relação de transformação desejada.

O combinador de potência ativo de duas portas, cujo o esquema genérico está representado na Fig. 1.4-2(b), foi proposto por Levy *et al.* [47] em 1986, e consiste, basicamente, de dois ADs independentes ligados por uma linha de dreno comum que combina o sinal amplificado, fornecido pelas linhas de porta de entrada (1 e 2). Levy *et al.* construíram este circuito utilizando a técnicaa de microfita, num circuito híbrido com faixa de utilização de 2 - 18 GHz. Um circuito que produz um efeito inverso ao circuito acima descrito é o divisor de potência ativo de duas portas, representado genericamente na Fig. 1.4-2(c). Utilizando este divisor de potência, para separar um sinal obtendo dois sinais em fase, e circuitos adicionais para inversão de fase de 180° numa faixa larga, Bharj [48], em 1989, realizou um divisor de potência de duas portas, em MMIC, com sinais em anti-fase numa faixa de 2 - 18 GHz.

Finalmente, temos o uso de um amplificador distribuído como circulador, proposto por Leisten, Collier e Bates [49], em 1988, aproveitando as idéias sugeridas por Bates da Phillips Research Laboratories. Estes dispositivos tornam-se bastante competitivos em relação aos componentes com ferritas, quanto ao tamanho reduzido e a uma maior faixa de operação em frequência.

1.5 Aplicações

Apresentaremos nesta seção algumas aplicações dos ADs, em sistemas de microondas e ópticos, que operam com sinais de alta velocidade.

Na Fig. 1.5-1(a) temos o diagrama em bloco de um foto-receptor utilizado num analisador de espectro de alta sensibilidade, proposto por Derickson *et al.* [50]. Neste diagrama podemos observar que, após o foto-detector, foi utilizado um pré-amplificador com 4 ADs em cascata, resultando numa faixa de passagem de 10 kHz a 22 GHz e um ganho de 32 dB.

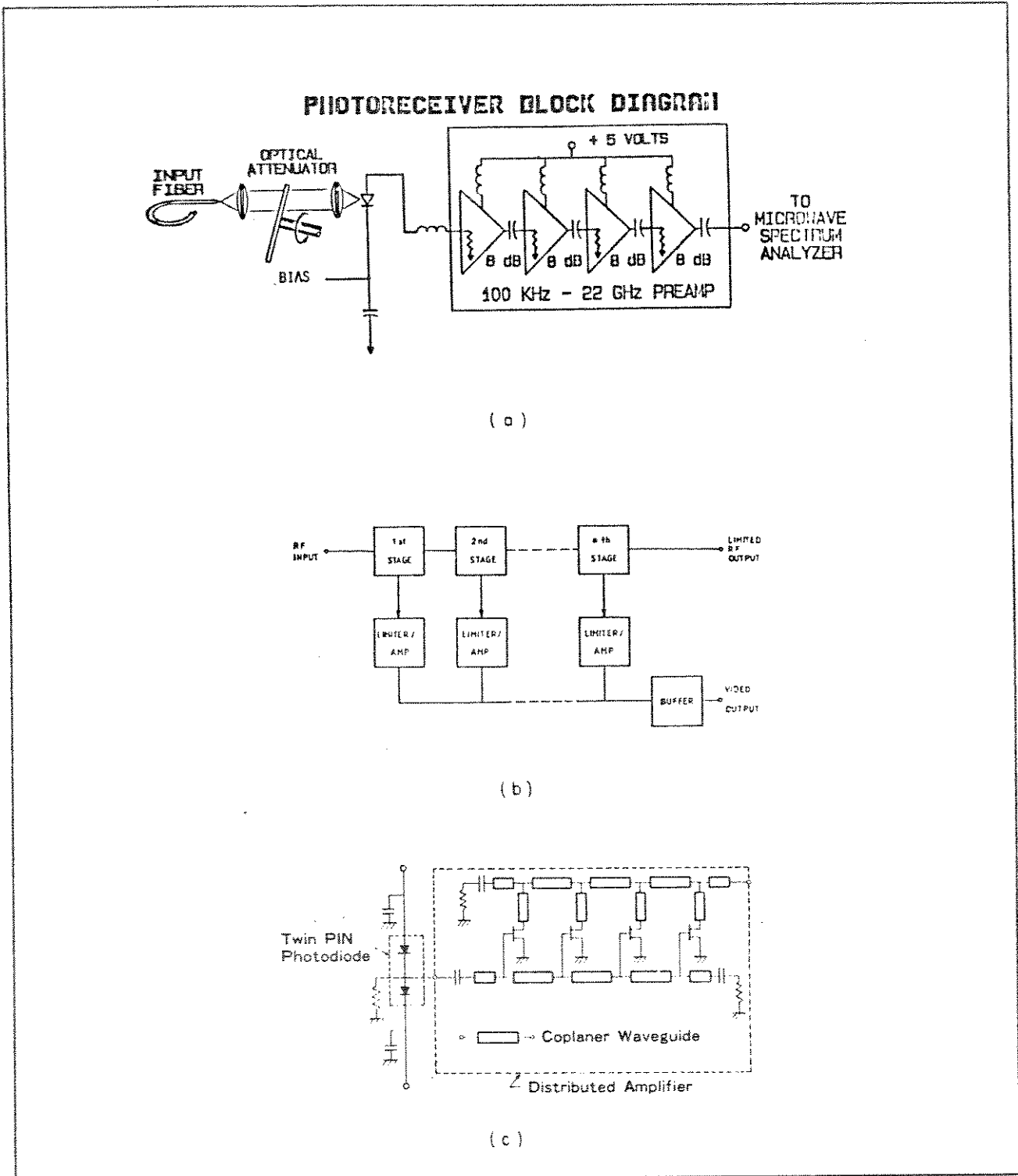


Fig. 1.5-1 (a) Diagrama em bloco do foto-receptor utilizando 4 ADs em cascata. (b) Diagrama em bloco do amplificador logarítmico. (c) Configuração do circuito do receptor óptico.

Na Fig. 1.5-1(b) temos o diagrama em bloco de um amplificador logarítmico para recepção de sinais de vídeo, utilizado por Nazoa-Ruiz e Aitchinson [51]. A característica logarítmica do amplificador é obtida através de sucessivas detecções do sinal. Numa montagem experimental estes autores, obtiveram uma faixa dinâmica de 65 dB numa banda de 2 a 6 GHz, com desvio de linearidade, no meio da banda, de $\pm 1,0$ dB, sobre a citada faixa dinâmica. As vantagens da amplificação distribuída neste tipo de aplicação, segundo os autores, são :

- (a) a amplificação banda larga dos ADs tem, como consequência, uma superior resposta a pulsos em relação à obtida por amplificadores convencionais, e
- (b) a sensibilidade à temperatura é reduzida, já que o AD tem uma inerente baixa sensibilidade à temperatura, quando comparado aos amplificadores convencionais.

Finalmente, na Fig. 1.5-1(c) temos a configuração de um receptor balanceado com 23 GHz de banda, para detecção de sinais ópticos CPFASK de até 10 Gb/s [52]. O circuito é composto de dois foto-diodos PIN de InGaAs, e um AD de 0,5 a 30 GHz, na forma monolítica. O AD utiliza linhas coplanares, para ligação dos 4 MESFETs de GaAs, com $75 \mu\text{m}$ e $0,3 \mu\text{m}$ de largura e comprimento de porta, respectivamente. Com este receptor Tukachio *et al.* [52] demonstraram as possibilidades de utilização dos ADs em sistemas de transmissão óptica heteródina de alta velocidade.

Outras aplicações, para os ADs podem ser esperadas na literatura especializada, devido ao contínuo avanço na tecnologia de implementação destes circuitos, de forma a atingir alto ganho e larga faixa de passagem.

Referências

- 1.1 W. S. PERCIVAL, "Thermionic valve circuits", British Patent

Specification No. 460 562, 25 de Janeiro de 1937.

- 1.2 E. L. GINZTON, W. R. HEWLETT, J. W. JASBERG E J. D. NOE, "Distributed amplification", *Proc. IRE*, vol. 36, pp. 956-969, Agosto 1948.
- 1.3 H. G. RUDENBERG E F. KENNEDY, "300 Mc travelling-wave amplifier", *Electronics*, vol. 22, pp. 106-109, Dezembro 1949.
- 1.4 W. W. HORTON, J. W. JASBERG E J. D. NOE, "Distributed amplifiers : considerations and experimental results", *Proc. IRE*, vol. 38, pp. 748-753, Julho 1950.
- 1.5 D. V. PAYNE, "Distributed amplifier theory", *Proc. IRE*, vol. 41, pp. 759-762, Junho 1953.
- 1.6 H. G. BASSET E L. C. KELLY, "Distributed amplifiers : some new methods for controlling gain/frequency and transient responses of amplifiers having moderate bandwidths", *Proc. IEE*, vol. 101, Pt. III, pp. 5-14, 1954.
- 1.7 W. K. CHEN, "Distributed amplification : a new approach", *IEEE Trans. Electron Devices*, vol. ED-14, pp. 215-221, Abril 1967.
- 1.8 L. H. ENLOE E P. H. ROGERS, "Wideband transistor distributed amplifiers", *ISSCC Digest of Technical Papers*, pp. 44-45, 1959.
- 1.9 L. F. ROESHOT, "UHF broadband transistor amplifiers (Parts II and III)", *Electrical Design News*, Fevereiro e Março 1963.
- 1.10 F. MEYER, "Wide-band pulse amplifier", *IEEE J. Solid-State Circuits*, vol. SC-13, no. 6, pp. 409-411, Junho 1978.
- 1.11 F. SCHAR, "Distributed amplifiers using microstrip", *Int. J. Electronics*, vol. 34, no. 6, pp. 721-730, 1973.
- 1.12 W. JUTZI, "A MESFET distributed amplifier with 2-GHz bandwidth", *Proc. IEEE (Letters)*, vol. 57, pp. 1195-1196, Junho 1969.
- 1.13 Y. AYASLI, J. L. VORHAUS, R. MOZZI E L. REYNOLDS, "Monolithic GaAs traveling-wave amplifier", *Electron. Lett.*, vol. 17, no. pp. 413-414, 11 de Junho de 1981.
- 1.14 Y. AYASLI, L. D. REYNOLDS, J. L. VORHAUS E L. HANES, "Monolithic 2-20 GHz GaAs travelling-wave amplifier", *Electron. Lett.*, vol. 18, no.14, pp. 596-598, 8 de Julho 1982.
- 1.15 E. W. STRID E K. R. GLEASON, "A DC-12 GHz Monolithic GaAs FET Distributed Amplifier", *IEEE Trans. Microwave Theory Tech.*,

vol. MTT-30, no. 7, pp. 969-975, Julho 1982.

- 1.16 K. B. NICLAS, W. T. WILSER, T. R. KRITZER E R. R. PEREIRA, "On theory and performance of solid-state microwave distributed amplifiers", *IEEE Trans. Microwave Theory Tech.*, vol. MTT-31, no. 6, pp. 447-456, Junho 1983.
- 1.17 K. B. NICLAS E B. A. TUCKER, "On noise in distributed amplifiers at microwave frequencies", *IEEE Trans. Microwave Theory Tech.*, vol. MTT-31, no. 8, pp. 661-668, Agosto 1983.
- 1.18 J. B. BEYER, S. N. PRASAD, R. C. BECKER, J. E. NORDMAN E G. K. HOHENWARTER, "MESFET distributed amplifier design guidelines", *IEEE Trans. Microwave Theory Tech.*, vol. MTT-32, no. 3, pp. 268-275, Março 1984
- 1.19 C. L. LAW E C. S. AITCHINSON, "The prediction of wide band power performance of MESFET distributed amplifier using the Volterra series representation", *IEEE Trans. Microwave Theory Tech.*, vol. MTT-34, no. 12, pp. 1308-1317, Dezembro 1985.
- 1.20 M. I. SOBHY E A. J. CASTELINO, "The design and performance of large signal distributed microwave amplifiers", *IEEE MTT-S Int. Microwave Symp. Dig.*, pp. 397-400, 1989.
- 1.21 P. GAMAND, Y. CROSNIER E P. GELIN, "A large-signal capabilities and analysis of distributed amplifiers", *Electron. Lett.*, vol. 20, no. 8, pp. 317-319, 12 de Abril de 1984.
- 1.22 H. BROUZES, G. DEREDEK E Y. W. BENDER, "A 1-40 GHz MESFET hybrid distributed amplifier", *IEEE MTT-S Int. Microwave Symp. Dig.*, pp. 849-852, 1989.
- 1.23 P. GAMAND, A. DESWARTE E J. C. MEUNIER, "Monolithic millimetre-wave amplifiers", *Electron. Lett.*, vol. 25, no. 7, pp. 451-453, 30 de Março de 1989.
- 1.24 C. YUEN, Y. C. PAO, M. DAY, C. NISHIMOTO, M. GLENN, S. BANDY E C. ZDASIUK, "Ultra-high gain, low noise monolithic InP HEMT distributed amplifier from 5 to 40 GHz", *Electron. Lett.*, vol. 26, no. 8, pp. 515-516, 12 de Abril de 1990.
- 1.25 _____, "Monolithic InP cascode HEMT distributed amplifier from 5 to 40 GHz", *Electron. Lett.*, vol. 26, no. 8, pp. 1411-1412, 16 de Agosto de 1990.
- 1.26 M. CAMILLERI, *et al.*, "Monolithic 9 to 70 GHz distributed

- amplifier", 1990 *IEEE Microwave and Millimeter-wave Monolithic Circuits Symposium Digest*, Maio 1990.
- 1.27 R. MAJIDI-AHY, et al., "5-100 GHz InP CPW MMIC 7-section distributed amplifier", 1990 *IEEE Microwave and Millimeter-wave Monolithic Circuits Symposium Digest*, Maio 1990.
- 1.28 M. RIAZIAT, I. ZUBECK, S. BANDY E G. ZDASIUK, "Coplanar waveguides used in 2-18 GHz distributed amplifier", *IEEE MTT-S Int. Microwave Symp. Dig.*, pp. 337-338, 1986.
- 1.29 W. KENNAN, T. ANDRADE E C. C. HUANG, "A 2-18 GHz monolithic distributed amplifier using dual-gate GaAs FET's", *IEEE Trans. Microwave Theory Tech.*, vol. MTT-32, no. 12, pp. 1693-1697, Dezembro 1984.
- 1.30 R. A. LARUE, S. G. BANDY, E G. A. ZDASIUK, "A 12-dB high-gain monolithic distributed amplifier", *IEEE Trans. Microwave Theory Tech.*, vol. MTT-34, no. 12, pp. 1542-1547, Dezembro 1986.
- 1.31 J. ORR, "A stable 2-26.5 GHz two-stage dual-gate distributed MMIC amplifier", *IEEE MTT-S Int. Microwave Symp. Dig.*, pp. 817-820, 1986
- 1.32 B. K. KIM E H. Q. TSENG, "0.5 W 2-21 GHz Monolithic GaAs Distributed Amplifier", *Electron. Lett.*, vol. 20, no. 7, pp. 288-289, 29 de Março de 1990.
- 1.33 Y. AYASLI, S. MILLER, R. MOZZI E L. HANES, "Capacitively coupled travelling-wave power amplifier", *IEEE Trans. Microwave Theory Tech.*, vol. MTT-32, no. 12, pp. 1704-1709, Dezembro 1984.
- 1.34 S. N. PRASAD, J. B. BEYER E I. CHANG, "Power-bandwidth considerations in the design of MESFET distributed amplifiers", *IEEE Trans. Microwave Theory Tech.*, vol. MTT-36, no. 7, pp. 1117-1123, Julho 1988
- 1.35 S. DEIBELE E J. B. BEYER, "Attenuation compensation in distributed amplifier design", *IEEE Trans. Microwave Theory Tech.*, vol. MTT-37, no. 9, pp. 1425-1433, Setembro 1989.
- 1.36 B. J. MINNIS, "Novel variation of distributed amplifier for millimetre-wave operation", *Electron. Lett.*, vol. 24, no. 9, 28 de Abril 1988.
- 1.37 M. RIAZIAT, S. BANDY, L. Y. CHING E G. LI, "Feedback in

distributed amplifiers", *IEEE Trans. Microwave Theory Tech.*, vol. MTT-38, no. 2, pp. 212-215, Fevereiro 1990.

- 1.38 Y. AYASLI, L. D. REYNOLDS, R. L. MOZZI E L. K. HANES, "2-20-GHz GaAs travelling-wave power amplifier", *IEEE Trans. Microwave Theory Tech.*, vol. MTT-32, no. 3, pp. 290-295, Março 1984.
- 1.39 _____, "2-20-GHz GaAs travelling-wave amplifier", *IEEE Trans. Microwave Theory Tech.*, vol. MTT-32, no. 1, pp. 71-77, Janeiro 1984.
- 1.40 K. B. NICLAS E R. R. PEREIRA, "The matrix amplifier : A high-gain module for multioctave frequency bands", *IEEE Trans. Microwave Theory Tech.*, vol. MTT-35, no. 3, pp. 296-306, Março 1987.
- 1.41 K. B. NICLAS E R.R. PEREIRA, "On the design and performance of a 6-18 GHz three tier matrix amplifier", *IEEE Trans. Microwave Theory Tech.*, vol. MTT-37, no. 7, pp. 1069-1077, Julho 1989.
- 1.42 C. S. AITCHINSON, M. N. BUKHARI, C. L. LAW E N. NAZOA-RUIZ, "The dual-fed distributed amplifier", *IEEE MTT-S Int. Microwave Symp. Dig.*, pp. 911-914, 1988.
- 1.43 O. S. TANG E C. S. AITCHINSON, "A microwave distributed MESFET mixer", *Conference Proceedings of 14th European Microwave Conference*, Liege, Belgium, pp. 483-487, 1984.
- 1.44 O. S. TANG E C. S. AITCHINSON, "A very wide-band microwave MESFET mixer using distributed mixing principles", *IEEE Trans. Microwave Theory Tech.*, vol. MTT-33, no. 12, pp. 1470-1471, Dezembro 1985.
- 1.45 A. M. PAVIO, S. D. BINGHAM, R. H. HALLADAY E C. A. SAPASHE, "A distributed broadband monolithic frequency multiplier", *IEEE MTT-S Int. Microwave Symp. Dig.*, pp. 503-504, 1988.
- 1.46 K. R. CIOFFI, "Active broadband impedance transformations using distributed techniques", *IEEE MTT-S Int. Microwave Symp. Dig.*, pp. 1043-1046, 1989
- 1.47 D. LEVY, A. NOBLET E Y. BENDER, "A 2-18 GHz travelling wave lossless two-port combiner", *IEEE MTT-S Int. Microwave Symp. Dig.*, pp. 503-506, 1986.
- 1.48 S. S. BHARJ, S. P. TAN, E B. THOMPSON, " A 2-18 GHz 180 degree

phase splitter network", *IEEE MTT-S Int. Microwave Symp. Dig.*, pp. 959-962, 1989.

- 1.49 O. P. LEISTEN, R. J. COLLIER E R. N. BATES, "Distributed amplifiers as duplexer/low crosstalk bidirectional elements in S-band", *Electron. Lett.*, vol. 24, no. 5, 3 de março de 1988.
- 1.50 D. J. DERICKSON, C. M. MILLER E R. L. VAN TUYL, "A 100kHz-22 GHz instrumentation photoreceiver", *IEEE MTT-S Int. Microwave Symp. Dig.*, pp. 1063-1066, 1988.
- 1.51 N. NAZOA-RUIZ E C. AITCHINSON, "A logarithmic distributed amplifier", *IEEE MTT-S Int. Microwave Symp. Dig.*, pp. 753-756, 1988.
- 1.52 N. TAKACHIO, K. IWASHITA, S. HATA, K. KATSURA, K. ONODERA E H. KIKUCHI, "A 10 Gb/s optical heterodyne detection experiment using a 23 GHz bandwidth balanced receiver", *IEEE MTT-S Int. Microwave Symp. Dig.*, pp. 149-151, 1990.

CAPÍTULO 2

ANÁLISE DO AMPLIFICADOR DISTRIBUÍDO

OBJETIVOS

Neste capítulo será desenvolvida a análise do amplificador distribuído, sob a luz do método das imagens, a fim de se obterem expressões imediatas para o cálculo do ganho de potência direto, reverso e o fator de ruído. Estas expressões são obtidas a partir do circuito equivalente de um transistor do tipo FET (unilateral). Serão obtidos os parâmetros imagens das linhas artificiais de porta e de dreno, para o caso de linhas sem perdas e linhas dissipativas. Finalmente, serão apresentados gráficos demonstrando como os elementos intrínsecos e parasitas do FET em chip influenciam no funcionamento do amplificador.

2.1 Introdução ao Método das Imagens

2.2 Cálculo dos Ganhos de Potência

2.2.1 Ganho de Potência Direto

2.2.2 Ganho de Potência Reverso

2.3 Cálculo do Fator de Ruído

2.4 Utilizando o Modelo Unilateral do FET

2.4.1 Caso I : FET Sem Perdas

2.4.2 Caso II : FET Com Perdas

2.5 Cálculo dos Parâmetros-S de Baixa Frequência do AD

2.1 Introdução ao Método das Imagens

O método das imagens tem sido utilizado no projeto de filtros [1]; entretanto, por razões que se tornarão óbvias, será utilizado neste trabalho para a análise do AD. Serão apresentados nesta seção, apenas as equações básicas associadas a este método e que serão objetivo do nosso interesse. Maiores detalhes sobre o método das imagens, podem ser vistos no clássico livro de Matthaei *et al.* [1].

Este método é bastante conveniente, pois sua análise possui uma abordagem semelhante à análise utilizando ondas, comumente utilizada em circuitos que envolvem linhas de transmissão. De fato, para uma linha de transmissão uniforme, a impedância característica da linha é também sua impedância imagem, e a constante de propagação imagem é o produto da constante de propagação da linha por unidade de comprimento e o comprimento da linha. Estas analogias serão exploradas durante este capítulo, pois o circuito do AD se constitui, basicamente, das linhas de transmissão artificiais de porta e de dreno.

Para determinarmos as condições de propagação das tensões e correntes, na linha de porta e de dreno, respectivamente, iremos inicialmente determinar, através do circuito da Fig 2.1-1, os parâmetros imagens em relação aos parâmetros ABCD, associados a cada seção da linha.

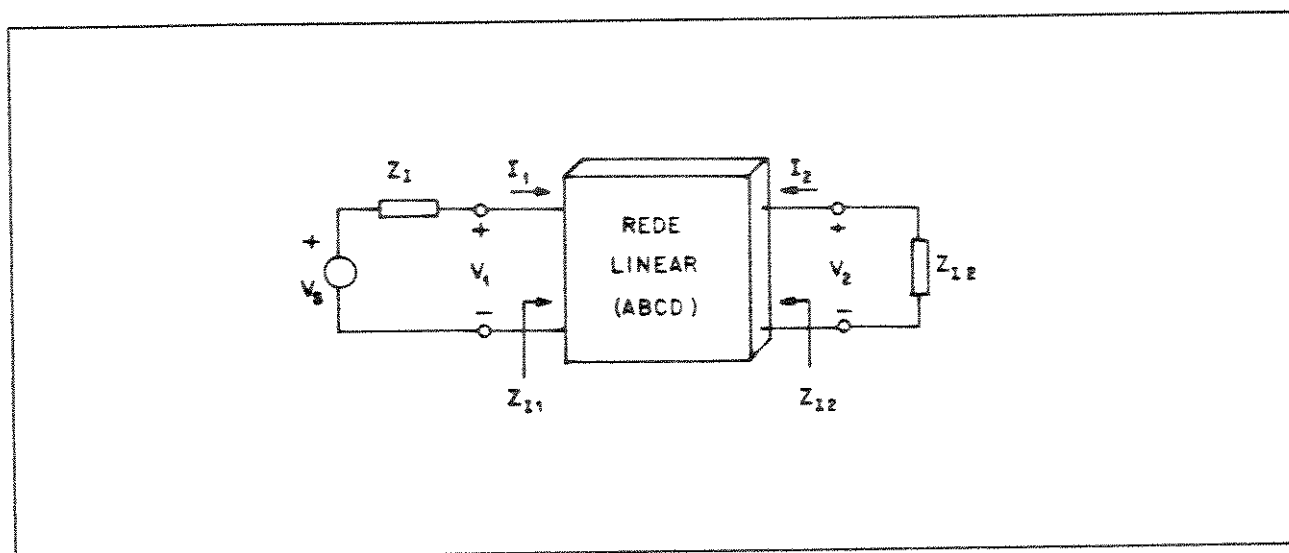


Fig. 2.1-1 Circuito terminado por suas impedâncias imagens.

Sendo assim, as equações lineares que descrevem o circuito da Fig. 2.1-1 em termos dos parâmetros de transmissão (ou ABCD), são dadas por

$$V_1 = AV_2 - BI_2 \quad (2.1-1)$$

$$I_1 = CV_2 - DI_2 \quad (2.1-2)$$

$$V_S = V_1 + Z_{I1} I_1 \quad (2.1-3)$$

$$V_2 = -Z_{I2} I_2 \quad (2.1-4)$$

Utilizando as eqs. (2.1-1) a (2.1-4), as impedâncias de entrada e de saída, podem ser calculadas por

$$Z_{in} \triangleq \frac{V_1}{I_1} = \frac{A(-V_2/I_2) + B}{C(-V_2/I_2) + D} \quad (2.1-5)$$

$$Z_{out} \triangleq \left. \frac{V_2}{I_2} \right|_{V_S=0} = \frac{D(-V_1/I_1) + B}{C(-V_1/I_1) + A} \quad (2.1-6)$$

Pela definição das impedâncias imagens devemos ter : $Z_{in} = Z_{I1}$ e $Z_{out} = Z_{I2}$. Sendo assim, a partir das eqs. (2.1-5) e (2.1-6) podemos escrever que

$$Z_{I1} = \frac{AZ_{I2} + B}{CZ_{I2} + D} \quad (2.1-7)$$

$$Z_{I2} = \frac{DZ_{I1} + B}{CZ_{I1} + A} \quad (2.1-8)$$

Para obtermos os valores de Z_{I1} e Z_{I2} em termos dos parâmetros ABCD, devemos resolver simultaneamente as eqs. (2.1-7) e (2.1-8), resultando em

$$Z_{I1} = \sqrt{\frac{AB}{CD}} \quad (2.1-9)$$

$$Z_{12} = \sqrt{\frac{BD}{AC}} \quad (2.1-10)$$

As relações de transferência de tensão (RTT) e de corrente (RTC), podem ser calculadas utilizando as eqs. (2.1-1) a (2.1-4), assumindo a seguinte forma

$$\text{RTT} : \frac{V_1}{V_2} = \sqrt{\frac{A}{D}} (\sqrt{AD} + \sqrt{BC}) \quad (2.1-11)$$

$$\text{RTC} : \frac{I_1}{I_2} = \sqrt{\frac{D}{A}} (\sqrt{AD} + \sqrt{BC}) \quad (2.1-12)$$

O fator de propagação imagem é dado por [1]

$$\gamma = \alpha + j\beta = \ln(\sqrt{AD} + \sqrt{BC}) \quad (2.1-13)$$

$$e^\gamma = \sqrt{AD} + \sqrt{BC} \quad (2.1-14)$$

ou

$$\gamma = \cosh^{-1} \sqrt{AD} \equiv \sinh^{-1} \sqrt{BC} \quad (2.1-15)$$

pois

$$e^{-\gamma} = \sqrt{AD} - \sqrt{BC} \quad (2.1-16)$$

e

$$AD - BC = 1 \quad (\text{reciprocidade}) \quad (2.1-17)$$

Utilizando as eqs. (2.1-9), (2.1-10) e (2.1-14) nas eqs. (2.1-11) e (2.1-12), segue que

$$\text{RTT} : \frac{V_1}{V_2} = \sqrt{\frac{Z_{11}}{Z_{12}}} e^\gamma \quad (2.1-18)$$

$$\text{RTC : } \frac{I_1}{I_2} = - \sqrt{\frac{Z_{12}}{Z_{11}}} e^{\gamma} \quad (2.1-19)$$

Uma estrutura que será bastante utilizada neste capítulo é uma seção-L composta de elementos passivos, representada na Fig. 2.1-2. Cada meia seção das linhas artificiais de porta e dreno, serão compostas por este tipo de estrutura.

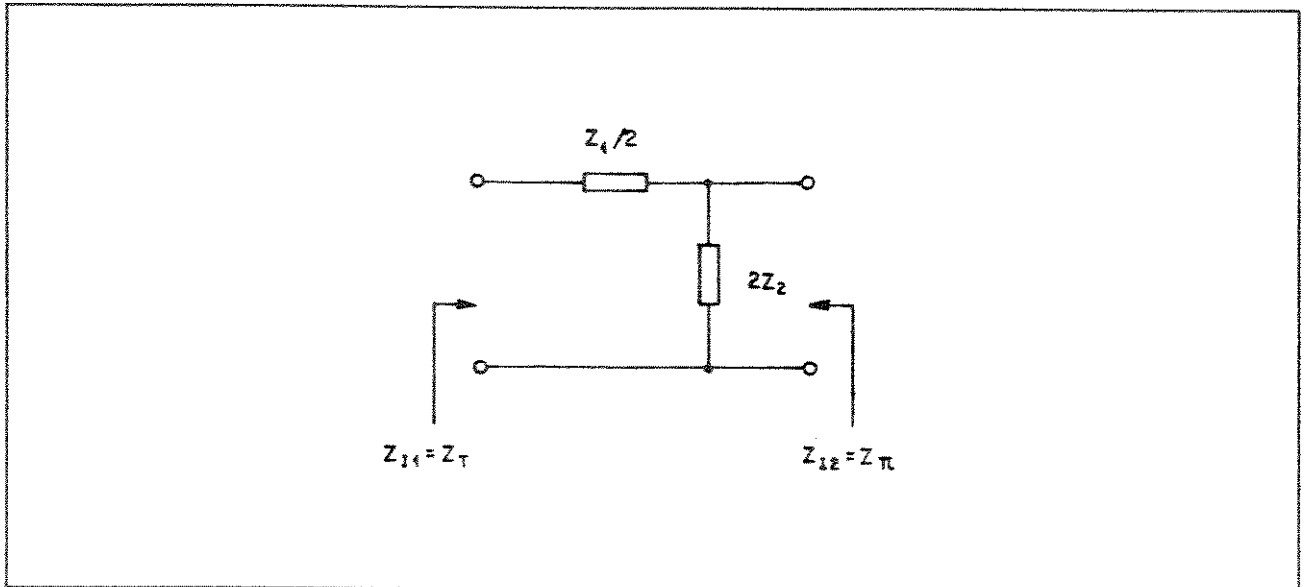


Fig. 2.1-2 Circuito da seção-L.

Os parâmetros ABCD para o circuito da seção-L, são dados por

$$A = 1 + \frac{Z_1}{4Z_2} \quad (2.1-20a)$$

$$B = 2Z_1 \quad (2.1-20b)$$

$$C = \frac{1}{2Z_2} \quad (2.1-20c)$$

$$D = 1 \quad (2.1-20d)$$

Substituindo nas expressões (2.1-9), (2.1-10) e (2.1-15) os parâmetros ABCD (2.1-20), obtemos os parâmetros imagem do circuito da Fig. 2.1-2 dados por

$$Z_{I1} = \sqrt{Z_1 Z_2 \left(1 + \frac{Z_1}{4Z_2}\right)} \quad (2.1-21)$$

$$Z_{I2} = \sqrt{Z_1 Z_2 \left(1 + \frac{Z_1}{4Z_2}\right)^{-1}} \quad (2.1-22)$$

$$\gamma = \cosh^{-1} \sqrt{1 + \frac{Z_1}{4Z_2}} \quad (2.1-23)$$

As expressões acima representam os parâmetros imagem da seção-L, e serão de grande validade para o cálculo dos parâmetros imagens linhas artificiais de porta e de dreno.

2.2 Cálculo dos Ganhos de Potência

Utilizando um circuito composto por seções do tipo "L", serão obtidas expressões para o cálculo do ganho de potência direto e reverso do AD. Este circuito tem uma topologia que permite uma fácil incorporação do circuito equivalente do FET (unilateral), que será realizado no item 2.4. Sendo assim, substituindo o circuito equivalente do FET, para formar as linhas passiva de porta e ativa de dreno, e utilizando as expressões que serão fornecidas neste item, poderemos calcular estes ganhos, permitindo entender o mecanismo de amplificação em frequência do AD. O ganho de potência direto está associado à transferência do sinal de entrada para os terminais de saída do AD, e recebe esta nomenclatura por estar relacionado com a combinação dos sinais, que se propagam no sentido direto na linha de dreno, ou seja, em direção aos terminais de saída. Em contraposição, o ganho de potência reverso, que não se constitui em um ganho " útil ", determina o quanto da potência de sinal da entrada é transferida para a impedância interna de terminação de dreno. Para calcularmos este ganho, serão considerados os sinais que se propagam no sentido reverso na linha de dreno, ou seja, em direção à impedância interna de terminação do dreno.

Convém ressaltar que será assumido que as linhas de porta e de dreno,

estão terminadas por suas impedâncias imagens absorvendo os sinais nos extremos da linha, evitando reflexões indesejáveis. Devido ao fato destas impedâncias imagens possuírem uma variação com a frequência, os resultados obtidos nesta análise serão uma boa aproximação para as reais situações de projeto quando terminações puramente resistivas são utilizadas.

2.2.1 Ganho de Potência Direto

Para o cálculo do ganho de potência direto, considere o circuito da Fig. 2.2-1. Podemos observar que cada seção das linhas artificiais de porta e de dreno, representadas pelos quadripolos $N_g^{(k)}$ e $N_d^{(k)}$, respectivamente, são compostas por duas seções-L, já estudadas anteriormente. Entretanto, a linha de dreno possui fontes de corrente, I_{dk} , conectadas ao longo da linha, controlada pela tensão da linha de porta, V_{gk} , e é responsável pela transferência do sinal da entrada para a saída, e, conseqüentemente, pela amplificação do sinal de entrada.

O circuito da Fig. 2.2-1 representa o circuito equivalente de um AD, constituído de n-seções, que estão acopladas apenas pelas transcondutâncias dos FETs. Isto decorre do fato que, nas análises desenvolvidas neste capítulo, considerarmos os FETs como dispositivos unilaterais. Ainda com referência a este circuito, as impedâncias Z_{g1} e Z_{d1} , representam os elementos de ligação entre os FETs na linha de porta e de dreno, respectivamente. Por outro lado, as impedâncias Z_{g2} e Z_{d2} , representam os elementos do circuito equivalente de entrada e de saída do FET, respectivamente.

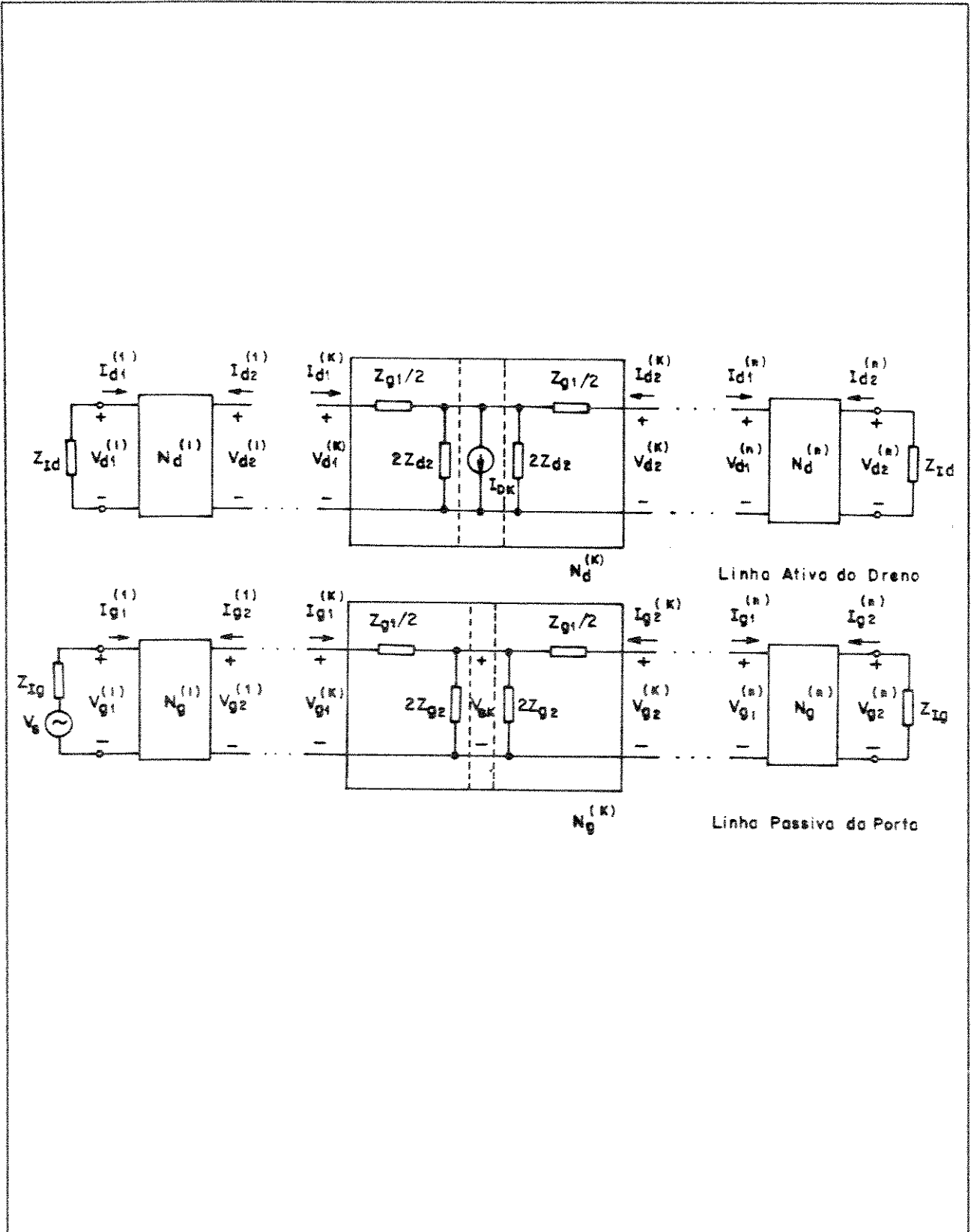


Fig. 2.2-1 Representação genérica do AD através das linhas de transmissão artificiais de porta e de dreno.

Do circuito da Fig. 2.2-1, podemos escrever,

para a linha de dreno :
$$\frac{I_{dz}^{(k)}}{I_{d1}^{(k)}} = -e^{-\gamma_d} \quad (2.2-1)$$

e

para a linha de porta :
$$\frac{V_{g2}^{(k)}}{V_{g1}^{(k)}} = e^{-\gamma_g} \quad (2.2-2)$$

onde :

$$\gamma_d = \alpha_d + j\beta_d \quad (2.2-3)$$

e

$$\gamma_g = \alpha_g + j\beta_g \quad (2.2-4)$$

representam os coeficientes de propagação na linha de dreno e de porta, respectivamente.

Em seguida serão analisados os quadripolos $N_d^{(k)}$ e $N_g^{(k)}$, para encontrarmos as relações entre as correntes $I_{dz}^{(k)}$ e I_{dk} , e as tensões $V_{g1}^{(k)}$ e V_{dk} .

Quadripolo $N_d^{(k)}$ (Linha Ativa de Dreno) :

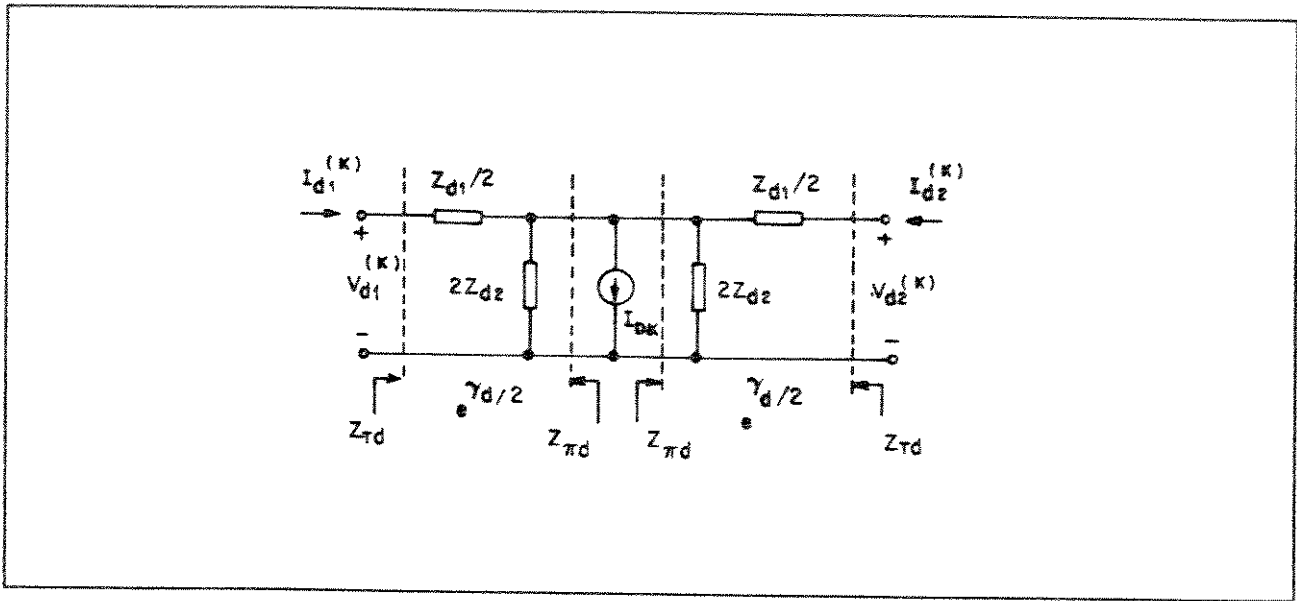


Fig. 2.2-2 K-ésima seção da linha ativa de dreno.

Das relações obtidas na seção 2.1, podemos escrever que

$$\frac{-I_{Dk}/2}{I_{d2}^{(k)}} = - \sqrt{\frac{Z_{Td}}{Z_{\pi d}}} e^{\gamma_d/2} \quad (2.2-5)$$

$$Z_{Td} = \sqrt{\frac{\mathcal{A}_d \mathcal{B}_d}{\mathcal{C}_d \mathcal{D}_d}} = \sqrt{Z_{d1} Z_{d2} \left(1 + \frac{Z_{d1}}{4Z_{d2}}\right)} \quad (2.2-6)$$

$$Z_{\pi d} = \sqrt{\frac{\mathcal{D}_d \mathcal{B}_d}{\mathcal{C}_d \mathcal{A}_d}} = \sqrt{Z_{d1} Z_{d2} \left(1 + \frac{Z_{d1}}{4Z_{d2}}\right)^{-1}} \quad (2.2-7)$$

$$\gamma_d/2 = \cosh^{-1} \sqrt{\mathcal{A}_d} = \cosh^{-1} \sqrt{1 + \frac{Z_{d1}}{4Z_{d2}}} \quad (2.2-8)$$

onde :

$$\mathcal{A}_d = 1 + \frac{Z_{d1}}{4Z_{d2}} \quad (2.2-9a)$$

$$\mathcal{B}_d = \frac{Z_{d1}}{2} \quad (2.2-9b)$$

$$\epsilon_d = \frac{1}{2Z_{dz}} \tag{2.2-9c}$$

$$D_d = 1 \tag{2.2-9d}$$

correspondem aos parâmetros de transmissão para meia seção do quadripolo $N_d^{(k)}$.

A eq. (2.2-5) foi obtida admitindo-se que a linha de dreno está terminada com a impedância imagem em ambas extremidades e, portanto, a corrente I_{Dk} se divide pela metade, propagando em direção aos dois terminais da linha. Esta equação pode ser reescrita da seguinte forma,

$$I_{dz}^{(k)} = \frac{1}{2} \sqrt{\frac{Z_{\pi d}}{Z_{Td}}} e^{-\gamma_d/2} I_{Dk} \tag{2.2-10}$$

Quadripolo $N_g^{(k)}$ (Linha Passiva de Porta) :

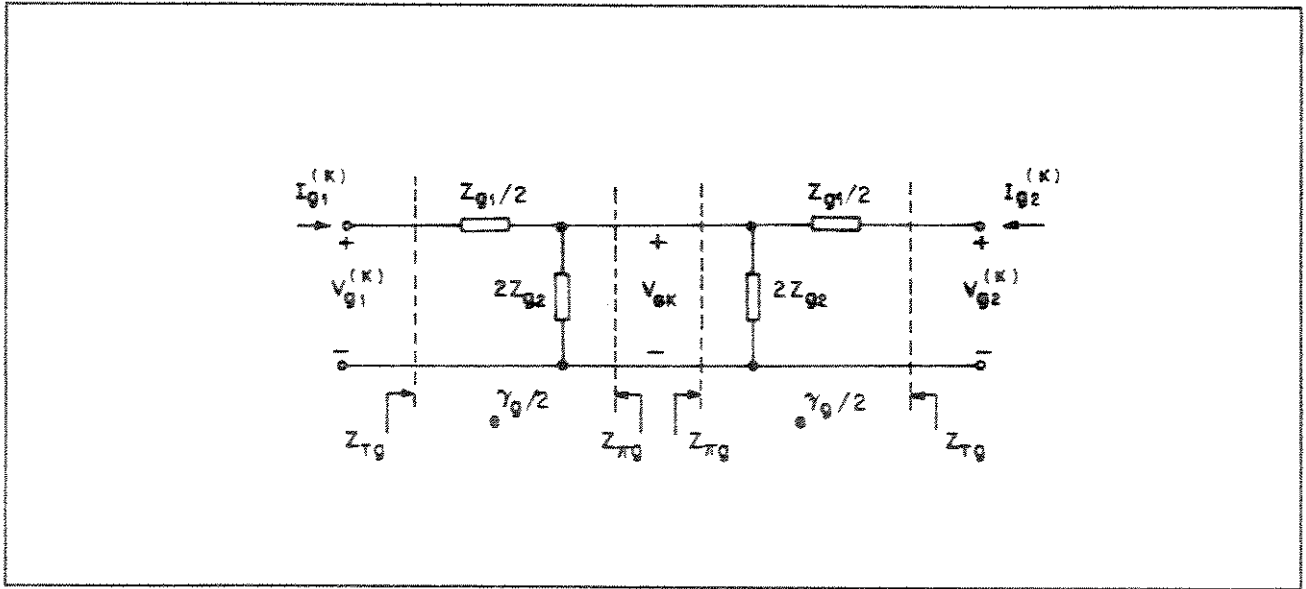


Fig. 2.2-3 K-ésima seção da linha passiva de porta.

Das relações obtidas no seção 2.1, podemos escrever que

$$\frac{V_{g1}^{(k)}}{V_{gk}} = \sqrt{\frac{Z_{Tg}}{Z_{\pi g}}} e^{\gamma_g/2} \tag{2.2-11}$$

$$Z_{\tau g} = \sqrt{\frac{\mathcal{A}_g \mathcal{B}_g}{\mathcal{C}_g \mathcal{D}_g}} = \sqrt{Z_{g1} Z_{g2} \left(1 + \frac{Z_{g1}}{4Z_{g2}}\right)} \quad (2.2-12)$$

$$Z_{\pi g} = \sqrt{\frac{\mathcal{D}_g \mathcal{B}_g}{\mathcal{C}_g \mathcal{A}_g}} = \sqrt{Z_{g1} Z_{g2} \left(1 + \frac{Z_{g1}}{4Z_{g2}}\right)^{-1}} \quad (2.2-13)$$

$$\gamma_g / 2 = \cosh^{-1} \sqrt{\mathcal{A}_g} = \cosh^{-1} \sqrt{1 + \frac{Z_{g1}}{4Z_{g2}}} \quad (2.2-14)$$

onde :

$$\mathcal{A}_g = 1 + \frac{Z_{g1}}{4Z_{g2}} \quad (2.2-15a)$$

$$\mathcal{B}_g = \frac{Z_{g1}}{2} \quad (2.2-15b)$$

$$\mathcal{C}_g = \frac{1}{2Z_{g2}} \quad (2.2-15c)$$

$$\mathcal{D}_g = 1 \quad (2.2-15d)$$

correspondem aos parâmetros de transmissão para meia seção do quadripolo $N_g^{(k)}$.

Da eq. (2.2-11), a relação entre a tensão $V_{\alpha k}$ e a tensão $V_{g1}^{(k)}$, é dada por

$$V_{\alpha k} = \sqrt{\frac{Z_{\pi d}}{Z_{\tau d}}} e^{-\gamma_g / 2} V_{g1}^{(k)} \quad (2.2-16)$$

A transferência do sinal que se propaga na linha de porta, para a linha de dreno, se dá devido à relação entre a tensão $V_{\alpha k}$ e a corrente $I_{\beta k}$, através da seguinte equação

$$I_{\beta k} = \frac{g_m}{D_g D_d} V_{\alpha k} \quad (2.2-17)$$

Através das eqs. (2.2-10), (2.2-16) e (2.2-17), podemos escrever uma relação de transferência entre a tensão que se propaga na linha de

porta, e a corrente que se propaga na linha de dreno, da seguinte forma

$$I_{dz}^{(k)} = \frac{g_m}{2D_g D_d} \sqrt{\frac{Z_{\pi g}}{Z_{Tg}}} \sqrt{\frac{Z_{\pi d}}{Z_{Td}}} e^{-(\gamma_g + \gamma_d)z/2} V_{g1}^{(k)} \quad (2.2-18)$$

A tensão disponível no gerador, V_s , e a tensão de entrada na linha de porta $V_{g1}^{(k)}$ estão relacionadas através da seguinte equação

$$\frac{V_s/2}{V_{g1}^{(k)}} = e^{-(k-1)\gamma_g} \quad (2.2-19)$$

uma vez que a impedância do gerador e a impedância de entrada da linha de porta estão casadas.

Da mesma forma, a corrente, I_{fk} , que circula na carga Z_{Id} , conectada no extremo direito da linha de dreno, e a corrente de saída, $I_{dz}^{(k)}$, da k -ésima seção desta linha, estão relacionadas por

$$\frac{I_{dz}^{(k)}}{I_{fk}} = e^{-(n-k)\gamma_d} \quad (2.2-20)$$

Substituindo as eqs. (2.2-19) e (2.2-20) na eq. (2.2-18), segue que

$$I_{fk} = \frac{g_m}{4D_g D_d} \sqrt{\frac{Z_{\pi g}}{Z_{Tg}}} \sqrt{\frac{Z_{\pi d}}{Z_{Td}}} e^{-(\gamma_g + \gamma_d)z/2} e^{-(n-k)\gamma_d} e^{-(k-1)\gamma_g} V_s \quad (2.2-21)$$

Da eq. (2.2-21) obtemos a corrente na carga Z_{Id} , em função da tensão do gerador, devido à transferência do sinal que se propaga na linha de porta para a de dreno, na k -ésima seção, das linhas representadas na Fig. 2.2-1. Para obtermos a contribuição total devido às " n " seções do AD, iremos aplicar o princípio da superposição. Sendo assim, a corrente total nos terminais de saída do AD, devido a propagação direta, é dada por

$$I_f = \sum_{k=1}^n I_{fk} \quad (2.2-22)$$

Substituindo o resultado da eq. (2.2-21) em (2.2-22), obtemos

$$\frac{I_f}{V_s} = \frac{g_m}{4D_g D_d} \sqrt{\frac{Z_{\pi g}}{Z_{Tg}}} \sqrt{\frac{Z_{\pi d}}{Z_{Td}}} e^{-(\gamma_g + \gamma_d)/2} \sum_{k=1}^n e^{-(n-k)\gamma_d} e^{-(k-1)\gamma_g} \quad (2.2-23)$$

A somatória que aparece no segundo membro da eq. (2.2-23), trata-se de uma progressão geométrica (P.G.), tendo seu valor dado por

$$\sum_{k=1}^n e^{-(n-k)\gamma_d} e^{-(k-1)\gamma_g} = \frac{e^{-(n-1)\gamma_d} - e^{n(\gamma_d - \gamma_g)/2}}{e^{(\gamma_d - \gamma_g)/2}} \cdot \frac{\sinh [n(\gamma_d - \gamma_g)/2]}{\sinh [(\gamma_d - \gamma_g)/2]} \quad (2.2-24)$$

Substituindo a expressão (2.2-24) em (2.2-23) podemos escrever numa forma mais compacta, que

$$\frac{I_f}{V_s} = \frac{g_m}{4D_g D_d} \sqrt{\frac{Z_{\pi g}}{Z_{Tg}}} \sqrt{\frac{Z_{\pi d}}{Z_{Td}}} \frac{\sinh [n(\gamma_d - \gamma_g)/2]}{\sinh [(\gamma_d - \gamma_g)/2]} e^{-n(\gamma_g + \gamma_d)/2} \quad (2.2-25)$$

A potência disponível no gerador, por definição, é dada por

$$P_{avs} \triangleq \frac{|V_s|^2}{4|Z_{Ig}|^2} \operatorname{Re}(Z_{Ig}) \quad (2.2-26)$$

A potência dissipada pela carga, por definição, é dada por

$$P_f \triangleq |I_f|^2 \operatorname{Re}(Z_{Id}) \quad (2.2-27)$$

Finalmente, o ganho de potência direto de um AD de n -seções, representado genericamente na Fig. 2.2-1, pode ser calculado

utilizando as eqs. (2.2-25) a (2.2-27), como se segue

$$G_f \triangleq \frac{P_f}{P_{avs}} = 4 |Z_{I_g}|^2 \frac{\operatorname{Re}(Z_{I_d})}{\operatorname{Re}(Z_{I_g})} \frac{|I_f|^2}{|V_S|^2} \quad (2.2-28)$$

$$G_f = \frac{\operatorname{Re}(Z_{I_d})}{\operatorname{Re}(Z_{I_g})} \left| \frac{Z_{\pi g} Z_{\pi d}}{Z_{Tg} Z_{Td}} \right| \frac{g_m^2 |Z_{I_g}|^2}{4 |D_g D_d|^2} \left| \frac{\sinh [n(\gamma_d - \gamma_g)/2]}{\sinh [(\gamma_d - \gamma_g)/2]} \right|^2 e^{-n(\alpha_d + \alpha_g)} \quad (2.2-29)$$

2.2.2 Ganho de Potência Reverso

Uma outra informação importante, que será obtida a seguir, nos permite determinar quanto da potência disponível no gerador é fornecida à impedância interna de terminação da linha de dreno. A esta relação, chamamos ganho de potência reverso, conforme dito anteriormente.

Para o cálculo da corrente reversa, I_r , entregue à carga do lado esquerdo da linha de dreno, ver Fig. 2.2-1 será adotado um procedimento análogo ao que foi desenvolvido para o cálculo de I_f . Sendo assim,

para a linha ativa de dreno :

$$\frac{I_{Dk}}{I_{d1}^{(k)}} = -2 \sqrt{\frac{Z_{Td}}{Z_{\pi d}}} e^{\gamma_d/2} \quad (2.2-30)$$

$$\frac{I_{d1}^{(k)}}{I_{rk}} = e^{(k-1)\gamma_d} \quad (2.2-31)$$

para a linha passiva de porta :

$$\frac{V_{g1}^{(k)}}{V_{dk}} = \sqrt{\frac{Z_{Tg}}{Z_{\pi g}}} e^{\gamma_g/2} \quad (2.2-32)$$

$$\frac{V_s/2}{V_{g1}^{(k)}} = e^{(k-1)\gamma_g} \quad (2.2-33)$$

A tensão V_{dk} e a corrente I_{dk} estão relacionadas por

$$I_{dk} = \frac{g_m}{D_g D_d} V_{dk} \quad (2.2-34)$$

utilizando a equação acima e as eqs. (2.2-30)-(2.2-33), podemos escrever a seguinte relação

$$I_{rk} = \frac{g_m}{4D_g D_d} \sqrt{\frac{Z_{\pi g}}{Z_{Tg}}} \sqrt{\frac{Z_{\pi d}}{Z_{Td}}} e^{-(\gamma_g + \gamma_d)/2} e^{-(k-1)(\gamma_d + \gamma_g)} V_s \quad (2.2-35)$$

Esta expressão representa a corrente reversa devido à relação de transferência da k-ésima seção. A corrente reversa total devido à contribuição de todas as n seções, pode ser calculada aplicando o princípio da superposição, como se segue

$$I_r = \sum_{k=1}^n I_{rk} \quad (2.2-36)$$

$$I_r = \sum_{k=1}^n \frac{g_m}{4D_g D_d} \sqrt{\frac{Z_{\pi g}}{Z_{Tg}}} \sqrt{\frac{Z_{\pi d}}{Z_{Td}}} e^{-(\gamma_g + \gamma_d)/2} e^{-(k-1)(\gamma_d + \gamma_g)} V_s \quad (2.2-37)$$

Reescrevendo a eq. (2.2-37) segue que,

$$\frac{I_r}{V_s} = \frac{g_m}{4D_g D_d} \sqrt{\frac{Z_{\pi g}}{Z_{Tg}}} \sqrt{\frac{Z_{\pi d}}{Z_{Td}}} e^{-(\gamma_g + \gamma_d)/2} \sum_{k=1}^n e^{-(k-1)(\gamma_d + \gamma_g)} \quad (2.2-38)$$

O termo que contém a somatória, na eq. (2.2-38), representa uma soma de uma P.G., cujo valor é dado por

$$\sum_{k=1}^n e^{-(k-1)(\gamma_d + \gamma_g)} = \frac{e^{-n(\gamma_d + \gamma_g)/2}}{e^{-(\gamma_d + \gamma_g)/2}} \cdot \frac{\sinh [n(\gamma_d + \gamma_g)/2]}{\sinh [(\gamma_d + \gamma_g)/2]} \quad (2.2-39)$$

Substituindo o resultado da equação (2.2-39) em (2.2-38), obtemos o seguinte resultado para a relação entre a corrente reversa total e a tensão do gerador

$$\frac{I_r}{V_s} = \frac{g_m}{4D_g D_d} \sqrt{\frac{Z_{\pi g}}{Z_{Tg}}} \sqrt{\frac{Z_{\pi d}}{Z_{Td}}} \frac{\sinh [n(\gamma_d + \gamma_g)/2]}{\sinh[(\gamma_d + \gamma_g)/2]} e^{-n(\gamma_g + \gamma_d)/2} \quad (2.2-40)$$

O ganho de potência reverso é definido por

$$G_r \triangleq \frac{P_r}{P_{avs}} \quad (2.2-41)$$

Finalmente, utilizando em conjunto com a definição do ganho reverso, e as potências disponíveis no gerador e na terminação de dreno, dadas por

$$P_{avs} \triangleq \frac{|V_s|^2}{4|Z_{Ig}|^2} \operatorname{Re}(Z_{Ig}) \quad (2.2-42)$$

$$P_r \triangleq |I_r|^2 \operatorname{Re}(Z_{Id}) \quad (2.2-43)$$

respectivamente, o ganho reverso pode ser calculado, tendo seu resultado dado por

$$G_r = \frac{\operatorname{Re}(Z_{Id})}{\operatorname{Re}(Z_{Ig})} \left| \frac{Z_{\pi g} Z_{\pi d}}{Z_{Tg} Z_{Td}} \right| \frac{g_m^2 |Z_{Ig}|^2}{4|D_g D_d|^2} \left| \frac{\sinh [n(\gamma_d + \gamma_g)/2]}{\sinh[(\gamma_d + \gamma_g)/2]} \right|^2 e^{-n(\alpha_d + \alpha_g)} \quad (2.2-44)$$

Em resumo, as eqs. (2.2-29) e (2.2-44) nos fornecem um resultado analítico para o cálculo dos ganhos de potência direto ("forward"), G_f , e reverso ("reverse"), G_r , para o AD de n seções representado na Fig. 2.2-1. Na Fig. 2.2-4 é ilustrado o fluxo de potência pelo AD.

2.3 Cálculo do Fator de Ruído

O fator de ruído se constitui numa grandeza importante para a avaliação do desempenho de amplificadores em sistemas de baixo ruído,

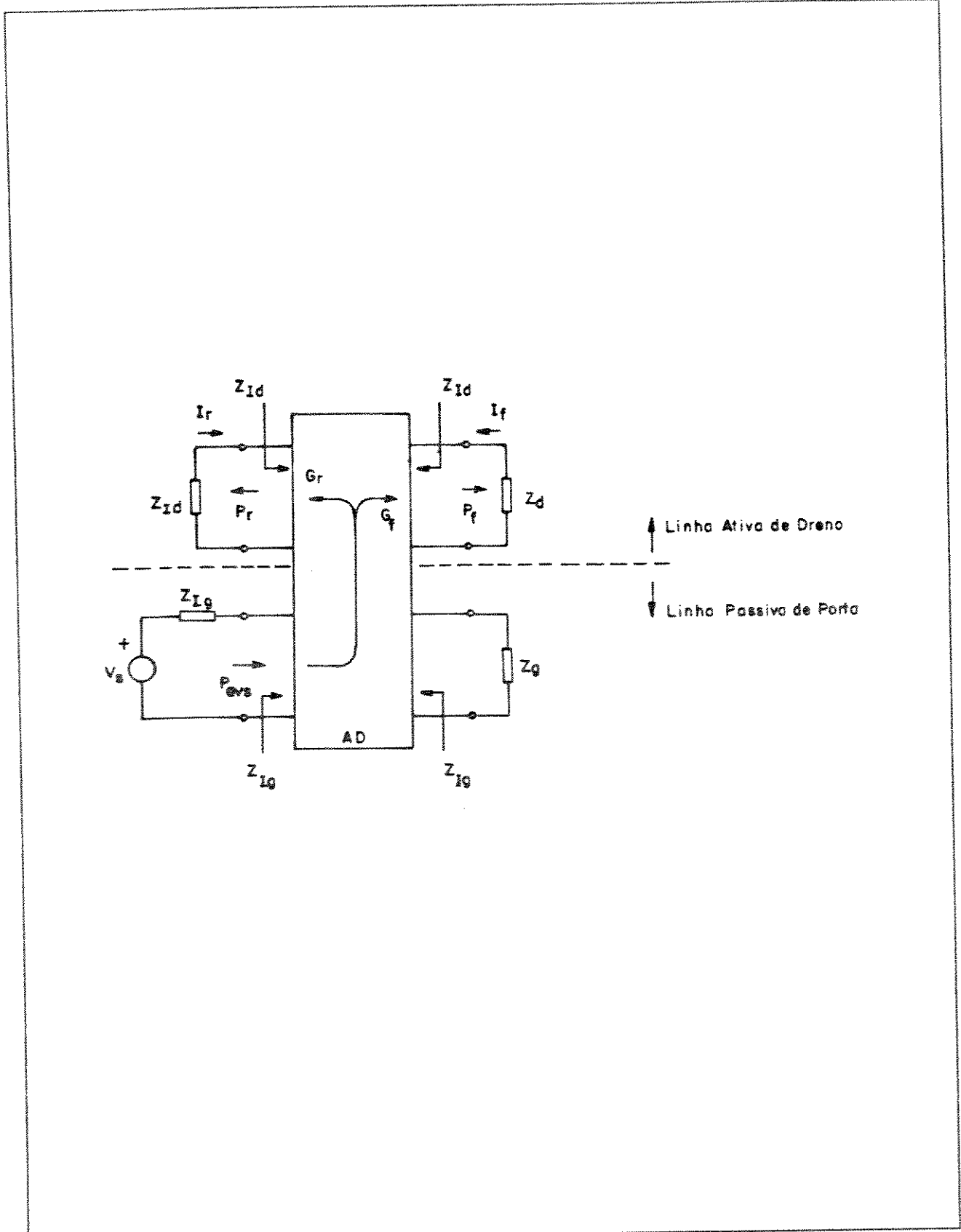


Fig. 2.2-4 Fluxo de potência no AD.

possibilitando quantificar o nível de degradação da relação sinal/ruído.

Para o cálculo do fator de ruído do AD iremos utilizar o circuito ilustrado na Fig. 2.3-1. Neste circuito, todas as fontes de ruído são de natureza térmica, estando associadas às contribuições das terminações de porta e de dreno, e ao ruído dos transistores.

A definição do fator de ruído [2] nos permite escrever

$$F \triangleq \frac{N_o}{N_i} \quad (2.3-1)$$

onde :

N_o = potência de ruído disponível nos terminais de saída, devido à todas as fontes de ruído presentes no AD, na temperatura padrão, T_o .

e

N_i = potência de ruído disponível nos terminais de saída devido ao ruído gerado na impedância do gerador Z_{I_g} , na temperatura padrão, T_o .

Para o cálculo do fator de ruído do AD é preciso identificarmos todas as fontes de ruído presentes.

1. Ruído gerado pela impedância do gerador Z_{I_g} , na temperatura T_o , cuja tensão quadrática média é dada por

$$\overline{|v_g|^2} = 4kT_o \Delta f \operatorname{Re}(Z_{I_g}) \quad (2.3-2)$$

2. Ruído gerado pela impedância de terminação da linha de porta, com tensão quadrática média dada por

$$\overline{|v_{gT}|^2} = 4kT_o \Delta f \operatorname{Re}(Z_{I_g}) \quad (2.3-3)$$

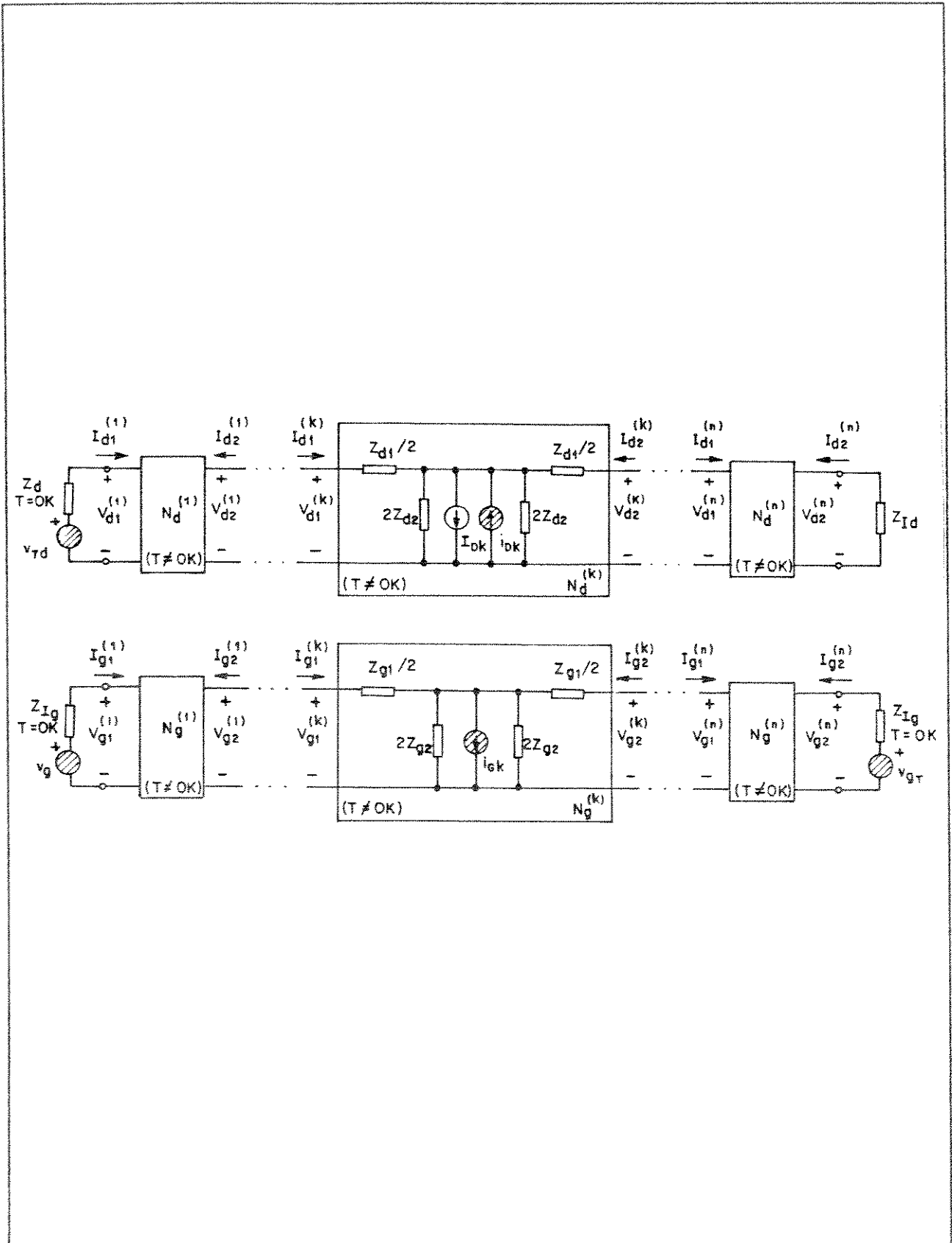


Fig. 2.3-1 Representação genérica do AD com suas fontes de ruído.

3. Ruído gerado pela impedância de terminação da linha de dreno, com tensão quadrática média dada por

$$\overline{|v_{dT}|^2} = 4kT_o \Delta f \operatorname{Re}(Z_{I_g}) \quad (2.3-4)$$

4. Ruído gerado pelos FETs, representado pelas fontes de corrente pseudo-senoidais i_{gk} e i_{dk} .

Para o cálculo das potências de ruído disponíveis na saída do AD devido exclusivamente às impedâncias do gerador e às terminações de porta e de dreno, considere o circuito da Fig. 2.3-2.

Como podemos observar do circuito da Fig. 2.3-2, todas as portas estão casadas. Sendo assim, as impedâncias ruidosas fornecem uma potência disponível de ruído igual $kT_o \Delta f$, a serem processadas pelo AD. Estas potências podem ser identificadas como se segue :

1. Potência disponível de ruído na saída, processada pelo ganho de potência direto, originada na impedância do gerador

$$N_i = kT_o \Delta f G_f \quad (2.3-5)$$

2. Potência disponível de ruído na saída, processada pelo ganho de potência reverso, originada na impedância da terminação de porta

$$N_{gT} = kT_o \Delta f G_r \quad (2.3-6)$$

3. Potência disponível de ruído na saída, gerada pela impedância da terminação de dreno, que não sofre amplificação

$$N_{dT} = kT_o \Delta f \cdot 1 \quad (2.3-7)$$

Para calcularmos o fator de ruído é também necessário obtermos a potência disponível de ruído nos terminais de saída do AD devido aos n FETs. Prosseguindo neste sentido, iremos, inicialmente, calcular a potência de ruído devido ao ruído gerado no circuito de porta dos FETs, representados pelas fontes de ruído i_{gk} . Para tal, será

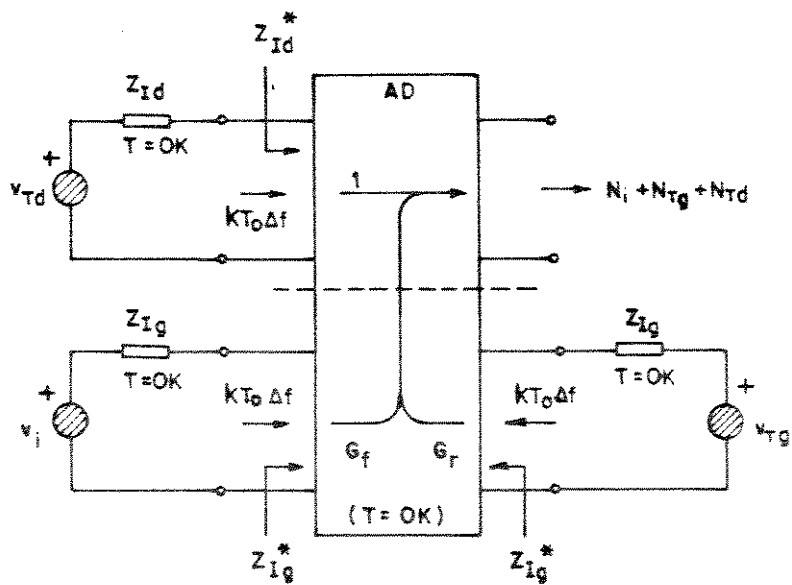


Fig. 2.3-2 Circuito utilizado para o cálculo das potências de ruído na saída do AD devido as suas impedâncias externas.

utilizado o circuito da Fig. 2.3-3, onde estas são as únicas fontes de ruído presentes no circuito do AD.

Do circuito da Fig. 2.3-3, podemos escrever as seguintes relações

$$V_{\alpha k} = -Z_{\pi g} \frac{i_{gk}}{2} \quad (2.3-8)$$

$$I_{Dk} = \frac{g_m}{2D_g D_d} V_{\alpha k} = -\frac{g_m}{2Z_g D_d} Z_{\pi g} i_{gk} \quad (2.3-9)$$

$$V_{\alpha k+1} = V_{\alpha k} e^{-\gamma_g} = -\frac{Z_{\pi g}}{2} i_{gk} e^{-\gamma_g} \quad (2.3-10)$$

$$I_{Dk+1} = \frac{g_m}{2D_g D_d} V_{\alpha k+1} = -\frac{g_m}{2D_g D_d} Z_{\pi g} i_{gk} e^{-\gamma_g} \quad (2.3-11)$$

·
·
·

$$V_{\alpha n} = V_{\alpha k} e^{-(n-k)\gamma_g} = -\frac{Z_{\pi g}}{2} i_{gk} e^{-(n-k)\gamma_g} \quad (2.3-12)$$

$$I_{Dn} = \frac{g_m}{2D_g D_d} V_{\alpha n} = -\frac{g_m}{2D_g D_d} Z_{\pi g} i_{gk} e^{-(n-k)\gamma_g} \quad (2.3-13)$$

Através das relações acima podemos escrever as eqs. (2.3-14) a (2.3-16), que representam as correntes de ruído na saída do AD, devido à propagação direta da tensão direta $V_{\alpha k}$ ao longo da linha de porta.

Sendo assim, temos que

$$I_{fk}(k) = I_{Dk} e^{-(n-k+1)\gamma_d} = -\frac{g_m}{2D_g D_d} Z_{\pi g} i_{gk} e^{-(n-k+1)\gamma_d} \quad (2.3-14)$$

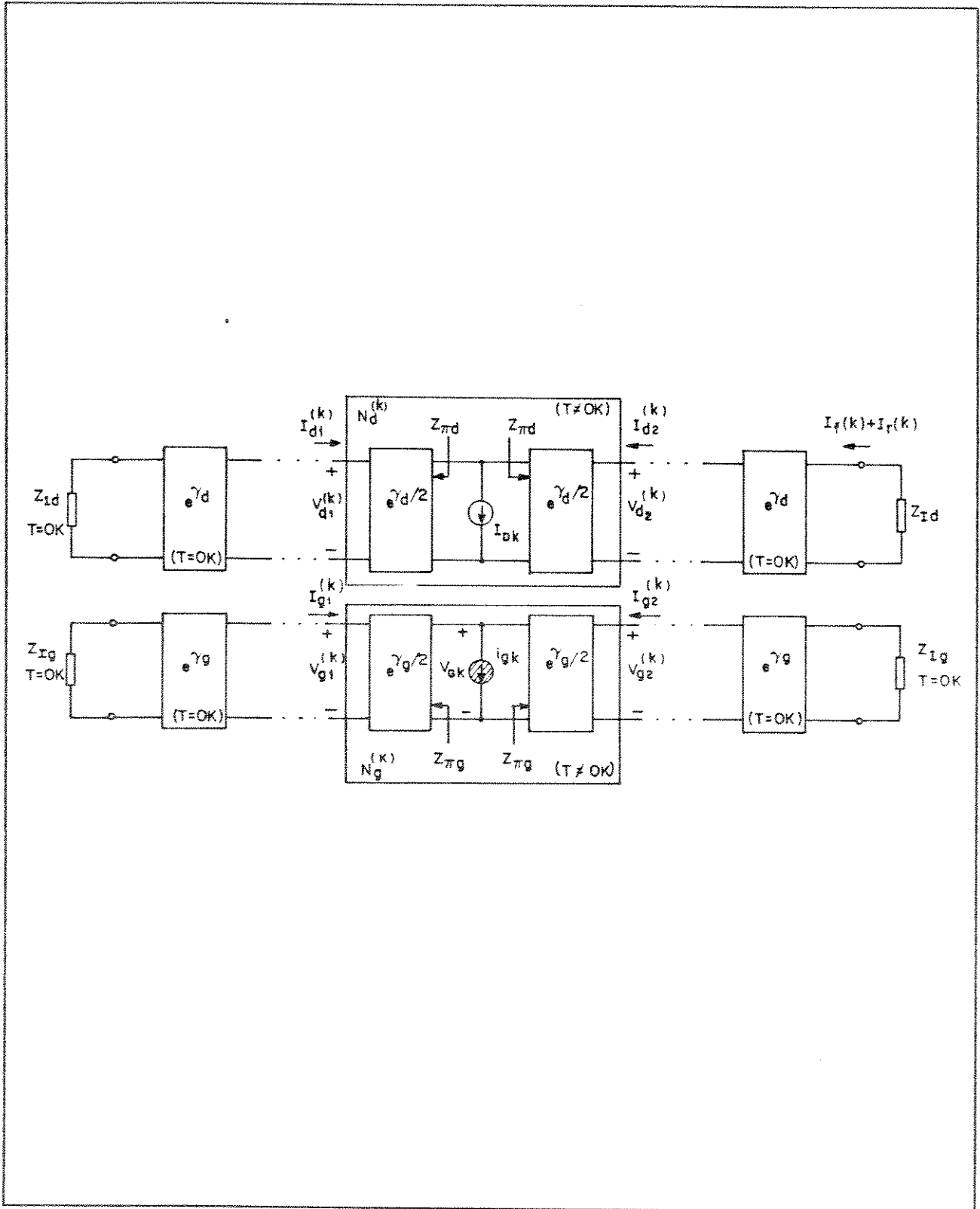


Fig. 2.3-3 Circuito utilizado para o cálculo da potência disponível de ruído na saída do AD devido ao ruído gerado na porta do k -ésimo FET.

$$I_{fk+1}(k) = I_{Dk+1} e^{-(n-k+1)\gamma_d} = -\frac{g_m}{2D_g D_d} Z_{\pi g^i gk} e^{-\gamma_g} e^{-(n-k+1)\gamma_d} \quad (2.3-15)$$

$$I_{fn}(k) = I_{Dn} e^{-\gamma_d} = -\frac{g_m}{2D_g D_d} Z_{\pi g^i gk} e^{-(n-k)\gamma_g} e^{-\gamma_d} \quad (2.3-16)$$

Para obetermos a corrente total de ruído devido ao ruído gerado na porta do k -ésimo FET, é necessário somarmos todas as contribuições dos FETs, que estão à sua direita ao longo da linha de dreno. Este resultado pode ser escrito através da somatória abaixo

$$I_f(k) = \sum_{i=k}^n I_{fi}(k) \quad (2.3-17)$$

Substituindo na eq. (2.3-17) as eqs. (2.3-14) a (2.3-16), segue que

$$I_f(k) = -\frac{g_m}{2D_g D_d} Z_{\pi g^i gk} \sum_{i=k}^n e^{-(i-k)\gamma_g} e^{-(n-i+1)\gamma_d} \quad (2.3-18)$$

A somatória envolvida no cálculo da corrente $I_f(k)$, tem como resultado

$$\begin{aligned} \sum_{i=k}^n e^{-(i-k)\gamma_g} e^{-(n-i+1)\gamma_d} &= \\ &= \frac{e^{-(n-k+1)(\gamma_d + \gamma_g)/2}}{e^{-(\gamma_g - \gamma_d)/2}} \cdot \frac{\sinh [(n-k+1)(\gamma_d - \gamma_g)/2]}{\sinh [(\gamma_d - \gamma_g)/2]} \quad (2.3-19) \end{aligned}$$

Substituindo este resultado na eq. (2.3-18), segue que a corrente de ruído $I_f(k)$, devido à amplificação direta, é dada por

$$I_f(k) = - \frac{g_m}{2D_g D_d} Z_{\pi g} i_{gk} \frac{\sinh[(n-k+1)(\gamma_g - \gamma_d)/2]}{\sinh[(\gamma_g - \gamma_d)/2]} \cdot e^{-(n-k+1)(\gamma_g + \gamma_d)/2} e^{(\gamma_g - \gamma_d)/2} \quad (2.3-20)$$

Calculamos, anteriormente, a corrente de ruído $I_f(k)$ devido à amplificação direta da tensão $V_{\alpha k}$, originada pela fonte de ruído i_{gk} , associada ao ruído gerado na porta. Agora, para o cálculo da corrente reversa de ruído, $I_{rk}(k)$, considere inicialmente as seguintes relações

$$V_{\alpha k-1} = V_{\alpha k} e^{-\gamma_g} = -Z_{\pi g} \frac{i_{gk}}{2} e^{-\gamma_g} \quad (2.3-21)$$

$$I_{Dk-1} = \frac{g_m}{2D_g D_d} V_{\alpha k-1} = - \frac{g_m}{2D_g D_d} Z_{\pi g} i_{gk} e^{-\gamma_g} \quad (2.3-22)$$

$$V_{\alpha k-2} = V_{\alpha k} e^{-2\gamma_g} = -Z_{\pi g} \frac{i_{gk}}{2} e^{-2\gamma_g} \quad (2.3-23)$$

$$I_{Dk-2} = \frac{g_m}{2D_g D_d} V_{\alpha k-2} = - \frac{g_m}{2D_g D_d} Z_{\pi g} i_{gk} e^{-2\gamma_g} \quad (2.3-24)$$

·
·
·

$$V_{\alpha 1} = V_{\alpha k} e^{-(k-1)\gamma_g} = -Z_{\pi g} \frac{i_{gk}}{2} e^{-(k-1)\gamma_g} \quad (2.3-25)$$

$$I_{D1} = \frac{g_m}{2D_g D_d} V_{\alpha 1} = - \frac{g_m}{2D_g D_d} Z_{\pi g} i_{gk} e^{-(n-k)\gamma_g} \quad (2.3-26)$$

A corrente reversa total de ruído devido a i_{gk} , é a soma das contribuições das correntes na saída do AD, eqs. (2.3-27) a (2.3-29), e se constituem nas correntes amplificadas pelos FETs à esquerda do k-ésimo FET.

$$\begin{aligned}
 I_{rk-1}(k) &= I_{DK-1} e^{-[n-(k-1)+1]\gamma_d} = \\
 &= -\frac{g_m}{2D_g D_d} Z_{\pi g^i gk} e^{-\gamma_g} e^{-(n-k+2)\gamma_d} \quad (2.3-27)
 \end{aligned}$$

$$\begin{aligned}
 I_{rk-2}(k) &= I_{DK-2} e^{-[n-(k-2)+1]\gamma_d} = \\
 &= -\frac{g_m}{2D_g D_d} Z_{\pi g^i gk} e^{-2\gamma_g} e^{-(n-k+3)\gamma_d} \quad (2.3-28)
 \end{aligned}$$

·
·
·

$$I_{r1}(k) = I_{DK1} e^{-[n-1+1]\gamma_d} = -\frac{g_m}{2D_g D_d} Z_{\pi g^i gk} e^{-(k-1)\gamma_g} e^{-n\gamma_d} \quad (2.3-29)$$

Logo, pelo princípio da superposição a corrente total na saída é dada por

$$I_r(k) = \sum_{i=1}^{k-1} I_{ri}(k) \quad (2.3-30)$$

ou

$$I_r(k) = -\frac{g_m}{2D_g D_d} Z_{\pi g^i gk} \sum_{i=1}^{k-1} e^{-(k-i)\gamma_g} e^{-(n-i+1)\gamma_d} \quad (2.3-31)$$

utilizando os resultados das eqs. (2.3-27) a (2.3-29). A somatória envolvida no cálculo de $I_r(k)$ é dada por

$$\sum_{i=1}^{k-1} e^{-(k-1)\gamma_g} e^{-(n-i+1)\gamma_d} = e^{-k(\gamma_g + \gamma_d)/2} e^{-(n-k+1)\gamma_d} \cdot \frac{\sinh[(k-1)(\gamma_g + \gamma_d)/2]}{\sinh[(\gamma_g + \gamma_d)/2]} \quad (2.3-32)$$

Sendo assim, substituindo este resultado na eq. (2.3-31) obtemos como resultado

$$I_r(k) = - \frac{g_m}{2D_g D_d} Z_{\pi g} i_{gk} \frac{\sinh[(k-1)(\gamma_g + \gamma_d)/2]}{\sinh[(\gamma_g + \gamma_d)/2]} \cdot e^{-(n-k+1)\gamma_d} e^{-k(\gamma_g + \gamma_d)/2} \quad (2.3-33)$$

A corrente total na saída devido ao ruído gerado na porta do k-ésimo FET, considerando a amplificação direta e reversa da tensão V_{gk} , é dada por

$$I_o(k) = I_r(k) + I_f(k) = - \frac{g_m}{2D_g D_d} Z_{\pi g} i_{gk} \bar{f}(\gamma_g, \gamma_d, k) \quad (2.3-34)$$

onde :

$$\bar{f}(\gamma_g, \gamma_d, k) = \frac{\sinh[(k-1)(\gamma_g + \gamma_d)/2]}{\sinh[(\gamma_g + \gamma_d)/2]} e^{-(n-k+1)\gamma_d} e^{-k(\gamma_g + \gamma_d)/2} + \frac{\sinh[(n-k+1)(\gamma_g - \gamma_d)/2]}{\sinh[(\gamma_g - \gamma_d)/2]} e^{-(n-k+1)(\gamma_g + \gamma_d)/2} e^{(\gamma_g - \gamma_d)/2} \quad (2.3-35)$$

Do resultado da eq. (2.3-34) a corrente total de ruído presente nos terminais de saída do AD, devido exclusivamente ao ruído gerado na linha de porta, levando em consideração a contribuição de todos os FETs presentes no circuito, é dada por

$$I_o = \sum_{k=1}^n I_o(k) = - \frac{g_m}{2D_g D_d} Z_{\pi g} \sum_{i=1}^n i_{gk} \bar{f}(\gamma_g, \gamma_d, k) \quad (2.3-36)$$

Acrescentando ao resultado acima as contribuições do ruído gerado na linha de dreno associado aos FETs e representadas pelas fontes de corrente i_{dk} , obtemos

$$I_o = - \frac{g_m}{2D_g D_d} Z_{\pi g} \sum_{i=1}^n i_{gk} \bar{f}(\gamma_g, \gamma_d, k) - \sum_{i=1}^n i_{dk} \quad (2.3-37)$$

Com o resultado da equação acima podemos calcular a potência total de ruído disponível nos terminais de saída do AD, devido ao ruído intrínseco associado aos FETs, como se segue

$$\begin{aligned} N_g + N_d + N_{g,d} &= \operatorname{Re}(Z_{Id}) \overline{|I_o|^2} = \\ &= \operatorname{Re}(Z_{Id}) \left\{ \frac{g_m^2}{4 |D_g D_d|^2} |Z_{\pi g}|^2 \overline{|i_g|^2} \sum_{i=1}^n f(\gamma_g, \gamma_d, k) + n \overline{|i_d|^2} + \right. \\ &\quad \left. + \sum_{i=1}^n \operatorname{Re} \left[\frac{g_m}{D_g D_d} Z_{\pi g} \bar{f}(\gamma_g, \gamma_d, k) \overline{i_g i_d^*} \right] \right\} \end{aligned} \quad (2.3-38)$$

onde :

$$\left. \begin{aligned} i_g &= i_{g1} = \dots = i_{gk} = \dots = i_{gn} \\ i_d &= i_{d1} = \dots = i_{dk} = \dots = i_{dn} \end{aligned} \right\} \text{FETs idênticos} \quad (2.3-39)$$

e

$$f(\gamma_g, \gamma_d, k) = |\bar{f}(\gamma_g, \gamma_d, k)|^2 \quad (2.3-40)$$

Finalmente, da eq. (2.3-1), que define o fator de ruído, e utilizando os resultados das eqs. (2.3-5) a (2.3-7) e (2.3-38), segue que

$$\begin{aligned}
 F &\triangleq \frac{N_o}{N_i} = \frac{N_i + N_{Tg} + N_{Td} + N_g + N_d + N_{g,d}}{N_i} = \\
 &= 1 + \frac{G_r}{G_f} + \frac{1}{G_f} + \frac{\text{Re}(Z_{Id})}{G_f} \left\{ \frac{g_m^2}{4|D_g D_d|^2} |Z_{\pi g}|^2 \frac{|i_g|^2}{4kT_o \Delta f} \sum_{i=1}^n f(\gamma_g, \gamma_d, k) + \right. \\
 &\quad \left. + n \frac{|i_d|^2}{4kT_o \Delta f} + \sum_{i=1}^n \text{Re} \left[\frac{g_m}{D_g D_d} Z_{\pi g} \bar{f}(\gamma_g, \gamma_d, k) \frac{i_g i_d^*}{4kT_o \Delta f} \right] \right\} \quad (2.3-41)
 \end{aligned}$$

O resultado acima representa o fator de ruído de um AD de n-estágios, assumindo que todas as portas estão terminadas pelo seu complexo conjugado, onde, neste caso, há uma máxima transferência de potência e pode ser utilizada a definição do fator de ruído fornecida na eq. (2.3-1).

2.4 Utilizando o Modelo Unilateral do FET

Nas seções 2.2 e 2.3, foram obtidas expressões para o cálculo dos ganhos de potência direto, reverso e do fator de ruído. Fazendo uso destes resultados, e substituindo nestas expressões os elementos do circuito equivalente do FET, podemos entender o desempenho em frequência do AD e sua dependência em relação aos principais parâmetros de projeto. Inicialmente, será utilizado um circuito equivalente simplificado para o FET sem a inclusão de elementos resistivos. Logo em seguida, um circuito mais elaborado, incluindo as perdas do circuito de porta e de dreno e as indutâncias parasitas associadas às soldas de fios dos contatos de porta e de dreno, será estudado. Resultados serão apresentados, sob forma de curvas, para o MESFET de GaAs NE710 em chip. Os valores dos elementos do seu circuito equivalente, foram obtidos através de um processo de aproximação dos parâmetros-S e de ruído calculados, com os medidos pelo fabricante. Estes resultados se encontram listados no Apêndice A.

2.4.1 Caso I : FET Sem Perdas

Substituindo o circuito equivalente unilateral do FET representado na Fig. 2.4-1, no circuito do AD descrito nas Figs. 2.2-1 e 2.3-1, observamos que as linhas artificiais de porta e de dreno são compostas por seções de filtro passa-baixo tipo constante- k . Estas seções serão identificadas por $N_g^{(k)}$ e $N_d^{(k)}$, e serão analisadas a seguir.

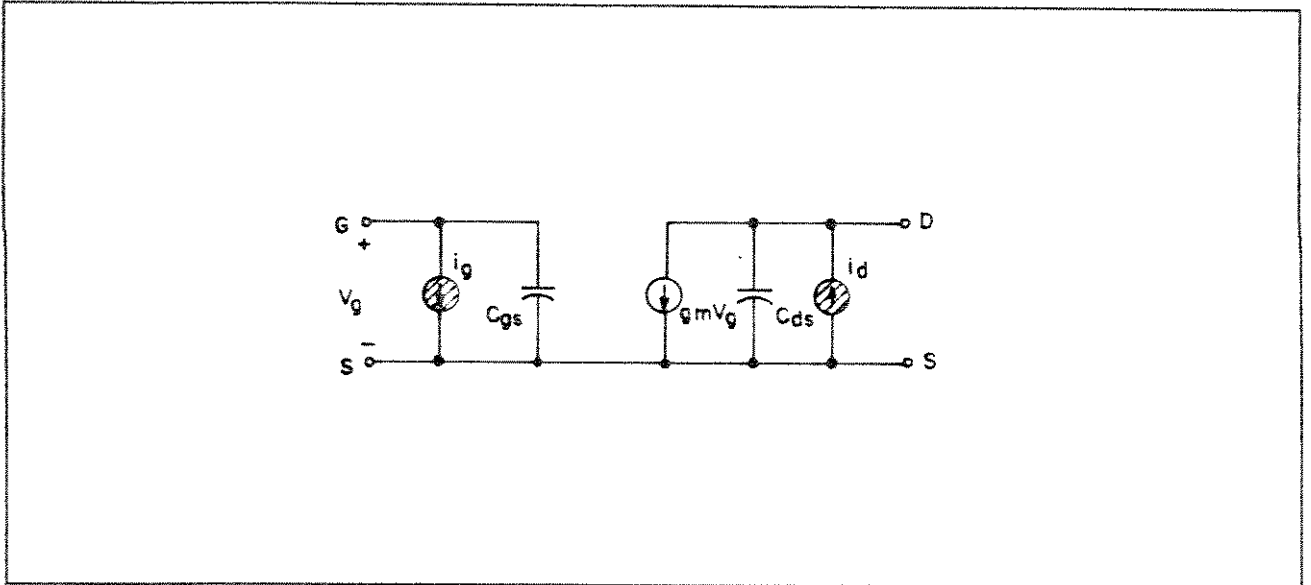


Fig. 2.4-1 Circuito equivalente do FET com suas fontes de ruído.

Quadripolo $N_d^{(k)}$:

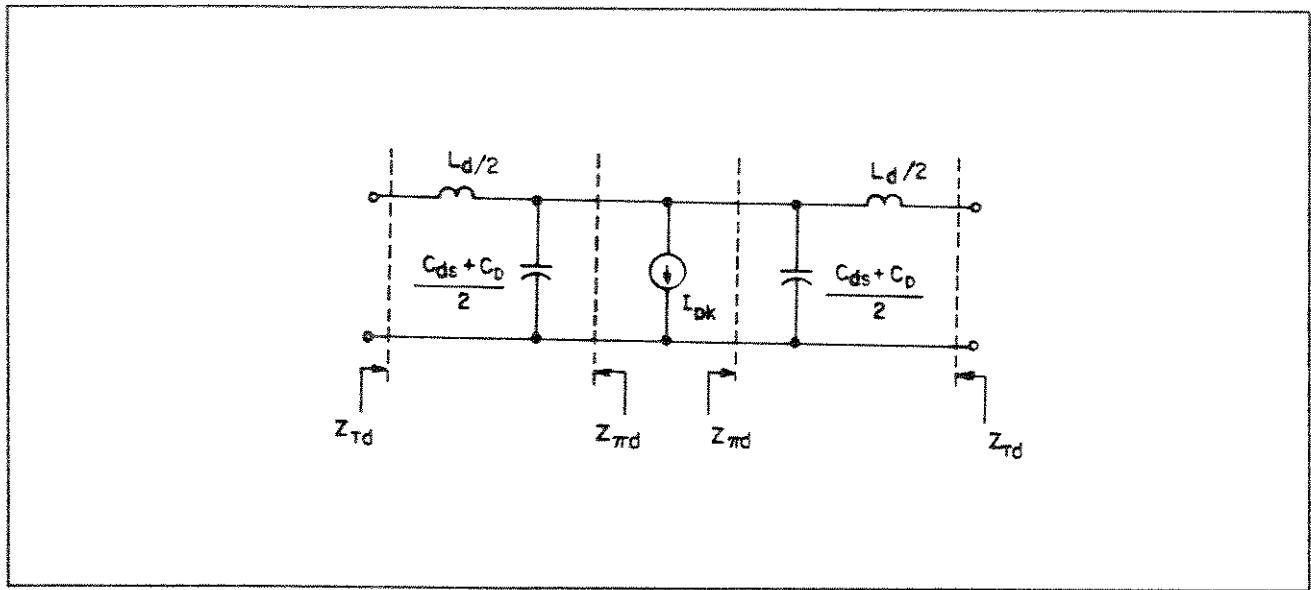


Fig. 2.4-2 K -ésima seção da linha ativa de dreno.

Fazendo uma correspondência entre os circuitos das Figs. 2.2-2 e 2.4-2, e utilizando as eqs. (2.2-6) a (2.2-8), concluímos que

$$Z_{d1} = j\omega L_d \tag{2.4-1}$$

$$Z_{d2} = j\omega(C_{ds} + C_D) \tag{2.4-2}$$

$$Z_{Td} = R_d(1 - x_{cd}^2)^{1/2} \tag{2.4-3}$$

$$Z_{\pi d} = R_d(1 - x_{cd}^2)^{-1/2} \tag{2.4-4}$$

$$\begin{aligned} \gamma_d = \alpha_d + j\beta_d &= 2\cosh^{-1}\left\{\left[1 - 4\omega^2 L_d(C_{ds} + C_D)\right]^{-1/2}\right\} = \\ &= 2\cosh^{-1}\left[(1 - x_{cd}^2)^{1/2}\right] \end{aligned} \tag{2.4-5}$$

Como $\sinh jx = j\senx$, segue que

$$\senhy_d = jx_{cd} \tag{2.4-6}$$

Logo,

$$\alpha_d = 0 \quad (2.4-7)$$

$$\beta_d = \text{sen}^{-1} x_{cd} \quad (2.4-8)$$

onde :

$$R_d = \sqrt{\frac{L_d}{C_{ds} + C_D}} \quad (2.4-9)$$

$$\omega_{cd} = \frac{2}{\sqrt{L_d (C_{ds} + C_D)}} \quad (2.4-10)$$

$$x_{cd} = \omega / \omega_{cd} \quad (2.4-11)$$

Quadripolo $N_g^{(k)}$:

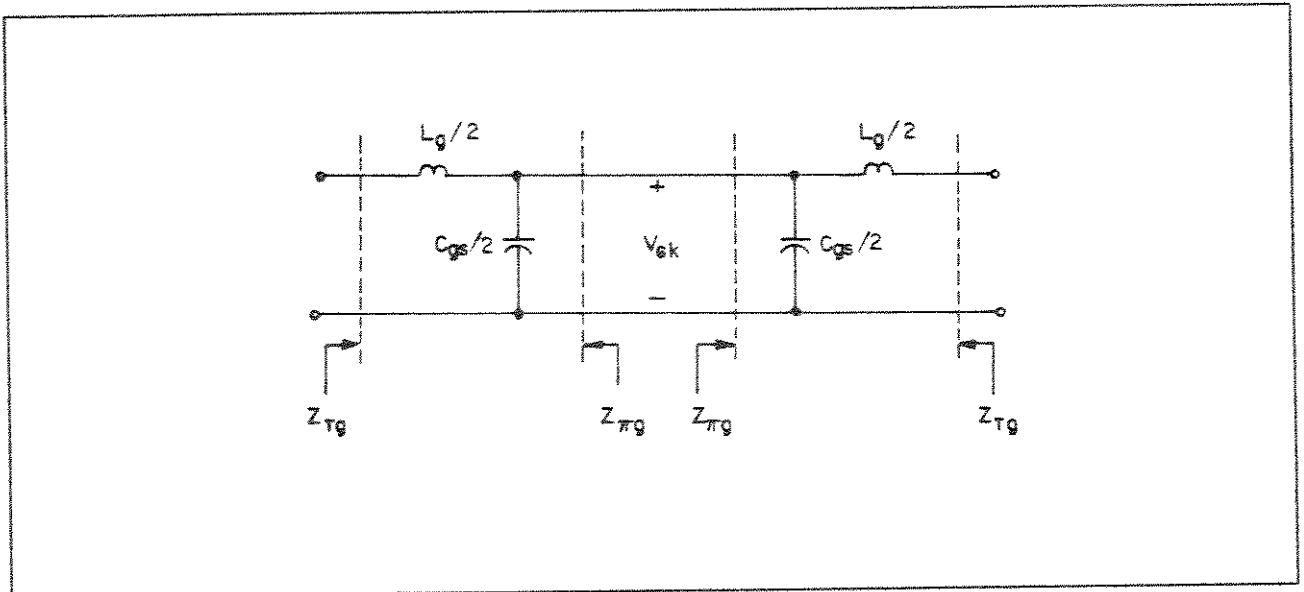


Fig. 2.4-3 K -ésima seção da linha passiva de porta.

Fazendo uma correspondência entre os circuitos das Figs. 2.2-3 e

2.4-3, e utilizando as eqs. (2.2-12) a (2.2-14), concluímos que

$$Z_{g1} = j\omega L_g \quad (2.4-12)$$

$$Z_{gz} = j\omega C_{gs} \quad (2.4-13)$$

$$Z_{Tg} = R_g (1 - x_{cg}^2)^{1/2} \quad (2.4-14)$$

$$Z_{\pi g} = R_g (1 - x_{cg}^2)^{-1/2} \quad (2.4-15)$$

$$\gamma_g = \alpha_g + j\beta_g = 2 \cosh^{-1} \left[(1 - x_{cg}^2)^{1/2} \right] \quad (2.4-16)$$

$$\sinh \gamma_g = jx_{cg} \quad (2.4-17)$$

$$\alpha_g = 0 \quad (2.4-18)$$

$$\beta_g = x_{cg} \quad (2.4-19)$$

onde :

$$R_g = \sqrt{\frac{L_g}{C_{gs}}} \quad (2.4-20)$$

$$\omega_{cg} = \frac{2}{\sqrt{L_g C_{gs}}} \quad (2.4-21)$$

$$x_{cg} = \omega / \omega_{cg} \quad (2.4-22)$$

Antes de utilizarmos as expressões obtidas para o cálculo do ganho direto e reverso, convém resumir os termos que aparecem nesta expressão, obtidos nesta seção.

Impedância imagem das linhas de porta e de dreno :

$$Z_{I_g} = Z_{T_g} = R_g (1 - x_{cg}^2)^{1/2} \quad (2.4-23)$$

$$Z_{I_d} = Z_{T_d} = R_d (1 - x_{cd}^2)^{1/2} \quad (2.4-24)$$

Constante de propagação das linhas porta e de dreno :

$$\gamma_g = j\beta_g = j\text{sen}^{-1} x_{cg} \quad (2.4-25)$$

$$\gamma_d = j\beta_d = j\text{sen}^{-1} x_{cd} \quad (2.4-26)$$

Fatores de divisão da tensão de porta e corrente de dreno :

$$D_g = D_d = 1 \quad (2.4-27)$$

Substituindo estas expressões nas eqs. (2.2-29) e (2.2-44), obtemos os seguintes resultados

$$G_f = \frac{g_m^2 R_g R_d}{4(1-x_{cg}^2)^{1/2} (1-x_{cd}^2)^{1/2}} \frac{\text{sen}^2 [n(\beta_g - \beta_d)/2]}{\text{sen}^2 [(\beta_g - \beta_d)/2]} \quad (2.4-28)$$

$$G_r = \frac{g_m^2 R_g R_d}{4(1-x_{cg}^2)^{1/2} (1-x_{cd}^2)^{1/2}} \frac{\text{sen}^2 [n(\beta_g + \beta_d)/2]}{\text{sen}^2 [(\beta_g + \beta_d)/2]} \quad (2.4-29)$$

Para maximização do ganho direto, devemos ter

$$\beta = \beta_g = \beta_d \quad (2.4-30)$$

Esta condição é chamada de sincronismo de fase entre as linhas de porta e de dreno. Para se obter tal condição, foi adicionada a capacitância C_D em paralelo com C_{ds} , tendo em vista que o valor de C_{gs} é, normalmente, maior que C_{ds} , nos MESFETs de GaAs. Após impor tal condição, podemos reescrever as eqs. (2.4-28) e (2.4-29), da seguinte forma

$$G_f = \left(\frac{ng_m R_o}{2} \right)^2 (1-x_c^2)^{-1} \tag{2.4-31}$$

$$G_r = \left(\frac{ng_m R_o}{2} \right)^2 (1-x_c^2)^{-1} \frac{\text{sen}^2(n\beta)}{\text{sen}^2 \beta} \tag{2.4-32}$$

onde :

$$x_c = x_{cg} = x_{cd} = \omega/\omega_c \tag{2.4-33}$$

$$R_o = R_g = R_d \tag{2.4-34}$$

$$\omega_c = \frac{2}{\sqrt{L_g C_{gs}}} = \frac{2}{\sqrt{L_d (C_{ds} + C_D)}} \tag{2.4-35}$$

$$L_g = L_d \tag{2.4-36}$$

$$C_D = C_{gs} - C_{ds} \tag{2.4-37}$$

O fator de ruído é dado por

$$F = 1 + \frac{G_r}{G_f} + \frac{1}{G_f} + \frac{4(1-x_c^2)}{(ng_m R_o)^2} \left[1 + \frac{g_m R_o (\omega C_{gs} R_o)^2}{4(1-x_c^2)^{3/2}} R \sum_{k=1}^n f(\beta, k) + \frac{ng_m R_o P}{(1-x_c^2)^{1/2}} \right] \tag{2.4-38}$$

onde :

$$f(\beta, k) = |\bar{f}(\beta, k)|^2 = \frac{\text{sen}[(k-1)\beta]}{\text{sen}\beta} \left\{ \frac{\text{sen}[(k-1)\beta]}{\text{sen}\beta} + (n-k+1)\cos(k\beta) \right\} + (n-k+1)^2 \tag{2.4-39}$$

e foram substituídas, na eq. (2.3-41), as seguintes expressões :

$$\overline{|i_g|^2} = 4kT_o \Delta f \frac{\omega^2 C^2}{g_m} R \quad (2.4-40)$$

$$\overline{|i_d|^2} = 4kT_o \Delta f g_m P \quad (2.4-41)$$

Nas expressões (2.4-40) e (2.4-41) os parâmetros R e P são conhecidos como coeficientes de van der Ziel [3]-[4], e nos permitem calcular o valor eficaz das correntes de ruído associado ao ruído térmico gerado na porta e no dreno dos FETs. Convém ressaltar que a eq. (2.4-40) equivale ao resultado obtido por Aitchinson [5].

Nas Figs. 2.4-4 e 2.4-5 são apresentadas as curvas do ganho de potência direto, reverso, e a figura de ruído, para diversos valores de n (número de estágios). Das curvas de ganho de potência direto podemos concluir que existe um pico indesejável, em torno da frequência de corte, f_{cg} . Isto decorre do fato das impedâncias $Z_{\pi g}$ e $Z_{\pi d}$ tenderem para o infinito próximo à frequência de corte das linhas de porta e de dreno. Este fenômeno é equalizável através da inclusão das perdas no circuito equivalente do FET. As curvas de ganho sofrem uma variação com o quadrado de n.

Em frequências muito baixas, o ganho de potência direto e reverso são iguais, uma vez que, neste limite de frequência, os FETs estão conectados em paralelo e a corrente de dreno total se distribui igualmente sobre as impedâncias da terminação interna de dreno e de carga. Existe uma faixa de frequência, para a qual o ganho de potência reverso assume valores muito baixos, reduzindo o acoplamento entre a entrada e a terminação interna de dreno; esta faixa pode ser estendida com o aumento de n.

A figura de ruído possui, também, uma dependência com o número de estágios, podendo ser minimizada com o aumento de n. Entretanto, devido à dependência do ruído de porta com o quadrado da frequência, próximo à frequência de corte do amplificador esta fonte de ruído se torna predominante, levando a um aumento excessivo na figura de ruído com o aumento de estágios. Sendo assim, uma relação de compromisso nos parece necessária na escolha de n, para se obter um alto ganho e uma baixa figura de ruído, principalmente na utilização dos ADs em

sistemas de baixo ruído.

Utilizando os valores dos elementos do circuito equivalente apresentados na Tabela A.3-1 (Apêndice A) nas eqs. (2.4-9), (2.4-10), (2.4-20), (2.4-21) e (2.4-37), obtemos

$$f_{cg} = f_{cd} = 23,75 \text{ GHz (linhas de porta e dreno sincronizadas)}$$

para $R_g = R_d = 50 \Omega$.

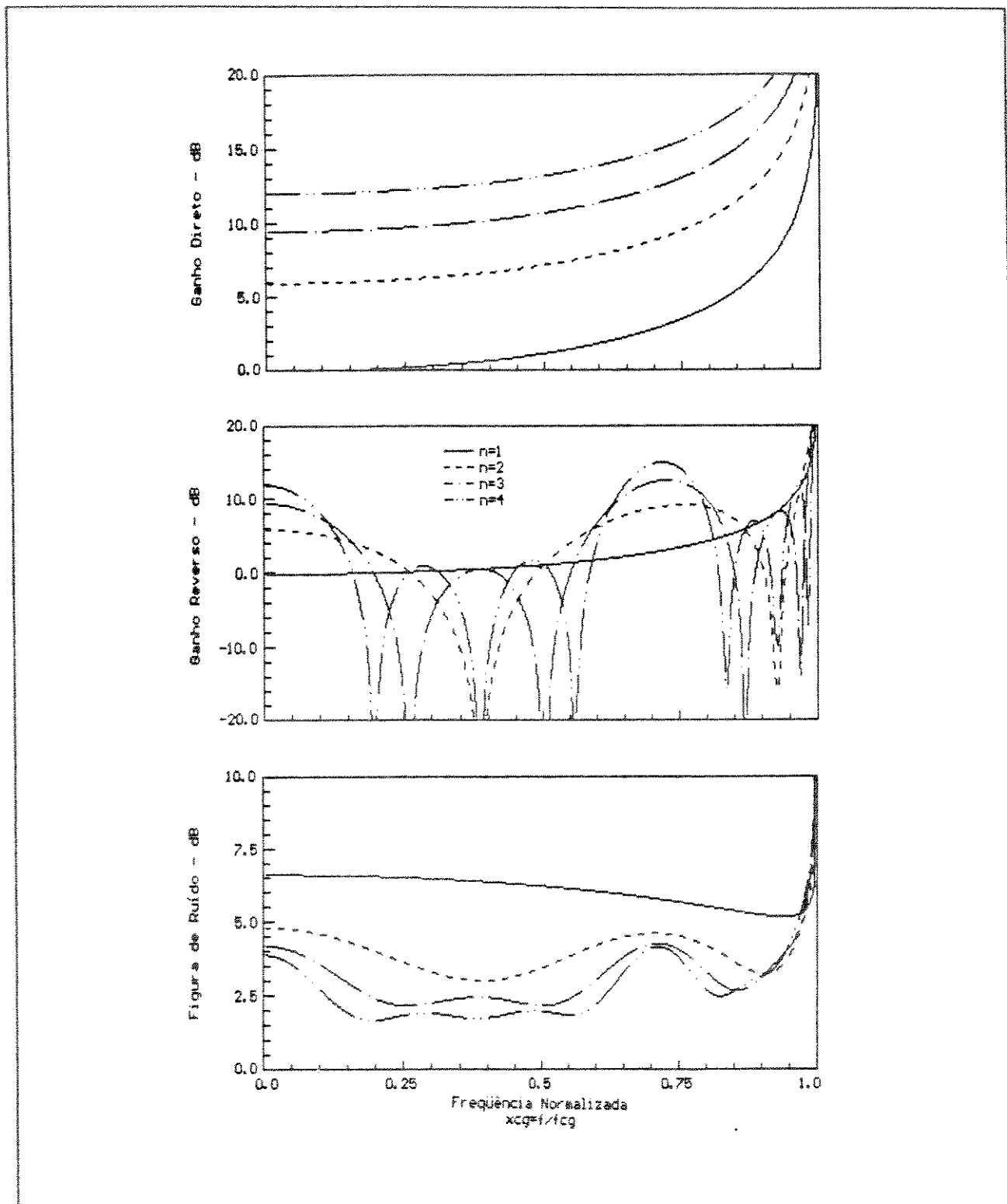


Fig. 2.4-4 Ganho direto, reverso e figura de ruído versus frequência normalizada, para um AD de n estágios, utilizando o circuito equivalente do FET sem perdas ($n = 1, 2, 3$ e 4).

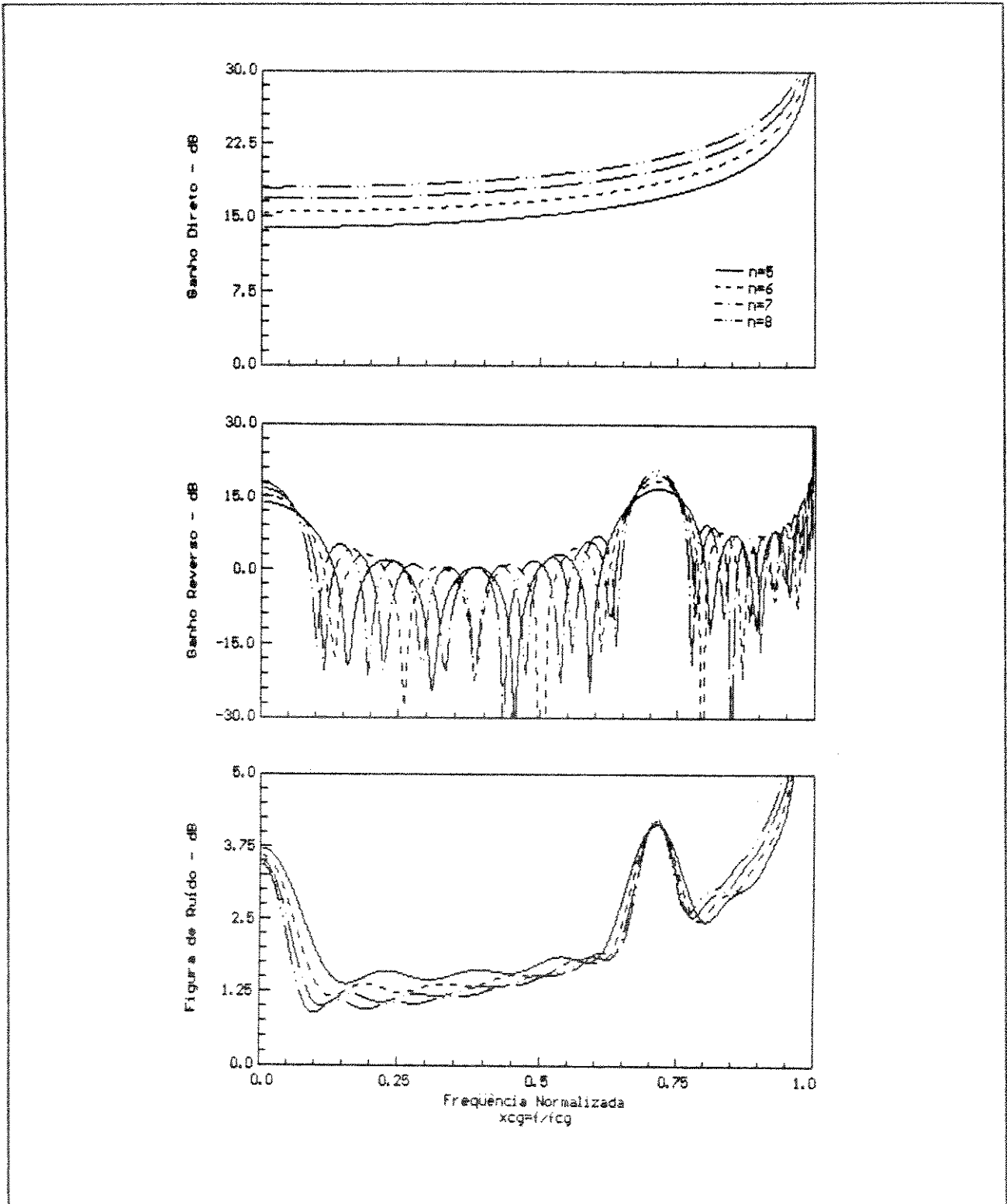


Fig. 2.4-5 Ganho direto, reverso e figura de ruído versus frequência normalizada, para um AD de n estágios, utilizando o circuito equivalente do FET sem perdas ($n = 5, 6, 7$ e 8).

2.4.2 Caso II : FET com Perdas

Nesta seção, iremos estender as análises desenvolvidas anteriormente, para o caso das linhas de porta e de dreno possuírem elementos parasitas, do tipo resistivo e indutivo, nos circuitos de entrada e saída do FET. Para tal, será considerado no modelo do FET, descrito na Fig. 2.4-6, a presença dos resistores R_{gs} e R_{ds} , que correspondem à resistência intrínseca do canal e à resistência de saída, respectivamente [6]. Também foram incluídas as indutâncias L_i e L_o , associadas aos fios de solda dos contatos de porta e de dreno, respectivamente. Neste caso, o circuito equivalente do FET é um modelo mais realístico para a análise e projeto do AD na forma híbrida.

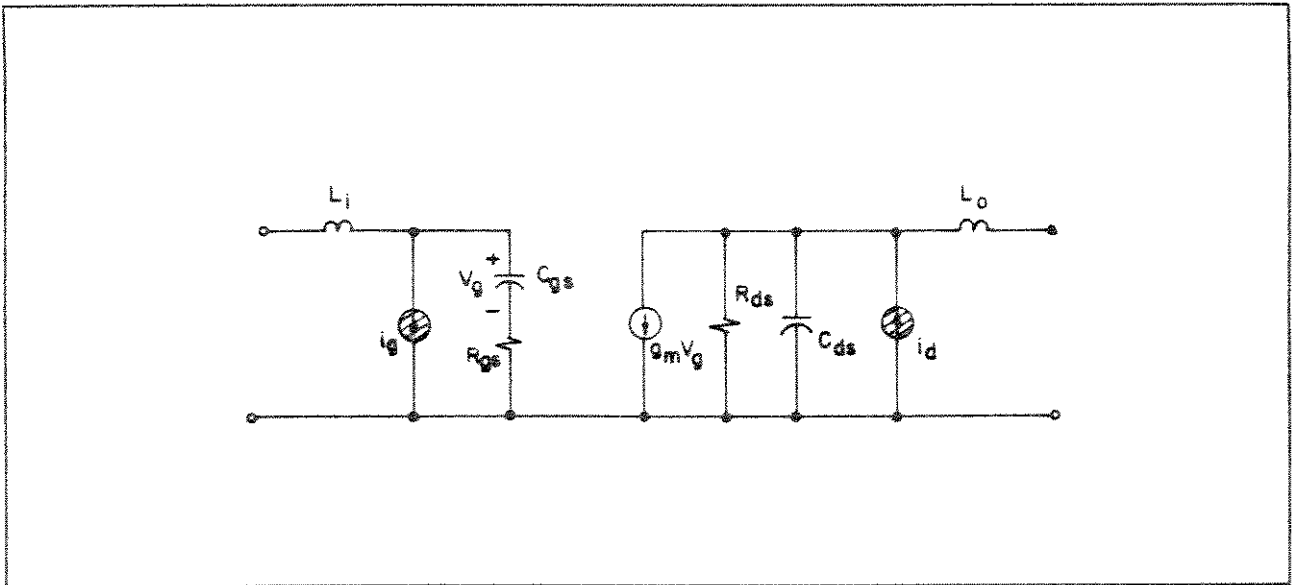


Fig. 2.4-6 Circuito equivalente do FET com suas fontes de ruído.

Analogamente ao que foi desenvolvido anteriormente, para o caso do FET sem perdas, estamos interessados em obter expressões para a caracterização das linhas de porta e de dreno. Neste caso, estas linhas formam filtro passa-baixo do tipo m-derivado.

Para transformarmos o circuito da Fig. 2.4-7 num circuito equivalente ao da Fig. 2.2-2, calcularemos o equivalente Norton entre os terminais 11' do circuito da Fig. 2.4-7.

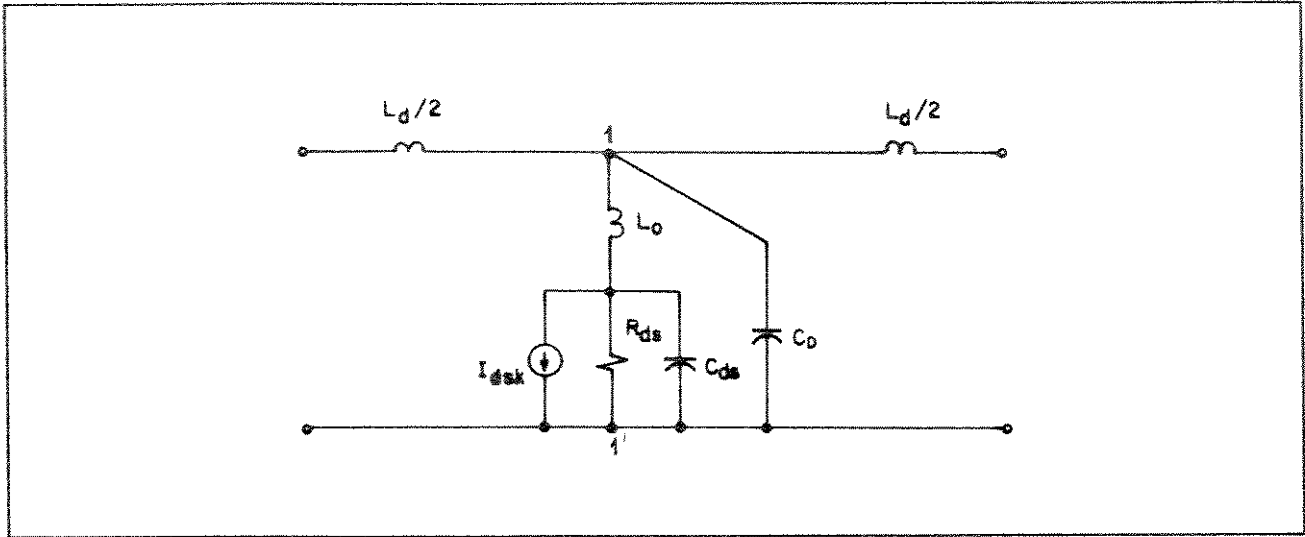


Fig. 2.4-7 *K*-ésima seção da linha ativa de dreno.

Após tal transformação obtemos o circuito da Fig. 2.4-8. A relação entre a corrente I_{dsk} e I_{dk} é dada por

$$D_d \triangleq \frac{I_{dsk}}{I_{dk}} = 1 - x_{o1}^2 + jx_{o1}^2/x_d \tag{2.4-42}$$

Quadripolo $N_d^{(k)}$:

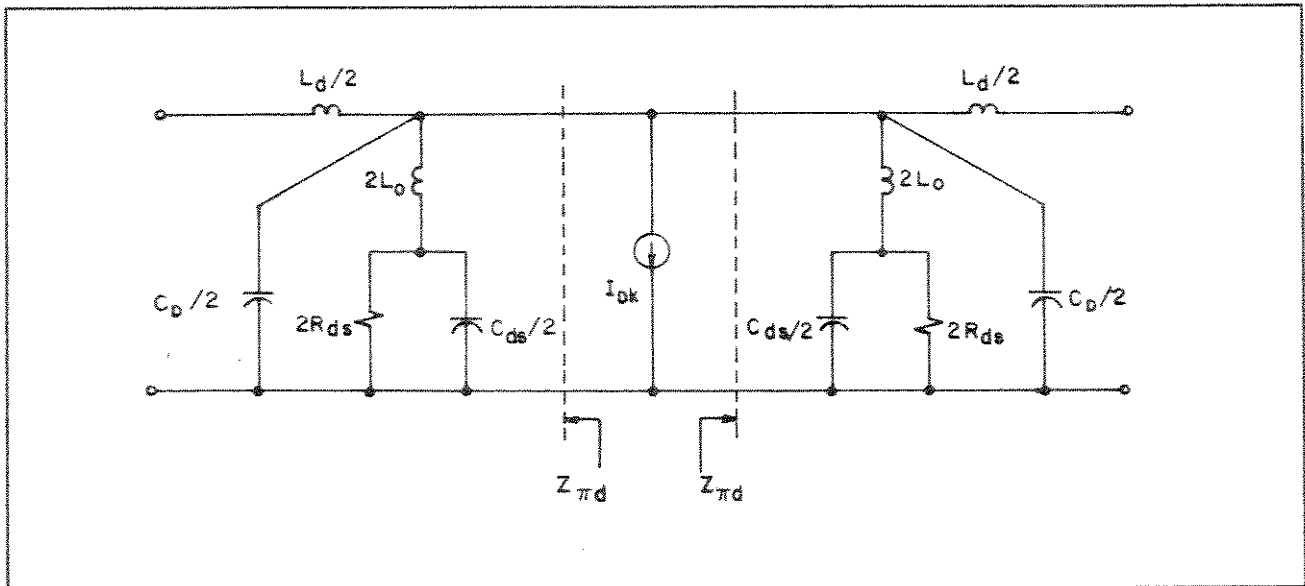


Fig. 2.4-8 *K*-ésima seção da linha ativa de dreno.

Fazendo, agora, uma correspondência entre os circuitos da Fig. 2.2-2 e

2.4-8, e utilizando as eqs. (2.2-6) a (2.2-8), concluímos que

$$Z_{d1} = j\omega L_d \quad (2.4-43)$$

$$Z_{dz} = \frac{1}{j\omega(C_D + C_{gs})} \frac{-\omega^2 L_o (C_D + C_{ds}) + j\omega R_{ds} (C_D + C_{ds}) (1 - \omega^2 L_o C_{ds})}{1 - \omega^2 L_o C_D + j\omega R_{ds} (C_D + C_{ds}) \left[1 - \omega^2 L_o \frac{C_D \cdot C_{ds}}{C_D + C_{ds}} \right]} \quad (2.4-44)$$

$$Z_{rd} = R_d \left[\frac{-x_{cd}^2 + x_D^2 x_o^2 / 4 + jx_d (1 - x_{cd}^2 + x_{oz}^2 + x_D^2 x_{o1}^2 / 4)}{1 - x_{oz}^2 + jx_d (1 - x_{o1}^2 x_{oz}^2 / x_o^2)} \right]^{1/2} \quad (2.4-45)$$

$$Z_{\pi d} = R_d \frac{[-x_o^2 + jx_d (1 - x_{o1}^2)] [1 - x_{oz}^2 + jx_d (1 - x_{o1}^2 x_{oz}^2 / x_o^2)]^{-1/2}}{[-x_{cd}^2 + x_D^2 x_o^2 / 4 + jx_d (1 - x_{cd}^2 + x_{oz}^2 + x_D^2 x_{o1}^2 / 4)]^{1/2}} \quad (2.4-46)$$

$$\gamma_d = 2 \cosh^{-1} \left\{ \left[\frac{-x_{cd}^2 + x_D^2 x_o^2 / 4 + jx_d (1 - x_{cd}^2 + x_{oz}^2 + x_D^2 x_{o1}^2 / 4)}{-x_o^2 + jx_d (1 - x_{o1}^2)} \right]^{1/2} \right\} \quad (2.4-47)$$

Logo,

$$\alpha_d = \text{Re}(\gamma_d) \quad (2.4-48)$$

e

$$\beta_d = \text{Im}(\gamma_d) \quad (2.4-49)$$

onde :

$$R_d = \sqrt{\frac{L_d}{C_{ds} + C_D}} \quad (2.4-50)$$

$$\omega_{cd} = [(L_o + L_d / 4)(C_D + C_{ds})]^{-1/2} \quad (2.4-51)$$

$$\omega_{o1} = (L_o C_{ds})^{-1/2} \quad (2.4-52)$$

$$\omega_{o2} = (L_o C_D)^{-1/2} \quad (2.4-53)$$

$$\omega_o = [L_o (C_D + C_{ds})]^{-1/2} \quad (2.4-54)$$

$$\omega_D = (L_d C_D)^{-1/2} \quad (2.4-55)$$

$$\omega_d = 1/[R_{ds} (C_D + C_{ds})] \quad (2.4-56)$$

$$x_{cd} = \omega/\omega_{cd} \quad (2.4-57)$$

$$x_{o1} = \omega/\omega_{o1} \quad (2.4-58)$$

$$x_{o2} = \omega/\omega_{o2} \quad (2.4-59)$$

$$x_o = \omega/\omega_o \quad (2.4-60)$$

$$x_D = \omega/\omega_D \quad (2.4-61)$$

$$x_d = \omega/\omega_d \quad (2.4-62)$$

Quadripolo $N_g^{(k)}$:

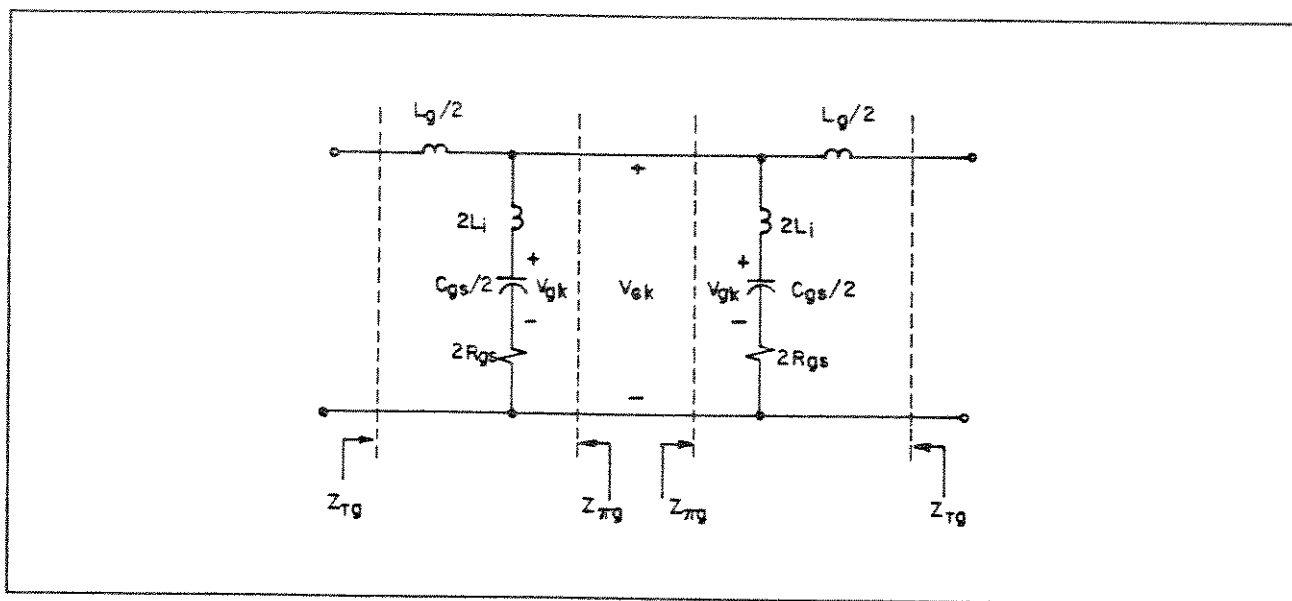


Fig. 2.4-9 K-ésima seção da linha passiva de porta.

Fazendo uma correspondência entre os circuitos da Fig. 2.2-3 e 2.4-9, e utilizando as eqs. (2.2-12) a (2.2-14), concluímos que

$$Z_{g1} = j\omega L_g \tag{2.4-63}$$

$$Z_{g2} = \frac{1}{j\omega C_{gs}} (1 - x_l^2 + jx_g) \tag{2.4-64}$$

$$Z_{rg} = R_g (1 - x_{cg}^2 + jx_g)^{1/2} \tag{2.4-65}$$

$$Z_{\pi g} = R_g (1 - x_l^2 + jx_g) / (1 - x_{cg}^2 + jx_g)^{-1/2} \tag{2.4-66}$$

$$\gamma_g = \alpha_g + j\beta_g = 2 \cosh^{-1} \left[\left[\frac{1 - x_{cg}^2 + jx_g}{1 - x_l^2 + jx_g} \right]^{-1/2} \right] \tag{2.4-67}$$

Logo,

$$\alpha_g = \text{Re}(\gamma_g) \tag{2.4-68}$$

e

$$\beta_d = \text{Im}(\gamma_g) \tag{2.4-69}$$

A tensão V_{gk} está relacionada com a tensão de controle da porta V_{gs} , através da seguinte relação

$$D_g \triangleq \frac{V_{gk}}{V_{gs}} = 1 - x_i^2 + jx_g \tag{2.4-70}$$

onde :

$$R_g = \sqrt{\frac{L_g}{C_{gs}}} \tag{2.4-71}$$

$$\omega_{cg} = [(L_i + L_g/4)C_{gs}]^{-1/2} \tag{2.4-72}$$

$$\omega_i = (L_i C_{gs})^{-1/2} \tag{2.4-73}$$

$$\omega_g = 1/(R_g C_{gs}) \tag{2.4-74}$$

$$x_{cg} = \omega/\omega_{cg} \tag{2.4-75}$$

$$x_i = \omega/\omega_i \tag{2.4-76}$$

$$x_g = \omega/\omega_g \tag{2.4-77}$$

Finalmente, podemos calcular o ganho de potência direto, reverso e a figura de ruído para o caso dos FETs com perdas, utilizando as equações abaixo

$$G_f = \frac{\text{Re}(Z_{Td})}{\text{Re}(Z_{Tg})} \left| \frac{Z_{Tg}}{Z_{Td}} \right| \frac{g_m^2 |Z_{\pi g} Z_{\pi d}|}{4 |D_g D_d|^2} \left| \frac{\sinh[n(\gamma_g - \gamma_d)/2]}{\sinh[(\gamma_g - \gamma_d)/2]} \right|^2 e^{-n(\alpha_g + \alpha_d)} \tag{2.4-78}$$

$$G_r = \frac{\text{Re}(Z_{Td})}{\text{Re}(Z_{Tg})} \left| \frac{Z_{Tg}}{Z_{Td}} \right| \frac{g_m^2 |Z_{\pi g} Z_{\pi d}|}{4 |D_g D_d|^2} \left| \frac{\sinh[n(\gamma_g + \gamma_d)/2]}{\sinh[(\gamma_g + \gamma_d)/2]} \right|^2 e^{-n(\alpha_g + \alpha_d)} \tag{2.4-79}$$

$$F = 1 + \frac{G_r}{G_f} + \frac{1}{G_f} + \frac{\text{Re}(Z_{rd})}{G_f} \left\{ \frac{g_m |Z_{\pi g}|^2}{4 |D_g D_d|^2} \frac{\overline{|i_g|^2}}{4kT_o \Delta f} \sum_{k=1}^n f(\gamma_g, \gamma_d, k) + \right. \\ \left. + n \frac{\overline{|i_d|^2}}{4kT_o \Delta f} + \sum_{k=1}^n \text{Re} \left[\frac{g_m Z_{\pi g}}{D_g D_d} \bar{f}(\gamma_g, \gamma_d, k) \frac{i_g i_d^*}{4kT_o \Delta f} \right] \right\} \quad (2.4-80)$$

onde :

$$\frac{\overline{|i_g|^2}}{4kT_o \Delta f} = \frac{1+x_g^2}{|D_g|^2} \left[G_c + \frac{\omega^2 C_{gs}^2}{g_m} R \right] \quad (2.4-81)$$

$$\frac{\overline{|i_d|^2}}{4kT_o \Delta f} = \frac{1}{|D_d|^2} g_m P + \frac{\omega^2 L_i^2 g_m^2}{|D_g|^2} \left[G_c + \frac{\omega^2 C_{gs}^2}{g_m} R \right] + \\ + 2x_i^2 g_m \sqrt{RP} C \text{Re} \left[\frac{1}{D_g D_d^*} \right] \quad (2.4-82)$$

$$\frac{i_g i_d^*}{4kT_o \Delta f} = -j\omega C_{gs} \frac{1+jx_g}{D_g D_d^*} \sqrt{RP} C - \\ - j\omega L_i g_m \frac{1+jx_g}{|D_g|^2} \left[G_c + \frac{\omega^2 C_{gs}^2}{g_m} R \right] \quad (2.4-83)$$

A introdução das resistências R_{gs} e R_{ds} , no circuito equivalente do FET, provoca o surgimento de uma constante de atenuação na linha de porta e de dreno. Nas Figs. 2.4-10 a 2.4-13 são apresentadas as curvas da constante complexa de propagação de porta e de dreno, para diversos valores de R_{gs} e R_{ds} , com $L_i = L_o = 0$, e com $L_i = 0,126$ nH e $L_o = 0,084$ nH. A presença da atenuação nas linhas limita o número de FETs que podem ser utilizados com benefício no ganho [7]. A explicação para este fenômeno reside no fato da amplitude do sinal de tensão que se

propaga na linha de porta ser reduzida a cada estágio, enquanto que, a corrente de dreno vai sendo atenuada a cada seção da linha de dreno. Sendo assim, existe um limite no número de FETs em que o último FET não recebe uma tensão de porta suficiente para uma contribuição útil com o ganho do AD, e introduz uma atenuação extra na linha de dreno. Como resultado, o produto ganho-banda passante passa a sofrer uma redução com o aumento de n . A constante de atenuação de dreno predomina em baixas frequências, enquanto que a linha de porta tem uma atenuação significativa em frequências próximas ao corte. As constantes de fase da linha de porta e de dreno assumem valores muito próximos na faixa de operação do amplificador, para valores nominais de a , b , L_i e L_o , o que nos permite dizer que as linhas de porta e de dreno estão sincronizadas, maximizando o ganho direto. As impedâncias Z_{Tg} e Z_{Td} assumem valores próximos de $50+j0 \Omega$ em torno da faixa de operação do AD, possibilitando o casamento em banda-larga das linhas com impedâncias puramente resistivas de 50Ω .

As Figs. 2.4-14 e 2.4-15 indicam a presença de uma restrição no produto ganho-banda passante do AD, já previsto por Beyer *et al.* [8], que obtiveram expressões analíticas para o projeto do AD, no caso de $L_i = L_o = 0$, implementado na forma monolítica. O comportamento do ganho reverso é similar aos resultados obtidos para o caso sem perdas, com a diferença que, devido às perdas, em frequências próximas ao corte este é fortemente amortecido. A figura de ruído pode ser reduzida com o aumento de n , com um custo de uma maior degradação neste parâmetro quando a frequência se aproxima da frequência de corte.

Na Fig. 2-4.16 são apresentadas curvas para o ganho direto e a figura de ruído. No caso ganho direto, a presença das indutâncias das soldas dos fios dos contatos de porta e de dreno, reduzem este ganho em frequência devido ao acréscimo na reatância das impedâncias Z_{gz} e Z_{dz} . Quanto às curvas para a figura de ruído, podemos observar sua variação com relação a diversos parâmetros envolvidos no seu cálculo. Observa-se destas curvas, que em baixas frequências, a contribuição na figura de ruído, devido aos FETs, está associada ao ruído de dreno, enquanto que, com o aumento da frequência, o ruído de porta torna-se mais significativo, devido à sua dependência com o quadrado da frequência. A inclusão das indutâncias L_i e L_o reduz a figura de

ruído, devido à redução no ganho do AD.

Utilizando os valores dos elementos do circuito equivalente apresentados na Tabela A.3-1 (Apêndice A) nas eqs. (2.4-50) a (2.4-56), (2.4-71) a (2.4-74), e (2.4-37), obtemos

$$f_g = 80,28 \text{ GHz}$$

$$f_d = 1,86 \text{ GHz}$$

$$f_D = 13,85 \text{ GHz}$$

$$f_{cg} = f_{cd} = 23,75 \text{ GHz} \quad \left. \vphantom{f_{cg}} \right\} \text{ para } L_i = L_o = 0$$

$$f_i = 27,39 \text{ GHz}$$

$$f_o = 33,54 \text{ GHz}$$

$$f_{o1} = 65,17 \text{ GHz}$$

$$f_{oz} = 39,12 \text{ GHz}$$

$$f_{cg} = 17,94 \text{ GHz}$$

$$f_{cd} = 19,39 \text{ GHz}$$

$$\left. \vphantom{f_i} \right\} \text{ para } L_i = 0,126 \text{ nH e } L_o = 0,084 \text{ nH}$$

$$\text{para } R_g = R_d = 50 \Omega.$$

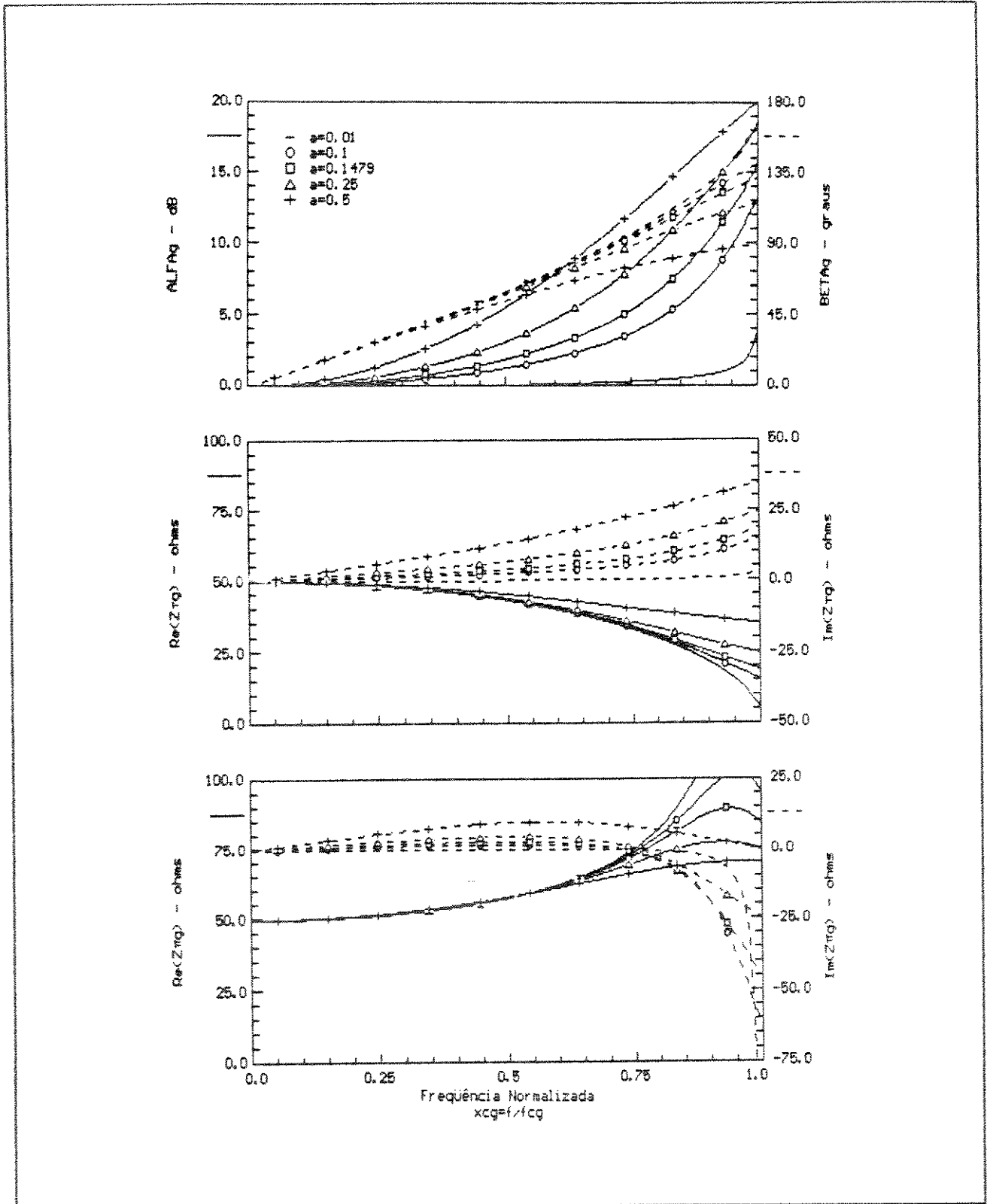


Fig. 2.4-10 Constante complexa de propagação de porta, e as impedâncias Z_{Tg} e Z_{ng} , versus frequência normalizada ($L_i = L_o = 0$), $a = R_{gs} / R_g$.

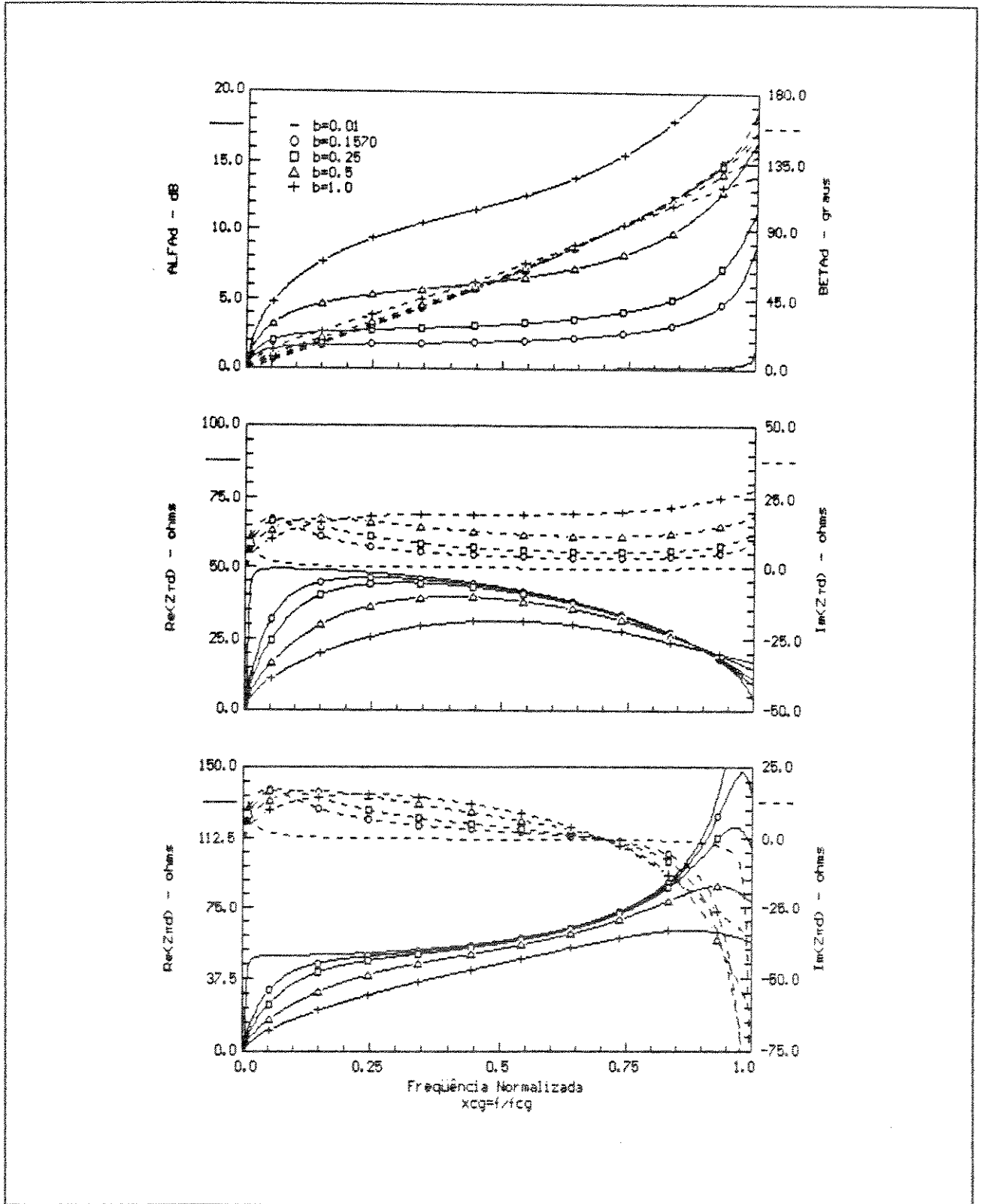


Fig. 2.4-11 Constante complexa de propagação de dreno, e as impedâncias Z_{Td} e $Z_{\pi d}$, versus frequência normalizada ($L_i = L_o = 0$), $b = R_d/R_{ds}$.

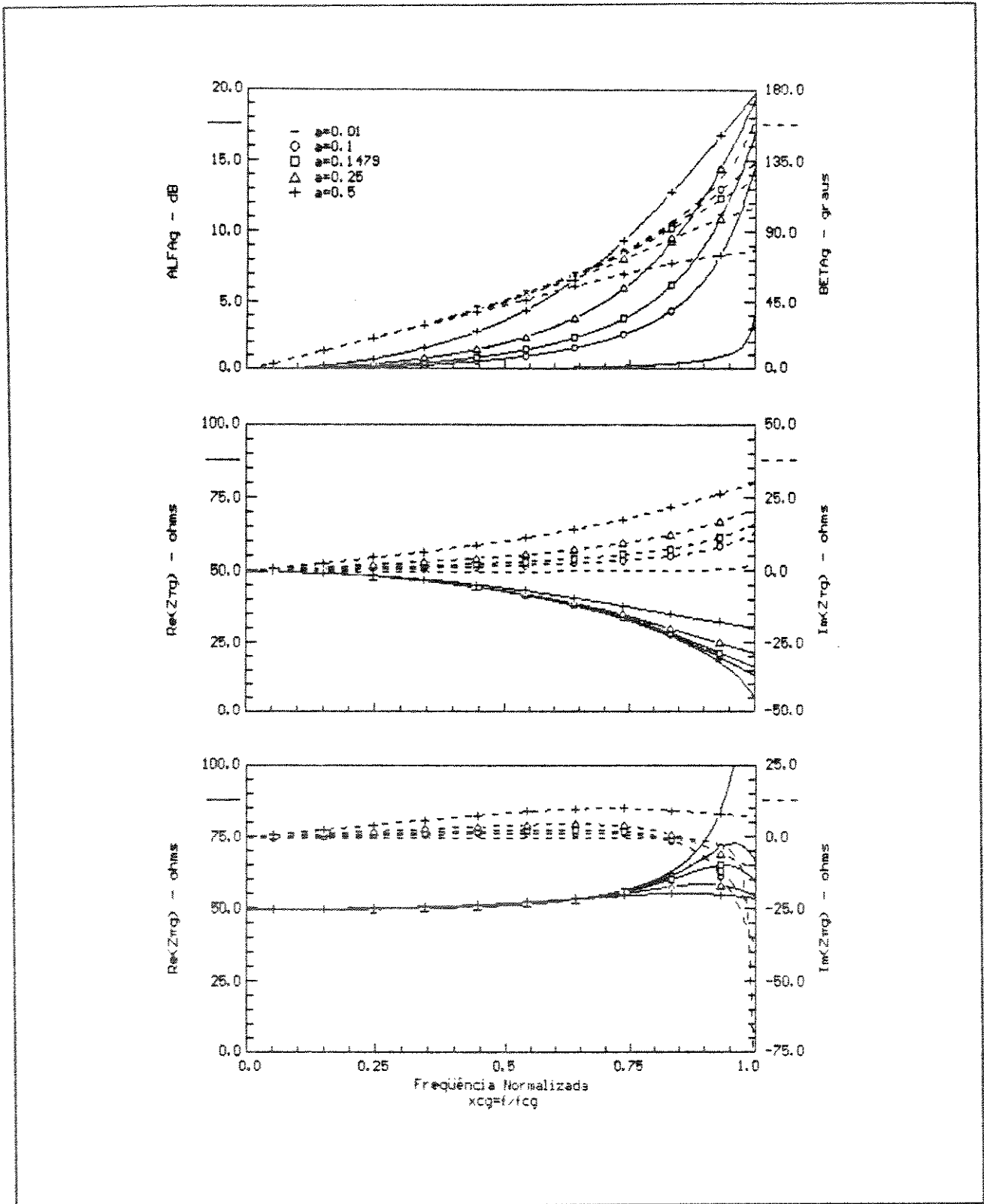


Fig. 2.4-12 Constante complexa de propagação de porta, e as impedâncias Z_{Tg} e Z_{ng} , versus frequência normalizada ($L_i = 0,126$ nH e $L_o = 0,084$ nH), $a = R_{gs} / R_g$.

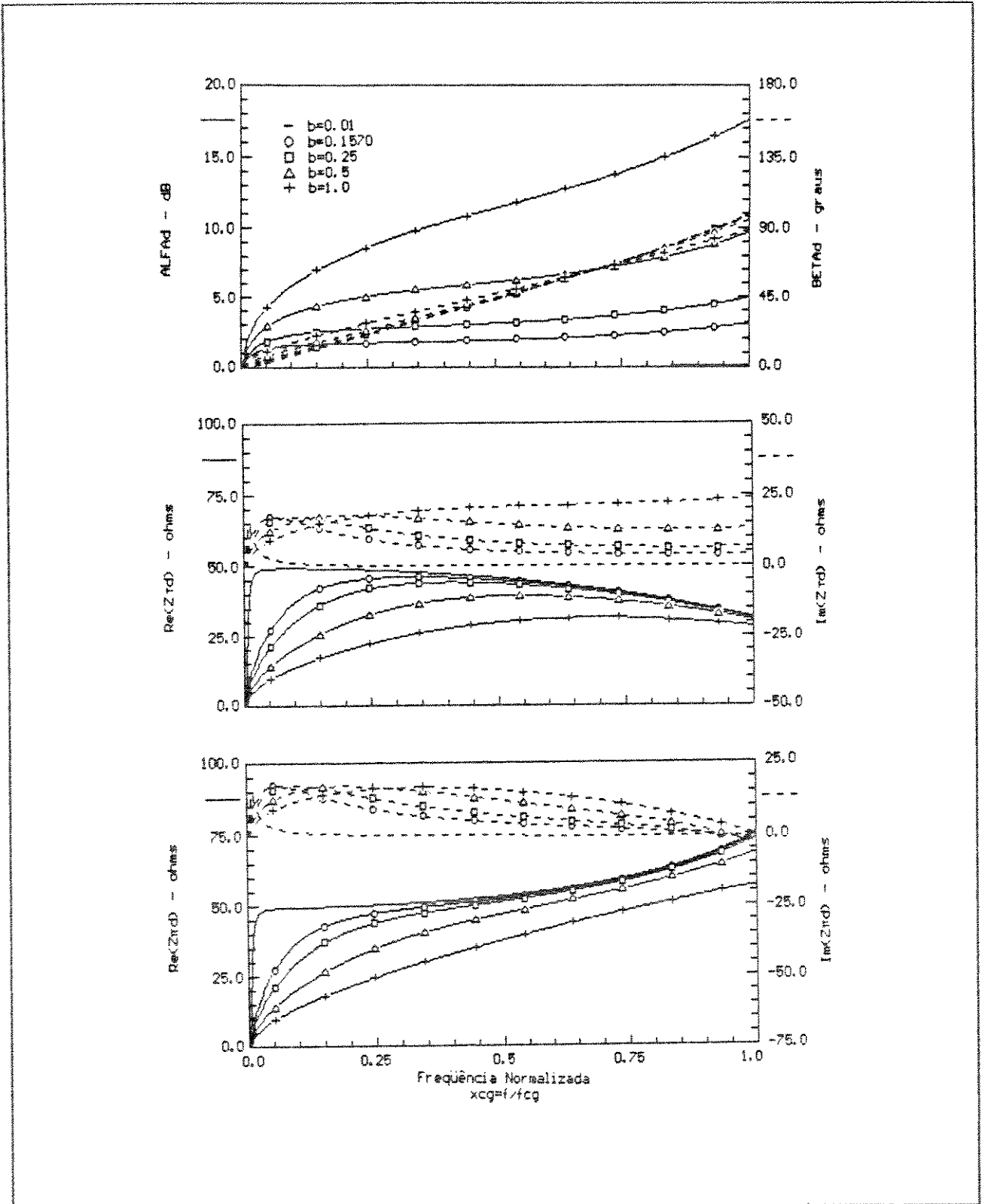


Fig. 2.4-13 Constante complexa de propagação de porta, e as impedâncias Z_{Td} e Z_{pd} , versus frequência normalizada ($L_i = 0,126 \text{ nH}$ e $L_o = 0,084 \text{ nH}$), $b = R_d/R_{ds}$.

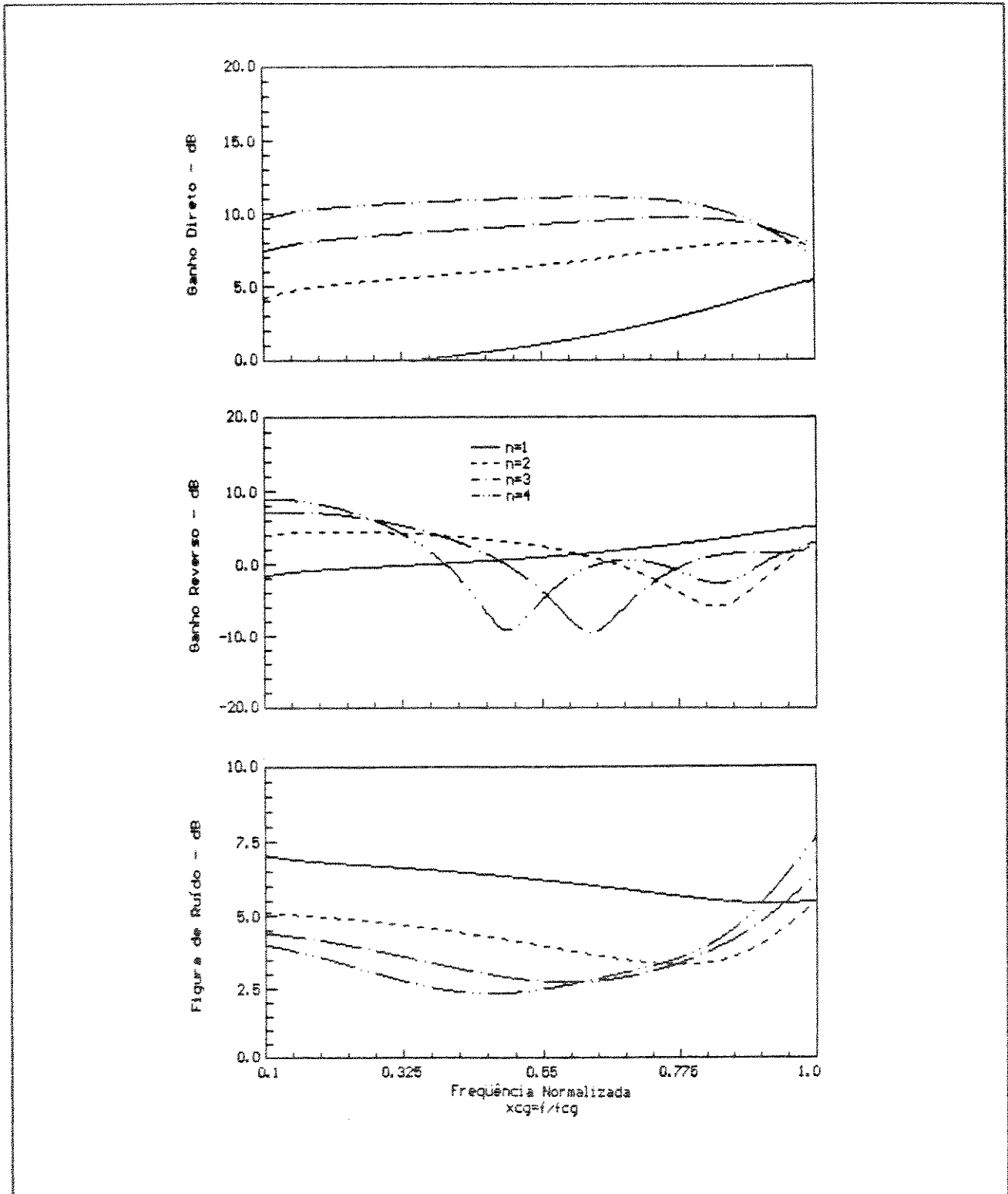


Fig. 2.4-14 Ganho direto, reverso e figura de ruído versus frequência normalizada, para um AD de n estágios, utilizando o circuito equivalente do FET com perdas (n = 1, 2, 3 e 4).

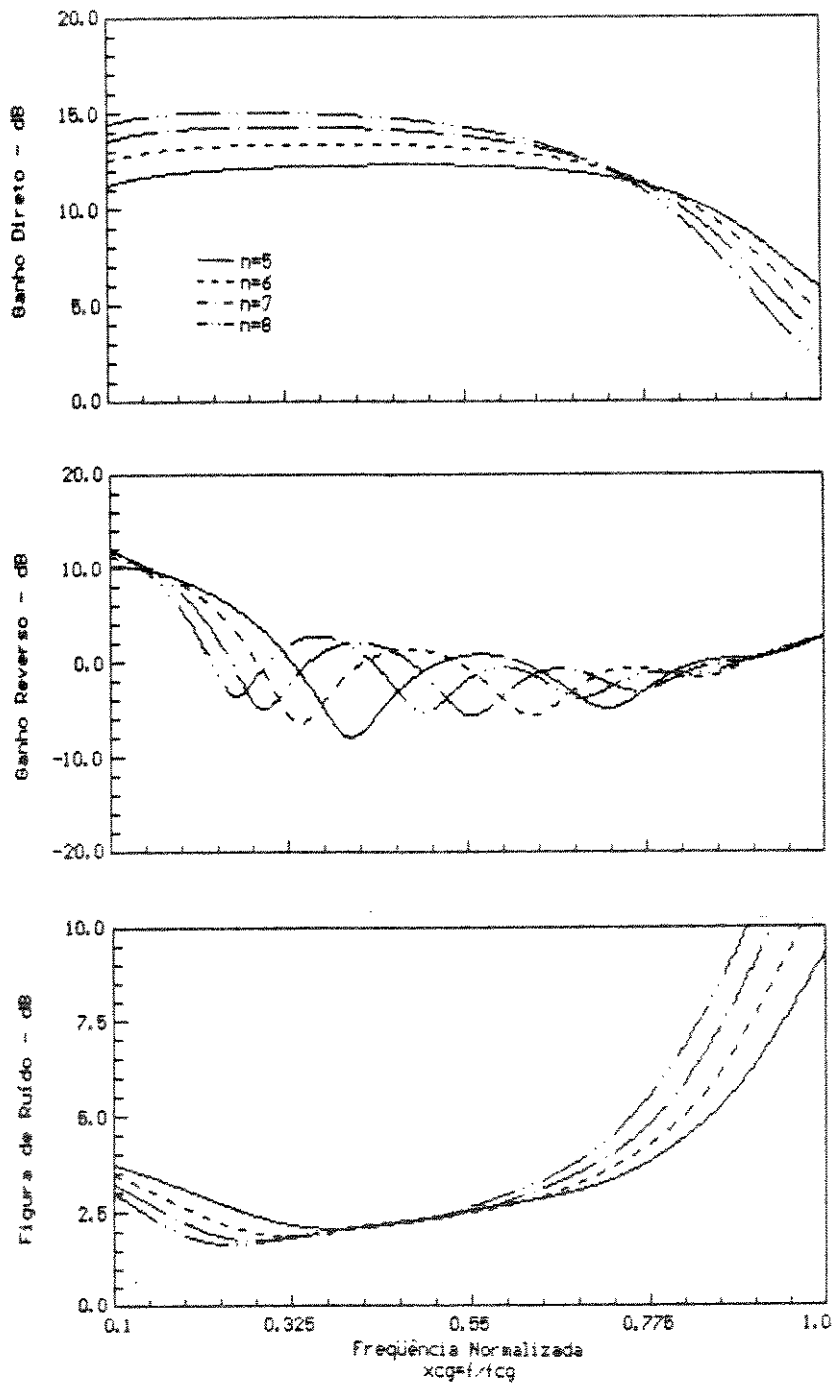


Fig. 2.4-15 Ganho direto, reverso e figura de ruído versus frequência normalizada, para um AD de n estágios, utilizando o circuito equivalente do FET com perdas ($n = 5, 6, 7$ e 8).

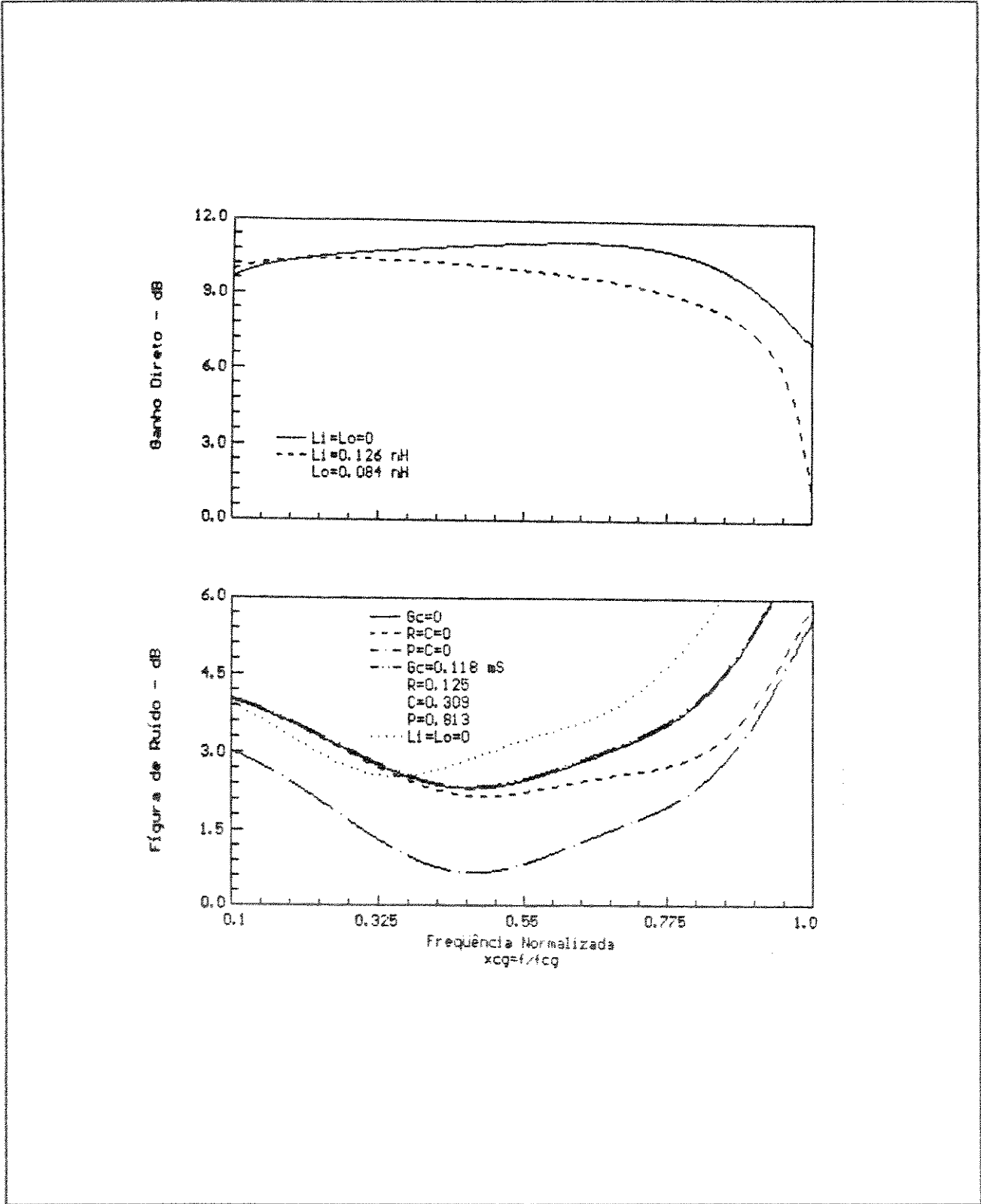


Fig. 2.4-16 Ganho direto e figura de ruído versus frequência normalizada, para um AD de 4 estágios, utilizando o circuito equivalente do FET com perdas.

2.5 Cálculo dos Parâmetros-S de Baixa Frequência do AD

Para determinarmos o desempenho do AD em baixas frequências, iremos calcular os parâmetros-S para o circuito equivalente da Fig. 2.5-1. Neste limite de frequência não será calculada a figura de ruído, uma vez que os parâmetros de ruído do MESFET de GaAs NE710 só foram fornecidos para frequências acima de 1 GHz. Em frequências muito baixas o ruído predominante é o ruído $1/f$, apresentando uma figura de ruído mínima de 20 dB em 100 Hz para um FET de GaAs de $0,5 \times 250 \mu\text{m}$ [9].

Os parâmetros-S associados ao circuito da Fig 2.5-1 são dados por

$$S_{11} = \frac{1 - G_g Z_o}{1 + G_g Z_o} \quad (2.5-1)$$

$$S_{22} = \frac{1 - (G_d + nG_{ds}) Z_o}{1 + (G_d + nG_{ds}) Z_o} \quad (2.5-2)$$

$$S_{21} = \frac{-2ng_m Z_o}{(1 + G_g Z_o) [1 + (G_d + nG_{ds}) Z_o]} \quad (2.5-3)$$

$$S_{12} = 0 \quad (2.5-4)$$

onde :

$$G_{ds} = R_{ds}^{-1} \quad (2.5-5)$$

$$G_g = R_g^{-1} \quad (2.5-6)$$

$$G_d = R_d^{-1} \quad (2.5-7)$$

Utilizando as eqs. (2.5-1) a (2.5-3) podemos calcular as perdas de retorno de entrada, de saída e o ganho, para $f = 0$, como se segue

$$|S_{11}|_{dB} = 20 \log \left| \frac{1 - G_g Z_o}{1 + G_g Z_o} \right| \quad (2.5-8)$$

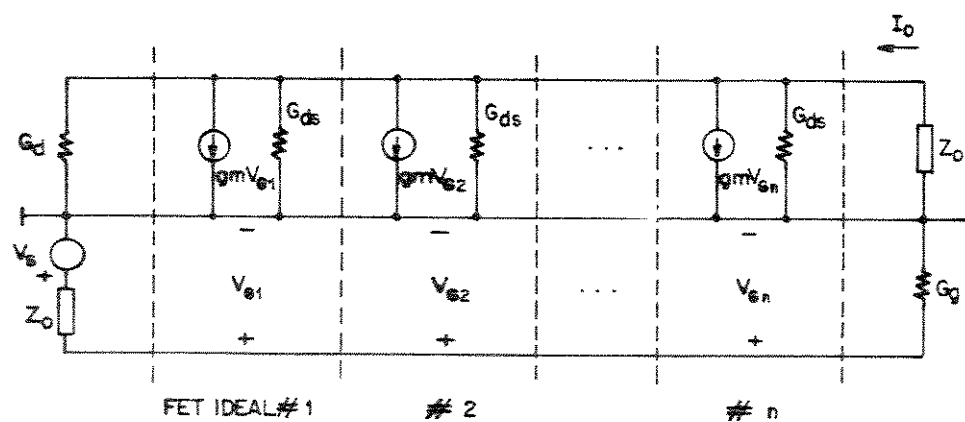


Fig. 2.5-1 Circuito equivalente para baixas frequências, de um AD de n estágios.

$$|s_{22}|_{dB} = 20 \log \left| \frac{1 - (G_d + nG_{ds})Z_o}{1 + (G_d + nG_{ds})Z_o} \right| \quad (2.5-9)$$

$$|s_{21}|_{dB} = \text{Ganho} = 20 \log (2ng_m Z_o) - 20 \log \left\{ (1 + G_g Z_o) [1 + (G_d + nG_{ds})Z_o] \right\} \quad (2.5-10)$$

Substituindo nas eqs. (2.5-8) a (2.5-10)

$$n = 4$$

$$Z_o = G_g^{-1} = G_d^{-1} = 50 \Omega$$

$$g_m = 40,071 \text{ mS}$$

$$G_{ds} = 318,512 \Omega$$

} para o MESFET de GaAs NE71000 (Tabela A.3-1)

obtemos os seguintes resultados

$$|s_{11}|_{dB} = -\infty$$

$$|s_{22}|_{dB} = -12,434$$

$$|s_{21}|_{dB} = 9,685$$

Referências

- 2.1 G. L. MATTHAEI, L. YOUNG, e E. M. T. JONES, *Microwave Filters Impedance Matching and Coupling Structures*, McGraw-Hill, NY, 1984.
- 2.2 Standards on electron devices : "Methods of measuring noise",

- Proc. IRE*, Vol. 41, pp. 890-896, Julho 1953.
- 2.3 A. VAN DER ZIEL, "Thermal noise in field effect transistor", *Proc IRE*, vol. 50, pp. 1808-1812, Agosto 1962.
- 2.4 A. VAN DER ZIEL, "Gate noise in field effect transistors at moderately high frequencies", *Proc. IEEE*, vol.51, pp. 461-467, Março 1963.
- 2.5 C. S. AITCHINSON, "The intrinsic noise figure of the MESFET distributed amplifier", *IEEE Trans. Microwave Theory Tech.*, vol. MTT-33, no. 6, pp. 460-466, Junho 1985.
- 2.6 P. H. LADBROOKE, *MMIC Design : GaAs FETs and HEMTs*, Artech House, Inc, 1989.
- 2.7 A. S. PODGORSKI e L. Y. WEI, "Theory of travelling-wave transistors", *IEEE Trans. Electron Devices*, vol. ED-29, pp. 1845-1853, Dezembro 1982.
- 2.8 J. B. BEYER, S. N. PRASAD, R. C. BECKER, J. E. NORDMAN, G. K. HOHENWARTER, "MESFET distributed amplifier design guidelines", *IEEE Trans. Microwave Theory Tech.*, vol. MTT-32, no. 3, pp. 268-275, Março 1984.
- 2.9 A. N. RIDDLE e R. J. TREW, "Low frequency noise measurements of GaAs FETs", *IEEE MTT-S Int. Microwave Symp. Dig.*, 1986, pp. 79-82.

CAPÍTULO 3

ANÁLISE NUMÉRICA DO AMPLIFICADOR DISTRIBUÍDO

OBJETIVOS

Serão apresentados e discutidos os resultados numéricos obtidos, através do programa ANA, para a análise de circuitos integrados de microondas (CIM), demonstrando como o circuito do AD responde à variação nos seus elementos. Utilizando o programa OTIMO, para otimização de CIM, foram projetados os circuitos 1 e 2, que utilizam arranjos com 4 transistores, tipo MESFET (AD710) e HEM1 (AD321), respectivamente.

3.1 Introdução ao Programa para Análise de CIM (ANA)

3.2 Sensitividade do AD com Relação aos Seus Principais Parâmetros

3.2.1 Influência do Número de Estágios

3.2.2 Influência das Resistências das Terminações

3.2.3 Influência da Indutância de Fonte

3.3 Contribuição dos Elementos do AD na Figura de Ruído

3.4 Introdução ao Programa para Otimização de CIM (OTIMO)

3.4.1 Projeto do Circuito 1 : AD710 (MESFET)

3.4.2 Projeto do Circuito 2 : AD321 (HEMT)

3.1 Introdução ao Programa para Análise de CIM (ANA)

Foi desenvolvido o programa de computador ANA [1], para a análise de circuitos integrados de microondas. Os elementos que podem ser utilizados, para compor os circuitos, devem ser lineares e invariantes no tempo. A topologia dos circuitos é descrita através dos nós onde estão conectados os elementos, para a composição da matriz admitância nodal e de sua matriz correlação de ruído associada. As análises são conduzidas no domínio da frequência. Os elementos de circuito disponíveis no programa ANA, são : indutores, capacitores, resistores, trecho de linha de transmissão, toco em curto e em aberto, fonte de corrente controlada por tensão e dispositivos de duas portas (transistores). Os elementos distribuídos (não dispersivos) operam no modo TEM. Os dispositivos de duas portas são caracterizados pelos parâmetros-S e de ruído (Γ_{opt} , F_{min} e R_n/Z_o), com impedância de referência, Z_o , igual a 50 ohms.

Para entendermos o funcionamento do programa ANA consideraremos o circuito da Fig. 3.1-1. As equações matriciais que descrevem o circuito são dadas por

$$I_e = Y_{ee} V_e + Y_{ei} V_i + N_e + J_e \quad (3.1-1)$$

$$I_i = Y_{ie} V_e + Y_{ii} V_i + N_i + J_i \quad (3.1-2)$$

onde :

$$V_e = \begin{bmatrix} V_1 & V_2 \end{bmatrix}^T \quad (3.1-3)$$

$$I_e = \begin{bmatrix} I_1 & I_2 \end{bmatrix}^T \quad (3.1-4)$$

$$V_i = \begin{bmatrix} V_3 & V_4 & \dots & V_n \end{bmatrix}^T \quad (3.1-5)$$

$$I_i = \begin{bmatrix} I_3 & I_4 & \dots & I_n \end{bmatrix}^T \quad (3.1-6)$$

e "T" indica operação de transposição.

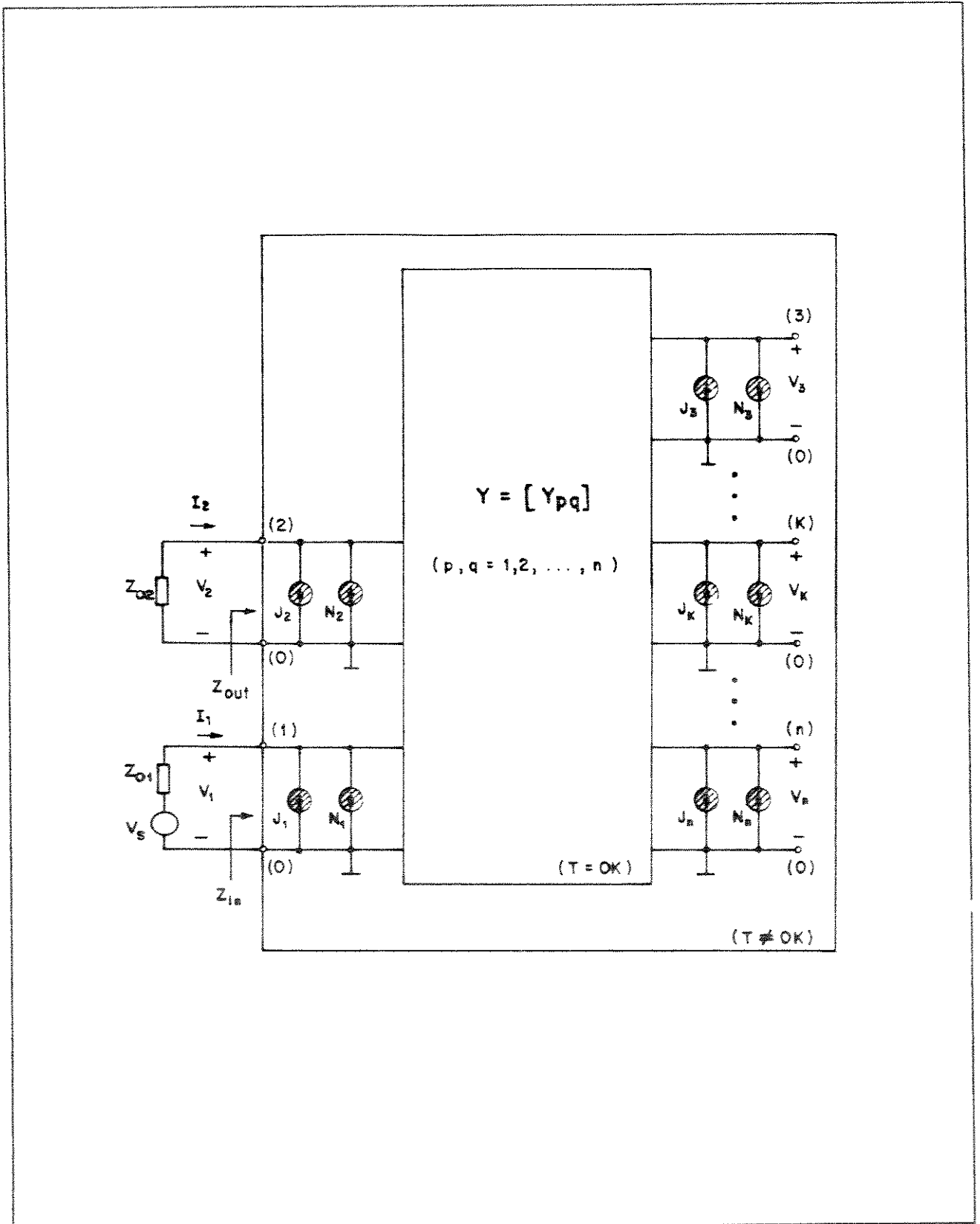


Fig. 3.1-1 Representação de um circuito com ruído utilizando a matriz de admitância nodal

Os índices "e" e "i" estão associados aos nós externos e internos.

A matriz de admitância nodal pode ser decomposta da seguinte forma

$$Y = \left[\begin{array}{c|c} Y_{ee} & Y_{ei} \\ \hline Y_{ie} & Y_{ii} \end{array} \right]_{n \times n} = Y_P + Y_D \quad (3.1-7)$$

onde :

Y_P = matriz admitância nodal da rede passiva.

Y_D = matriz admitância nodal dos dispositivos de duas portas (transistores).

Para o cálculo da matriz correlação de ruído de duas portas equivalente, no circuito da Fig. 3.1-1, devemos impôr um curto-circuito entre os nós 1 e 0 (porta 1), e os nós 2 e 0 (porta 2). Neste caso, irá fluir uma corrente de curto-circuito, associado ao ruído gerado no circuito da Fig. 3.1-1. Esta correntes podem ser representadas pelo vetor

$$A = \left[\begin{array}{cc} A_1 & A_2 \end{array} \right]^T \quad (3.1-8)$$

Introduzindo o vetor A, nas eqs. (3.1-1) e (3.1-2), e lembrando que não existem fontes de corrente internas independentes ($I_i = 0$), então

$$A = Y_{ei} V_i + N_e + J_e \quad (3.1-9)$$

$$0 = Y_{ii} V_i + N_i + J_i \quad (3.1-10)$$

Resolvendo a equação matricial (3.1-10) para V_i , obtemos

$$V_i = -Y_{ii}^{-1} (N_i + J_i) \quad (3.1-11)$$

Substituindo este resultado na eq. (3.1-9), segue que

$$A = -Y_{ei} Y_{ii}^{-1} (N_i + J_i) + N_e + J_e \quad (3.1-12)$$

ou

$$A = H_i (N_i + J_i) + N_e + J_e = HN + HJ \quad (3.1-13)$$

onde :

$$H_i \triangleq -Y_{ei} Y_{ii}^{-1} \quad (3.1-14)$$

$$H = \begin{bmatrix} 1 & H_i \end{bmatrix} \quad (3.1-15)$$

$$N = \begin{bmatrix} N_e & N_i \end{bmatrix}^T \quad (3.1-16)$$

$$J = \begin{bmatrix} J_e & J_i \end{bmatrix}^T \quad (3.1-17)$$

Da auto-correlação do vetor A, e lembrando que, as fontes N e J são estatisticamente independentes, podemos concluir, da eq. (3.1-13), que¹

$$\begin{aligned} \langle AA^\dagger \rangle &= \langle (HN + HJ)(HN + HJ)^\dagger \rangle = \\ &= H \langle NN^\dagger \rangle H^\dagger + H \langle JJ^\dagger \rangle H^\dagger \end{aligned} \quad (3.1-18)$$

As matrizes correlação de ruído são dadas por [2]

$$\mathcal{E}_Y = \langle AA^\dagger \rangle \quad (3.1-19)$$

$$\mathcal{E}_N = \langle NN^\dagger \rangle = 2kT_o \Delta f (Y_P + Y_P^\dagger) \quad (3.1-20)$$

$$\mathcal{E}_J = \langle JJ^\dagger \rangle \quad (3.1-21)$$

¹ A^\dagger significa tomar a transposta da matriz conjugada de A

onde :

ξ_Y = matriz correlação de ruído da rede equivalente de duas portas,

ξ_N = matriz correlação de ruído da rede passiva, e

ξ_J = matriz correlação de ruído dos dispositivos de duas portas.

As matrizes correlação de ruído normalizadas associadas às matrizes descritas acima, são dadas por

$$C_Y = \frac{\xi_Y}{4kT_o \Delta f} \quad (3.1-22)$$

$$C_N = \frac{\xi_N}{4kT_o \Delta f} \quad (3.1-23)$$

$$C_J = \frac{\xi_J}{4kT_o \Delta f} \quad (3.1-24)$$

As matrizes acima estão relacionadas através da seguinte da equação

$$C_Y = H (C_N + C_J) H^\dagger \quad (3.1-25)$$

A formação das matrizes admitância Y_P e Y_D , e da matriz correlação de ruído C_J , a partir da descrição dos elementos de circuito, é apresentada na Ref. [1].

Finalmente, os parâmetros de ruído para uma rede de duas portas, resultante do circuito da Fig. 3.1-1, são dados por

$$R_n = \frac{\overline{|a_2|^2}}{\overline{|y_{21}|^2}} \quad (3.1-26)$$

$$B_{opt} = \frac{1}{R_n \overline{|y_{21}|^2}} \operatorname{Im} \left[y_{11}^* \overline{|a_2|^2} - y_{21}^* \overline{a_1^* a_2} \right] \quad (3.1-27)$$

$$G_{opt} = \left\{ \frac{1}{R_n} \overline{|a_1|^2} + \frac{1}{R_n |y_{21}|^2} \left[|y_{11}|^2 \overline{|a_2|^2} - 2 \operatorname{Re} \left[y_{11} y_{21} \overline{a_1^* a_2} \right] \right] - B_{opt}^2 \right\}^{1/2} \quad (3.1-28)$$

$$F_{min} = 1 + 2 \left[\frac{1}{R_n |y_{21}|^2} \operatorname{Re} \left(y_{11} \overline{|a_2|^2} - y_{21} \overline{a_1^* a_2} \right) + R_n G_{opt} \right] \quad (3.1-29)$$

$$Y_{opt} = G_{opt} + jB_{opt} \quad (3.1-30)$$

$$\Gamma_{opt} = \frac{1 - Y_{opt} Z_o}{1 + Y_{opt} Z_o} \quad (3.1-31)$$

onde :

$$\overline{a_i a_j^*} = \frac{A_i A_j^*}{4kT_o \Delta f}, \quad i, j = 1, 2 \quad (3.1-32)$$

Finalmente, utilizando as eqs. (3.1-26) a (3.1-30), podemos calcular o fator de ruído do circuito da Fig. 3.1-1, que é dado por [3]

$$F = F_{min} + \frac{4R_n}{Z_o} |Y_S - Y_{opt}|^2 \quad (3.1-33)$$

A matriz admitância de curto-circuito da rede de duas portas equivalente, é dada por

$$y_{sc} = Y_{ee} + H_l Y_{ie} = \begin{bmatrix} y_{11} & y_{12} \\ y_{21} & y_{22} \end{bmatrix} \quad (3.1-34)$$

Após a redução do circuito da Fig. 3.1-1 a uma rede de duas portas equivalente, podemos escrever as seguintes equações

$$V_S = V_1 + Z_{o1} I_1 \quad (3.1-35)$$

$$V_2 = -Z_{o2} I_2 \quad (3.1-36)$$

$$I_1 = y_{11} V_1 + y_{12} V_2 \quad (3.1-37)$$

$$I_2 = y_{21} V_1 + y_{22} V_2 \quad (3.1-38)$$

A matriz de espalhamento para rede de duas portas equivalente

$$S = R_o^{-1/2} (1 - Z_o^* y_{sc}) (1 + Z_o y_{sc})^{-1} R_o^{1/2} \quad (3.1-39)$$

onde :

$$S = \begin{bmatrix} S_{11} & S_{12} \\ S_{21} & S_{22} \end{bmatrix} \quad (3.1-40)$$

$$Z_o = \begin{bmatrix} Z_{o1} & 0 \\ 0 & Z_{o2} \end{bmatrix} \quad (3.1-41)$$

$$R_o^{1/2} = \begin{bmatrix} \sqrt{\text{Re}(Z_{o1})} & 0 \\ 0 & \sqrt{\text{Re}(Z_{o2})} \end{bmatrix} \quad (3.1-42)$$

Através dos parâmetros-S generalizados da rede de duas portas equivalente, do circuito da Fig. 3.1-1, podemos calcular os parâmetros necessários para avaliar o desempenho do AD.

Perda de Retorno de Entrada - dB :

$$\begin{aligned}
 |s_{11}|_{dB} &= 20 \log \left| \frac{Z_{in} - Z_{o1}^*}{Z_{in} + Z_{o1}} \right| = \\
 &= 20 \log \left| \frac{(1 - Z_{o1}^* y_{11})(1 + Z_{o2} y_{22}) + Z_{o1}^* Z_{o2} y_{12} y_{21}}{(1 + Z_{o1} y_{11})(1 + Z_{o2} y_{22}) + Z_{o1} Z_{o2} y_{12} y_{21}} \right| \quad (3.1-43)
 \end{aligned}$$

Perda de Retorno de Saída - dB :

$$\begin{aligned}
 |s_{22}|_{dB} &= 20 \log \left| \frac{Z_{out} - Z_{o2}^*}{Z_{out} + Z_{o2}} \right| = \\
 &= 20 \log \left| \frac{(1 + Z_{o1} y_{11})(1 - Z_{o2}^* y_{22}) + Z_{o1} Z_{o2}^* y_{12} y_{21}}{(1 + Z_{o1} y_{11})(1 + Z_{o2} y_{22}) + Z_{o1} Z_{o2} y_{12} y_{21}} \right| \quad (3.1-44)
 \end{aligned}$$

Ganho - dB :

$$\begin{aligned}
 |s_{21}|_{dB} &= 10 \log \left[\frac{4 \operatorname{Re}(Z_{o2}) |I_2|^2}{|V_S|^2 / \operatorname{Re}(Z_{o1})} \right] = \\
 &= 20 \log \left| \frac{-2 \sqrt{\operatorname{Re}(Z_{o1})} \sqrt{\operatorname{Re}(Z_{o2})} y_{21}}{(1 + Z_{o1} y_{11})(1 + Z_{o2} y_{22}) + Z_{o1} Z_{o2} y_{12} y_{21}} \right| \quad (3.1-45)
 \end{aligned}$$

Isolação Reversa - dB :

$$|s_{12}|_{dB} = 20 \log \left| \frac{-2 \sqrt{\operatorname{Re}(Z_{o1})} \sqrt{\operatorname{Re}(Z_{o2})} y_{12}}{(1 + Z_{o1} y_{11})(1 + Z_{o2} y_{22}) + Z_{o1} Z_{o2} y_{12} y_{21}} \right| \quad (3.1-46)$$

Fator de Estabilidade de Rollett :

$$K = \frac{1 + |s_{11} s_{22} - s_{12} s_{21}|^2 - |s_{11}|^2 - |s_{22}|^2}{2 |s_{12} s_{21}|} \quad (3.1-47)$$

3.2 Sensitividade do AD com Relação aos Seus Principais Parâmetros

A seguir serão analisadas, utilizando o programa ANA descrito na seção anterior, as influências de alguns parâmetros de projeto no desempenho do AD. Na Fig. 3.2-1 se encontram os diagramas de dois ADs de n estágios, que utilizam elementos concentrados, Fig. 3.2-1(a), e elementos distribuídos, Fig. 3.2-1(b). No caso do circuito utilizando elementos concentrados, os valores destes elementos foram calculados como se segue

$$L_g = L_d = R_g^2 C_{gs} = R_d^2 (C_{ds} + C_D) = 0,670 \text{ nH} \quad (3.2-1)$$

$$C_D = C_{gs} - C_{ds} = 0,197 \text{ pF} \quad (3.2-2)$$

$$f_{cg} = \frac{1}{2\pi} [(L_i + L_g/4) C_{gs}]^{-1/2} = 17,945 \text{ GHz} \quad (3.2-3)$$

$$f_{cd} = \frac{1}{2\pi} [(L_o + L_d/4) (C_{ds} + C_D)]^{-1/2} = 19,386 \text{ GHz} \quad (3.2-4)$$

onde :

$$R_g = R_d = 50 \Omega$$

$$L_i = 0,126 \text{ nH}$$

$$L_o = 0,084 \text{ nH}$$

$$L_s = 0,097 \text{ nH}$$

$$C_{gs} = 0,268 \text{ pF}$$

$$C_{ds} = 0,071 \text{ pF}$$

No circuito da Fig. 3.2-1(b), vide Tabela 3.2-1, os elementos distribuídos foram calculados de forma que sua impedância possua uma dependência em frequência equivalente aos elementos concentrados, Fig. 3-2.1(a). Sendo assim, o desempenho em frequência entre os dois circuitos, possuirá variações insignificantes. Para o cálculo das

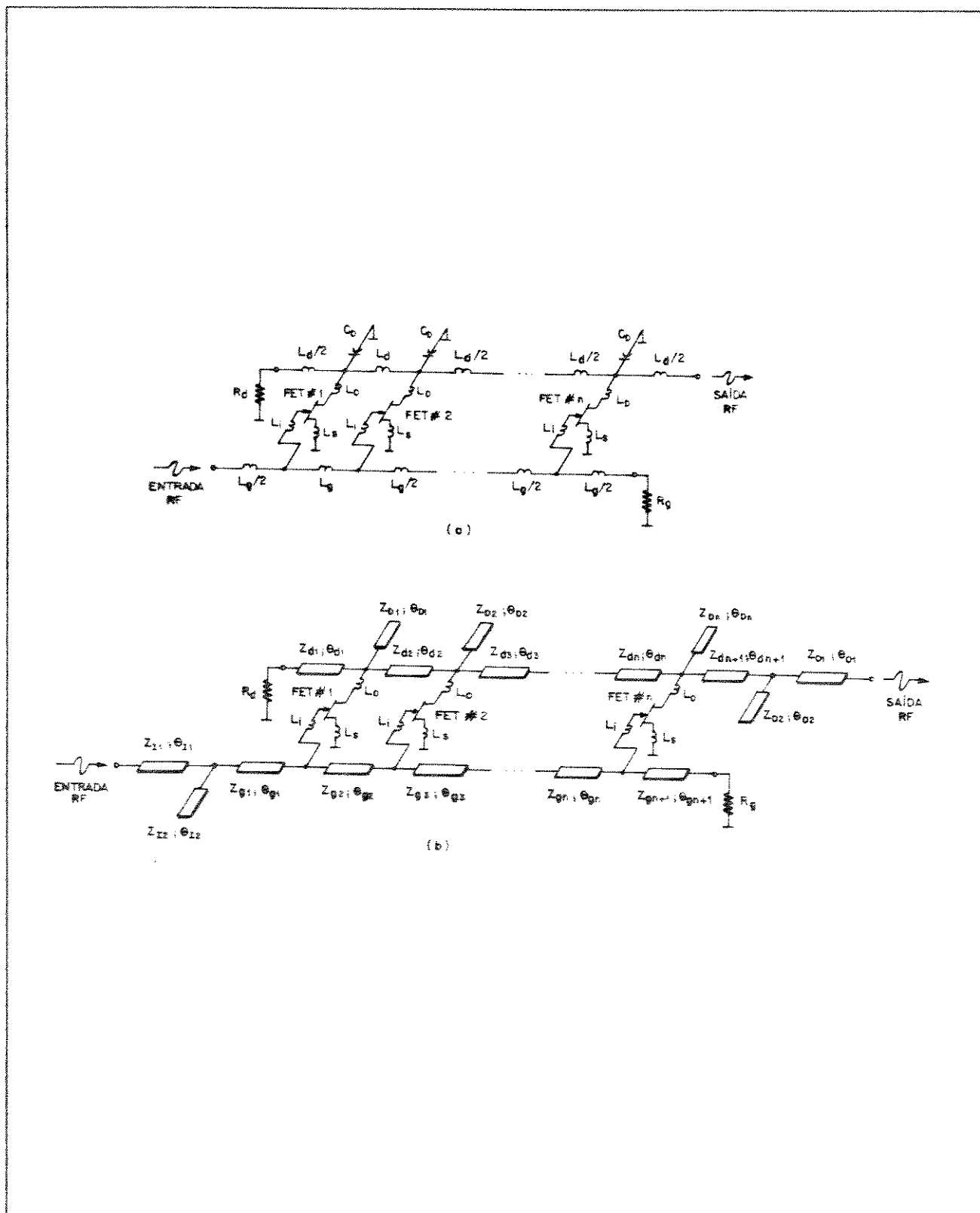


Fig. 3.2-1 AD de n estágios com (a) elementos concentrados, e com (b) elementos distribuídos (incluindo redes de adaptação de entrada e de saída).

seguintes fórmulas

$$\theta_{g1} = \theta_{d1} = \frac{1}{2} \operatorname{sen}^{-1} \left(\frac{2\pi f_o L_g}{Z_{gi}} \right) = \frac{1}{2} \operatorname{sen}^{-1} \left(\frac{2\pi f_o L_d}{Z_{di}} \right) \quad (3.2-5)$$

$$\theta_{gn+1} = \theta_{dn+1} = \theta_{g1} = \theta_{d1} \quad (3.2-6)$$

$$\theta_{gi} = \theta_{di} = 2\theta_{g1} = 2\theta_{d1} \quad (\text{para } i = 2, 3, \dots, n) \quad (3.2-7)$$

$$\theta_{Di} = \tan^{-1}(2\pi f_o C_D Z_{Di}) \quad (3.2-8)$$

TABELA 3.2-1

Valores dos elementos do AD da Fig. 3.2-1(b)

	$\theta_{gi} = \theta_{di}$ (graus)	θ_{Di} (graus)	f_o (GHz)	L_i (nH)	L_o (nH)	L_s (nH)	$L_g = L_d$ (nH)	$R_g = R_d$ (Ω)
AD710	33,3	54,3	15	0,126	0,084	0,097	0,670	50
AD321	29,8	44,7	20	0,105	0,093	0,097	0,455	50

$$Z_{gi} = Z_{di} = 115 \Omega$$

$$Z_{Di} = 75 \Omega$$

$$\theta_{ri} = \theta_{oi} = \theta_{Di} = 0$$

MESFET NE710 GaAs : $C_{gs} = 0,268 \text{ pF}$ e $C_{ds} = 0,071 \text{ pF}$

HEMT NE321 AlGaAs/GaAs : $C_{gs} = 0,205 \text{ pF}$ e $C_{ds} = 0,077 \text{ pF}$

3.2.1 Influência do Número de Estágios

O efeito da variação do número de estágios no desempenho do AD já foi estudado no Cap. 2, onde foram obtidas expressões para o cálculo do ganho direto, reverso e do fator de ruído, utilizando um modelo

unilateral para os FETs. Nesta seção, vamos utilizar o circuito da Fig. 3.2-1(a), que consiste num AD de n estágios com terminações puramente resistivas de porta e de dreno. Neste circuito, os elementos externos para a realizações das linhas de transmissão artificiais de porta e de dreno, são elementos concentrados. Os transistores utilizados são MESFETs de GaAs NE710, em chip, cujos parâmetros-S e de ruído são fornecidos no Apêndice D, para uma polarização de $V_{DS} = 3 \text{ V}$ e $I_{DS} = 10 \text{ mA}$.

As conclusões que podem ser extraídas a partir dos gráficos das Figs. 3.2-2 a 3.2-5, reforçam alguns pontos já estabelecidos no Cap. 2. Por exemplo, confirma-se, novamente, a redução do produto ganho-banda passante, a diminuição da figura de ruído em baixas frequências, e a redução na faixa de frequência do ganho reverso (acoplado menos potência no sentido reverso), com o aumento de n .

Novas informações, quanto ao coeficiente de reflexão de entrada e de saída, e a isolação reversa, foram obtidas. Quanto ao coeficiente de reflexão de entrada e de saída, podemos observar que os mesmos não assumem valores acima de 0,5 em toda a faixa de amplificação do AD, para os diversos valores de n . No Cap. 2, as linhas de porta e de dreno foram terminadas por suas impedâncias imagens, resultando num coeficiente de entrada e de saída igual a zero. A isolação reversa foi considerada ideal nas análises realizadas no Cap. 2, devido às linhas de porta e de dreno estarem acopladas apenas pelas transcondutâncias dos FETs. Nesta seção, entretanto, devido à existência da capacitância interna dos FETs, C_{gd} , esta consideração não se aplica, e podemos concluir que esta isolação se mostra melhor que -15 dB para valores de $n \leq 3$, e melhor que -10 dB para $n > 4$. Ainda devido à existência da capacitância de realimentação interna C_{gd} , foram obtidas curvas para o fator de estabilidade, de onde se conclui que, para valores de $n > 4$, o circuito do AD se torna condicionalmente estável. Sendo assim, é necessária a escolha correta das impedâncias a serem conectadas no circuito de entrada e de saída do AD, evitando-se as regiões de instabilidade na carta de Smith.

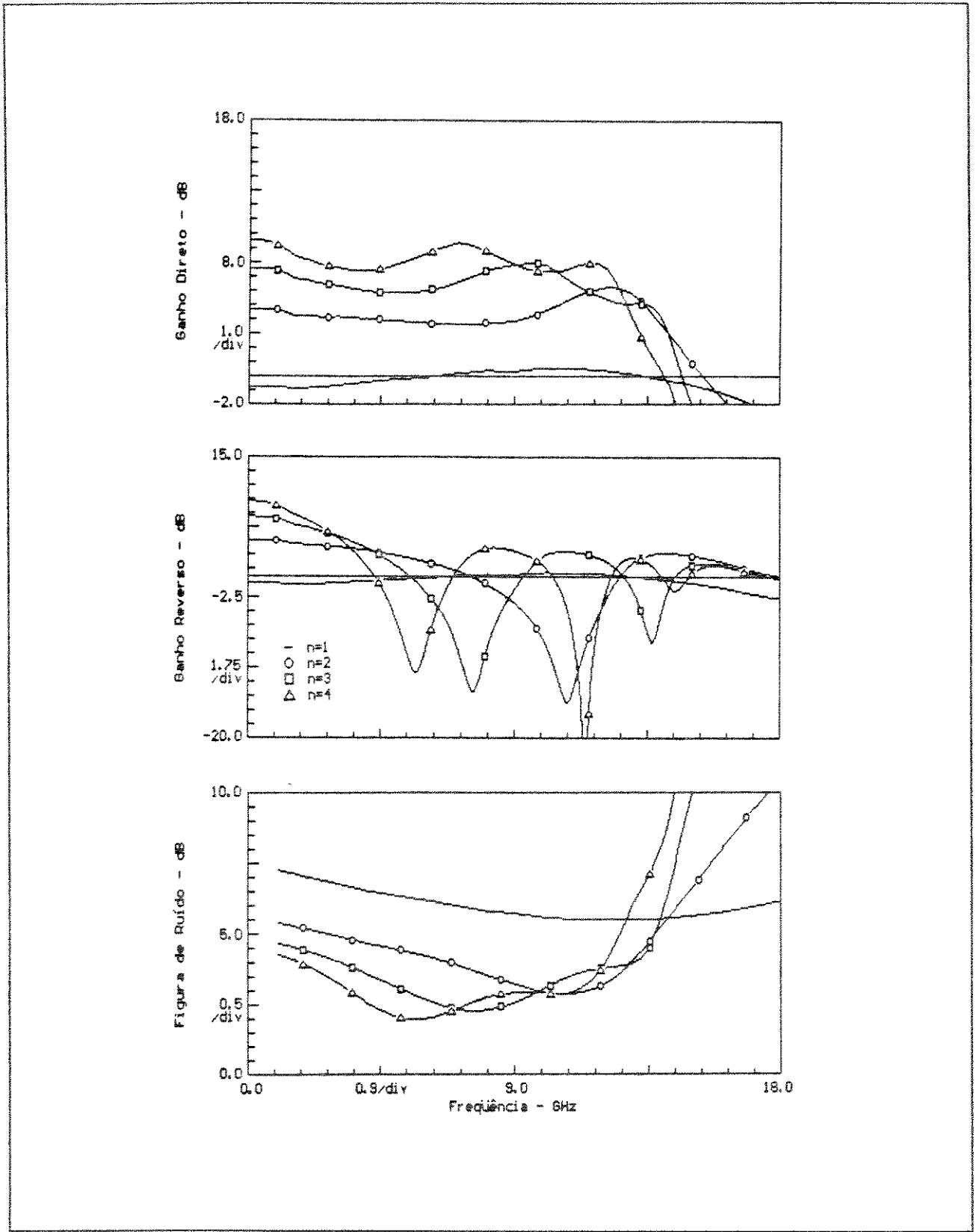


Fig. 3.2-2 Ganho direto, reverso e figura de ruído para um AD de n estágios, utilizando o MESFET NE71000 (n = 1, 2, 3 e 4).

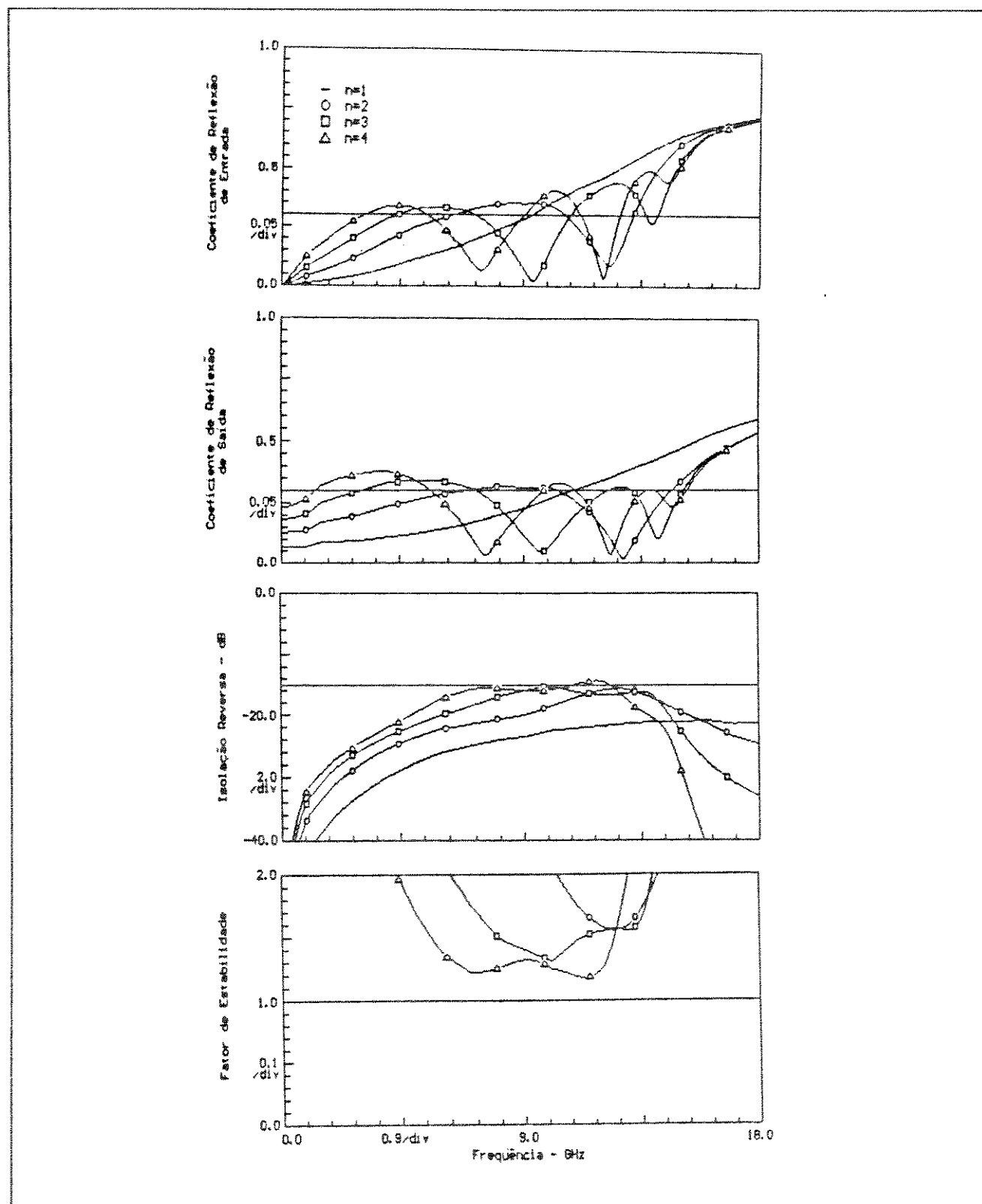


Fig. 3.2-3 Coeficiente de reflexão de entrada, de saída, isolação reversa e fator de estabilidade para um AD de n estágios, utilizando o MESFET NE71000 ($n = 1, 2, 3$ e 4).

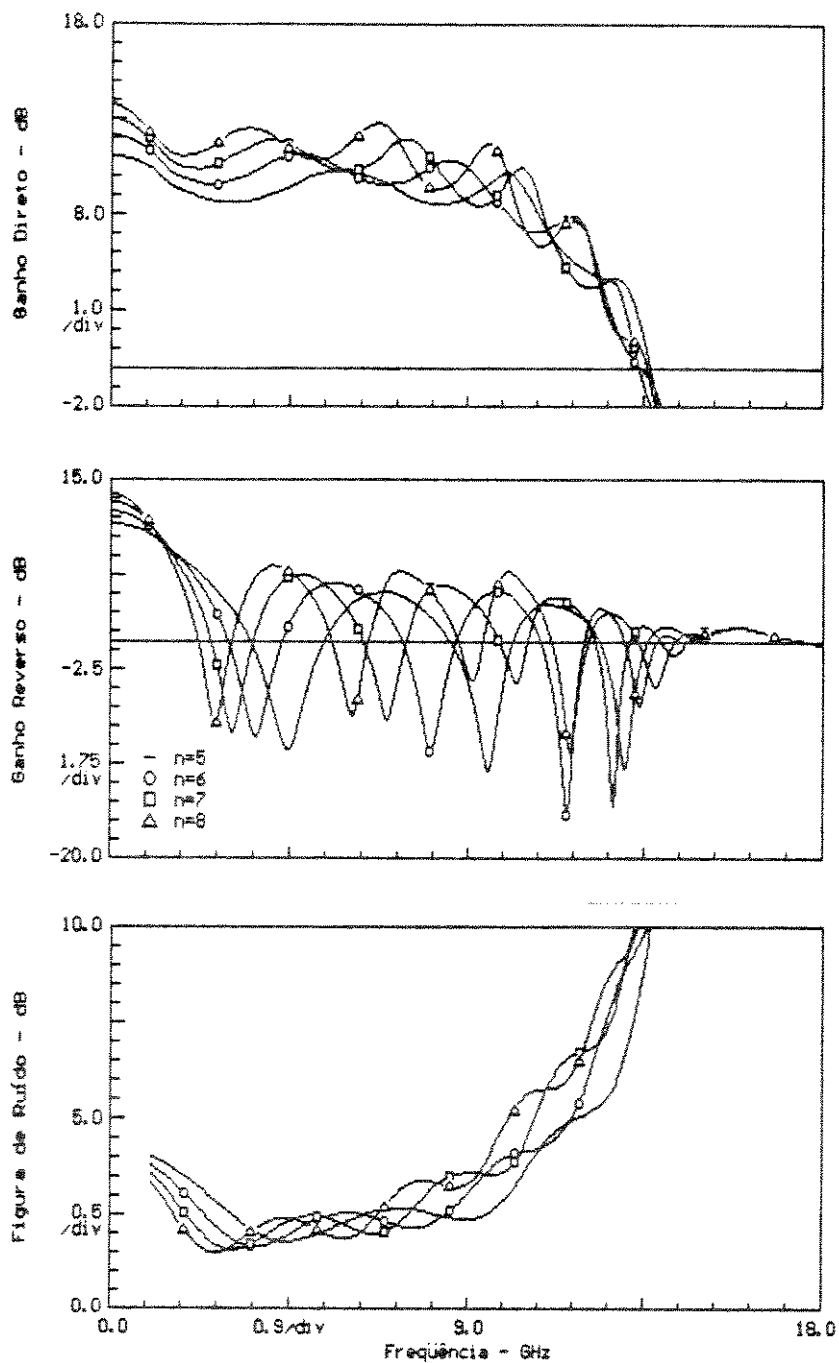


Fig. 3.2-4 Ganho direto, reverso e figura de ruído para um AD de n estágios, utilizando o MESFET NE71000 ($n = 5, 6, 7$ e 8).

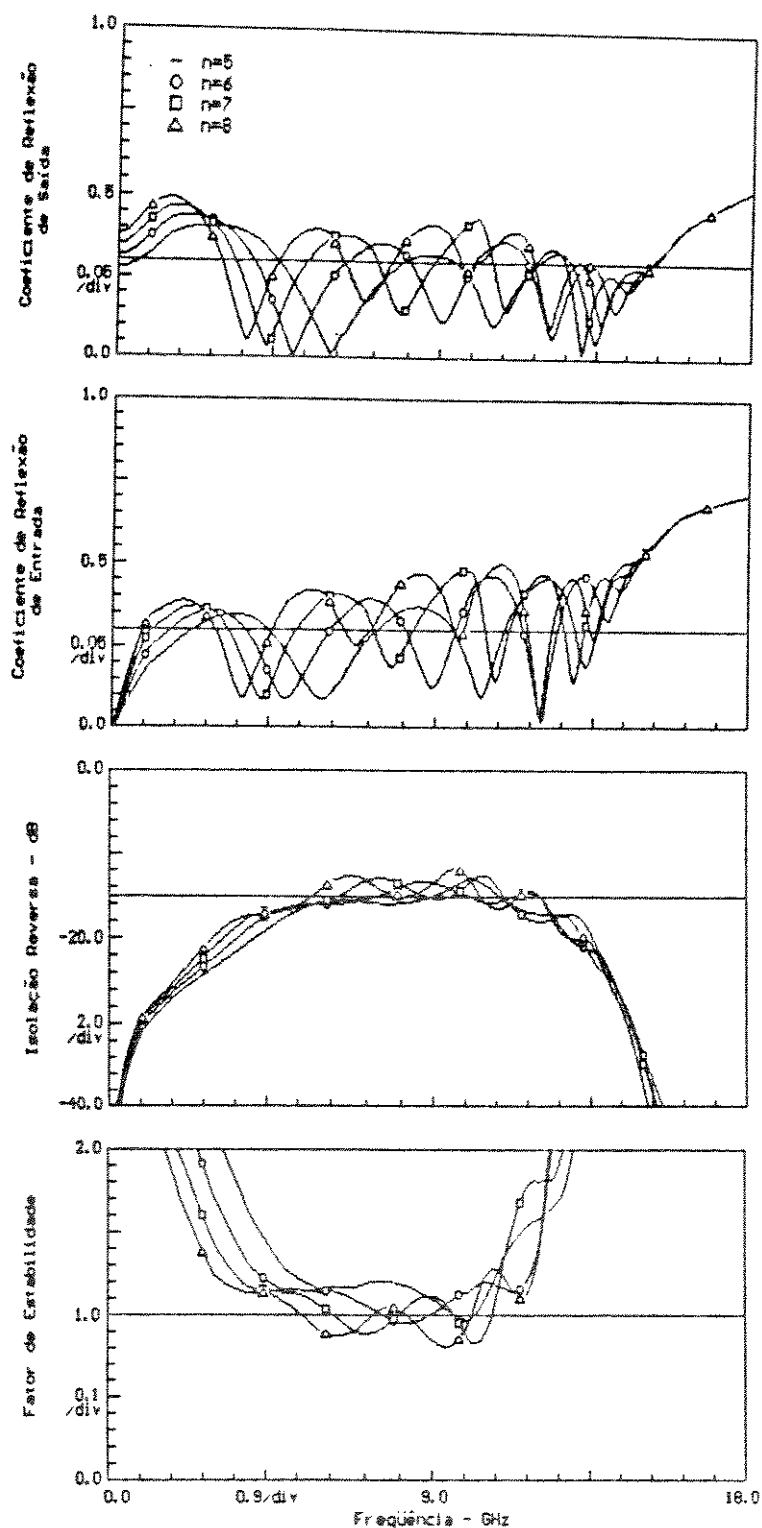


Fig. 3.2-5 Coeficiente de reflexão de entrada, de saída, isolação reversa e fator de estabilidade para um AD de n estágios, utilizando o MESFET NE71000 ($n = 5, 6, 7$ e 8).

3.2.2 Influência das Resistências das Terminações

Para a análise da influência das terminações de porta e de dreno no desempenho do AD, vamos utilizar o circuito da Fig. 3.2-1(b), que consiste de um AD de n estágios com elementos distribuídos. Nas Figs. 3.2-6 e 3.2-7, foram variadas as resistências de terminação de porta e de dreno.

Quanto ao ganho podemos observar que a variação nos valores de R_g e R_d implica no aumento de sua flutuação, especialmente em baixas frequências, onde o ganho se mostra diretamente proporcional a estes valores. Em altas frequências o ganho não se mostra sensível a este parâmetro. Na figura de ruído, a influência da resistência R_g é mais significativa em baixas frequências, enquanto que o aumento de R_d provoca uma maior alteração em frequências acima de 5 GHz, com variações de até 2 dB. Devido ao fato da resistência R_g estar conectada à linha de porta, e a resistência R_d à linha de dreno, as perdas de retorno de entrada e de saída são influenciadas, respectivamente, por estas resistências. Podemos observar que para o caso de $R_g = R_d = 50 \Omega$, estas perdas de retorno não assumem valores acima de -8 dB, assegurando uma boa adaptação da entrada e da saída do AD.

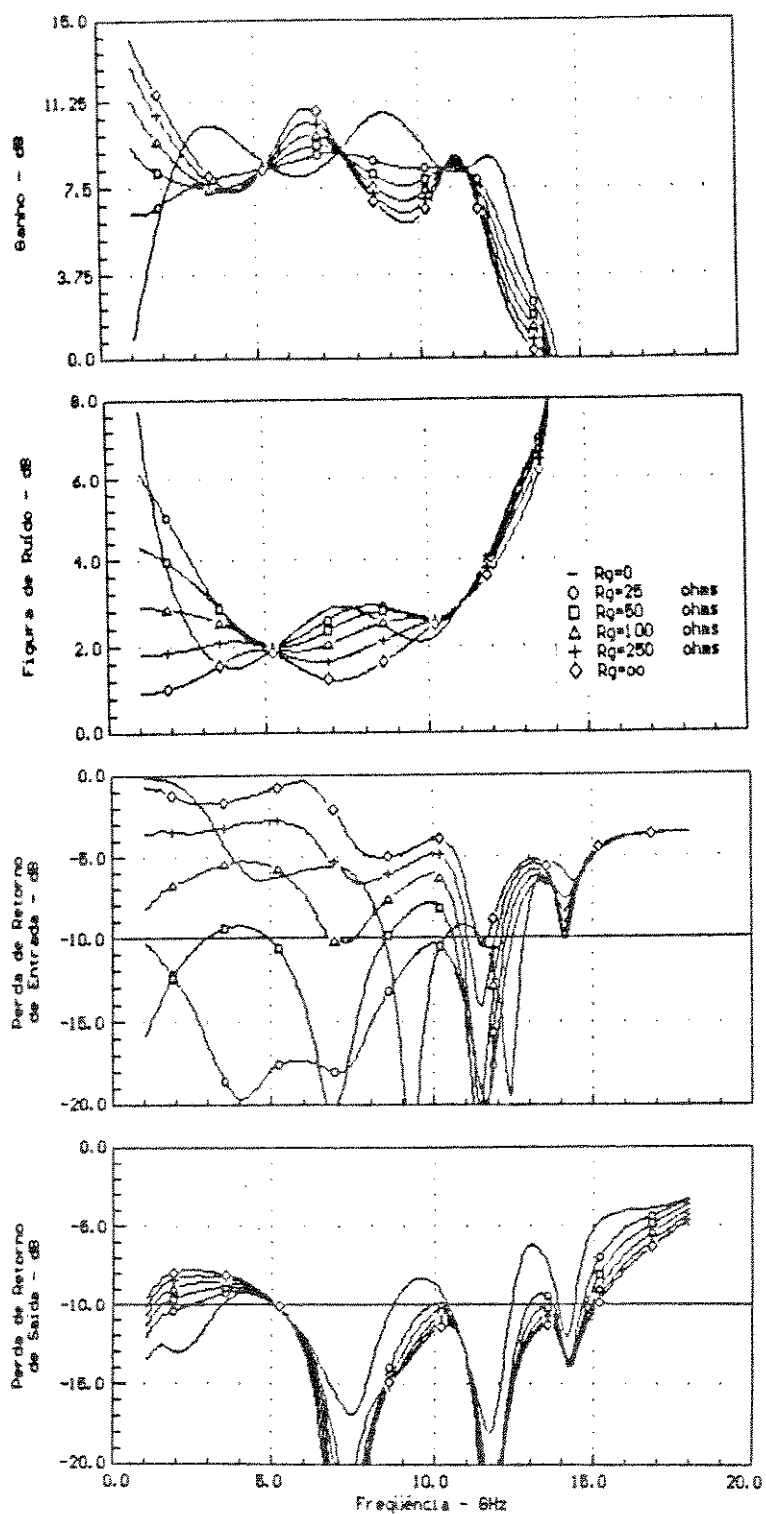


Fig. 3.2-6 Ganho, figura de ruído, perda de retorno de entrada e de saída para um AD de 4 estágios, utilizando o MESFET NE71000 (variação com R_g).

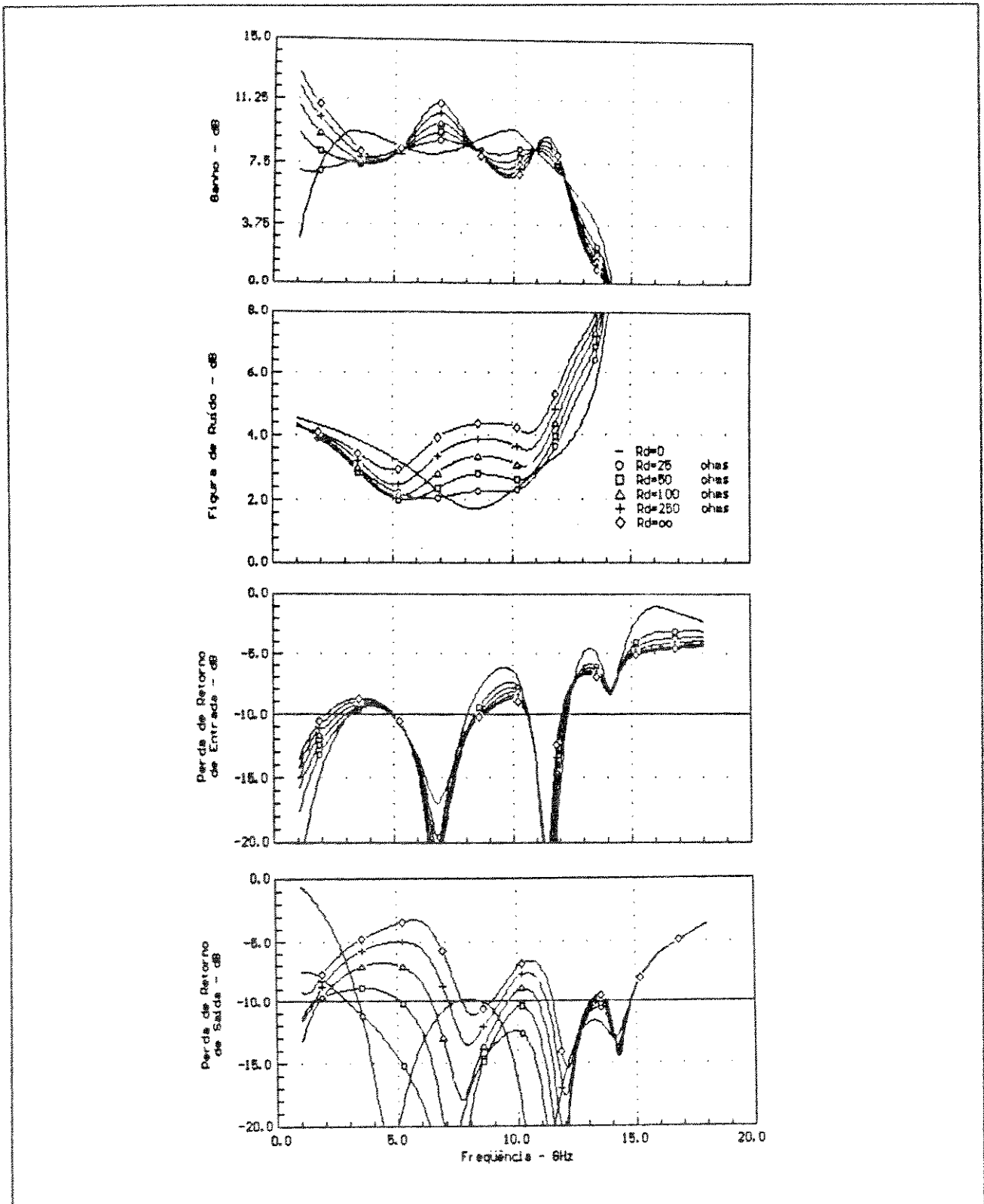


Fig. 3.2-7 Ganho, figura de ruído, perda de retorno de entrada e de saída para um AD de 4 estágios, utilizando o MESFET NET1000 (variação com R_d).

3.2.3 Influência da Indutância de Fonte

Devido ao acoplamento capacitivo entre as linhas de porta e de dreno, um grave problema tem que ser considerado no projeto de ADs que empregam FETs de alto ganho. A existência de "loops" fechados entre os FETs no circuito do AD podem levar a oscilações, quando o ganho destes "loops" forem muito alto. Este problema foi previsto por Kohn e Landauer [4], e analisado com mais detalhe por Gamand [5], que encontrou um limite para a largura de porta dos FETs a fim de se evitar estas oscilações. A frequência na qual ocorre estas oscilações, f_o , está próxima da frequência de corte do AD, e pode ser prevista de forma aproximada através da seguinte equação

$$f_o = \frac{f_c}{\sqrt{1 + C_{gd}/C_{gs}}} \quad (3.2-9)$$

onde :

f_c - frequência de corte das linhas de porta e de dreno.

Para resolver este problema, no caso de usarmos transistores com valores elevados para a transcondutância, g_m , e para a capacitância C_{gd} , principais fatores na origem destas oscilações, foi proposta a utilização de uma realimentação indutiva para eliminar estas oscilações [6]. Esta realimentação é feita através da escolha correta no valor da indutância L_s que representa, em ADs híbridos, a indutância da solda de fio do contato de fonte dos FETs. Os resultados da variação de L_s , podem ser observados nas Fig. 3.2-8 e 3.2-11, para os ADs com os MESFETs NE710 e os HEMTs NE321. As conclusões são, basicamente, as mesmas para os dois amplificadores, ou seja, um valor de $L_s = 0,097$ nH, estabiliza os ADs, equaliza o ganho, melhora as condições de adaptação de entrada e de saída, aumenta a isolamento reversa e reduz a figura de ruído.

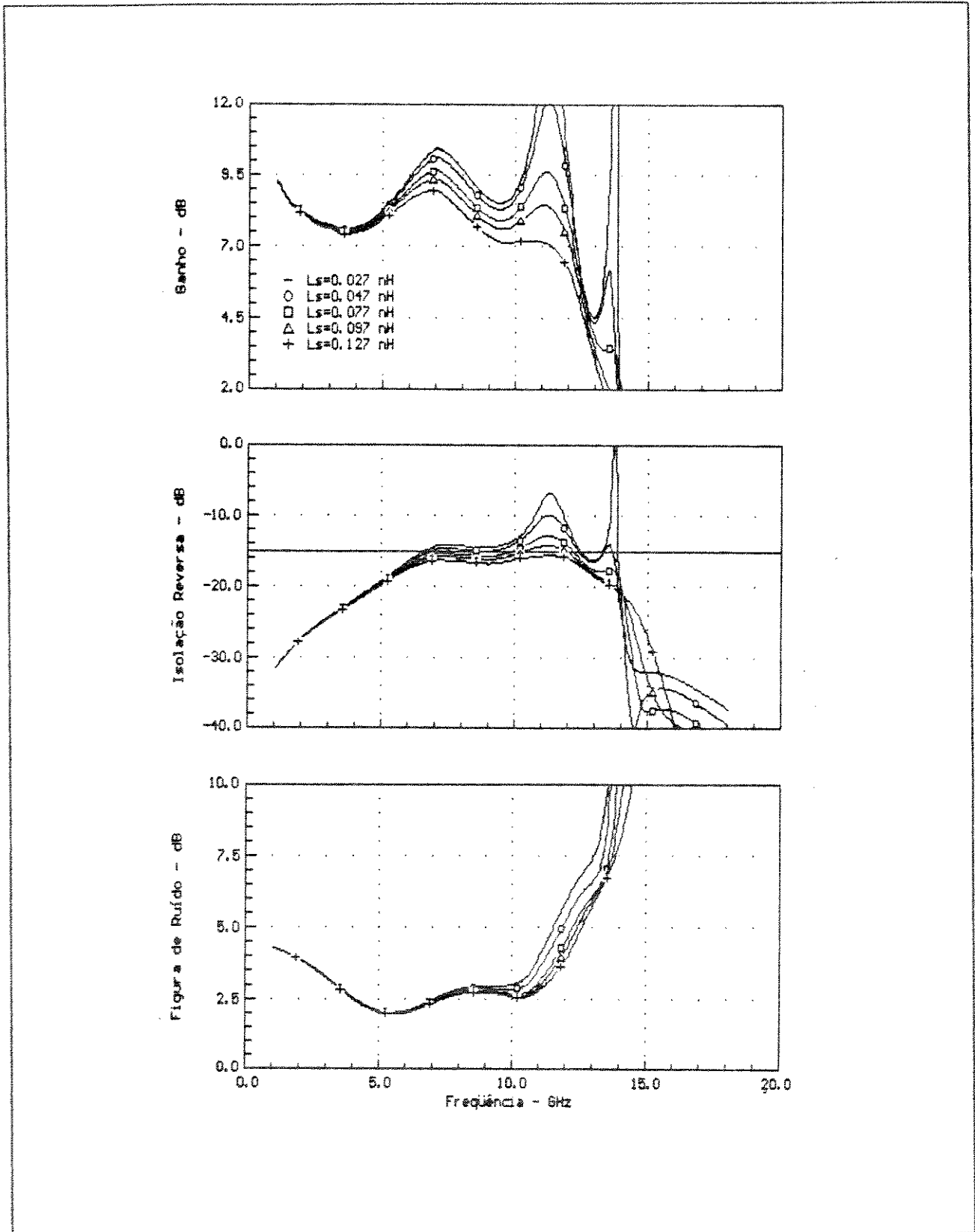


Fig. 3.2-8 Ganho, isolação reversa e figura de ruído para um AD de 4 estágios, utilizando o MESFET NE71000.

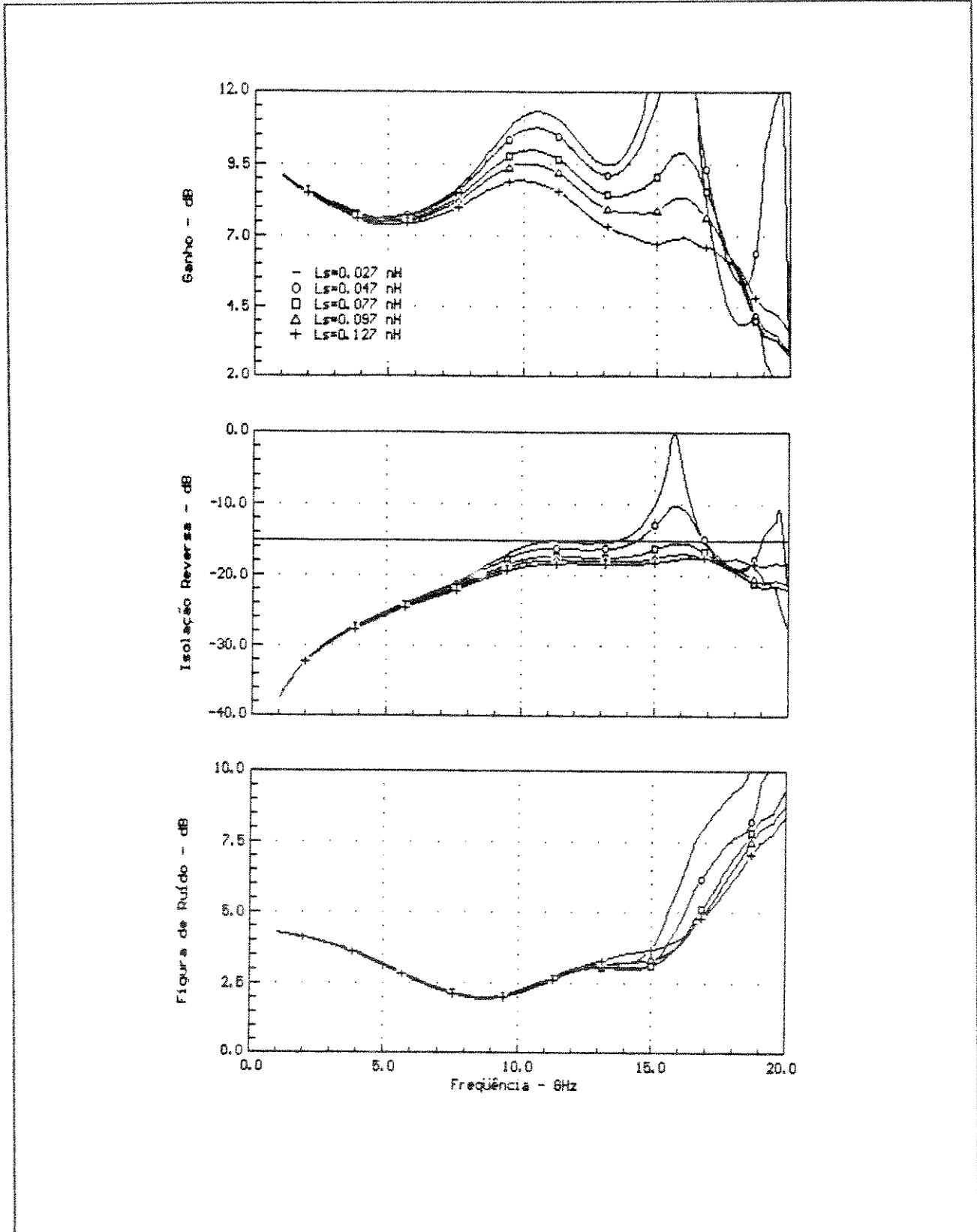


Fig. 3.2-10 Ganho, isolação reversa e figura de ruído para um AD de 4 estágios, utilizando o HEMT NE32100.

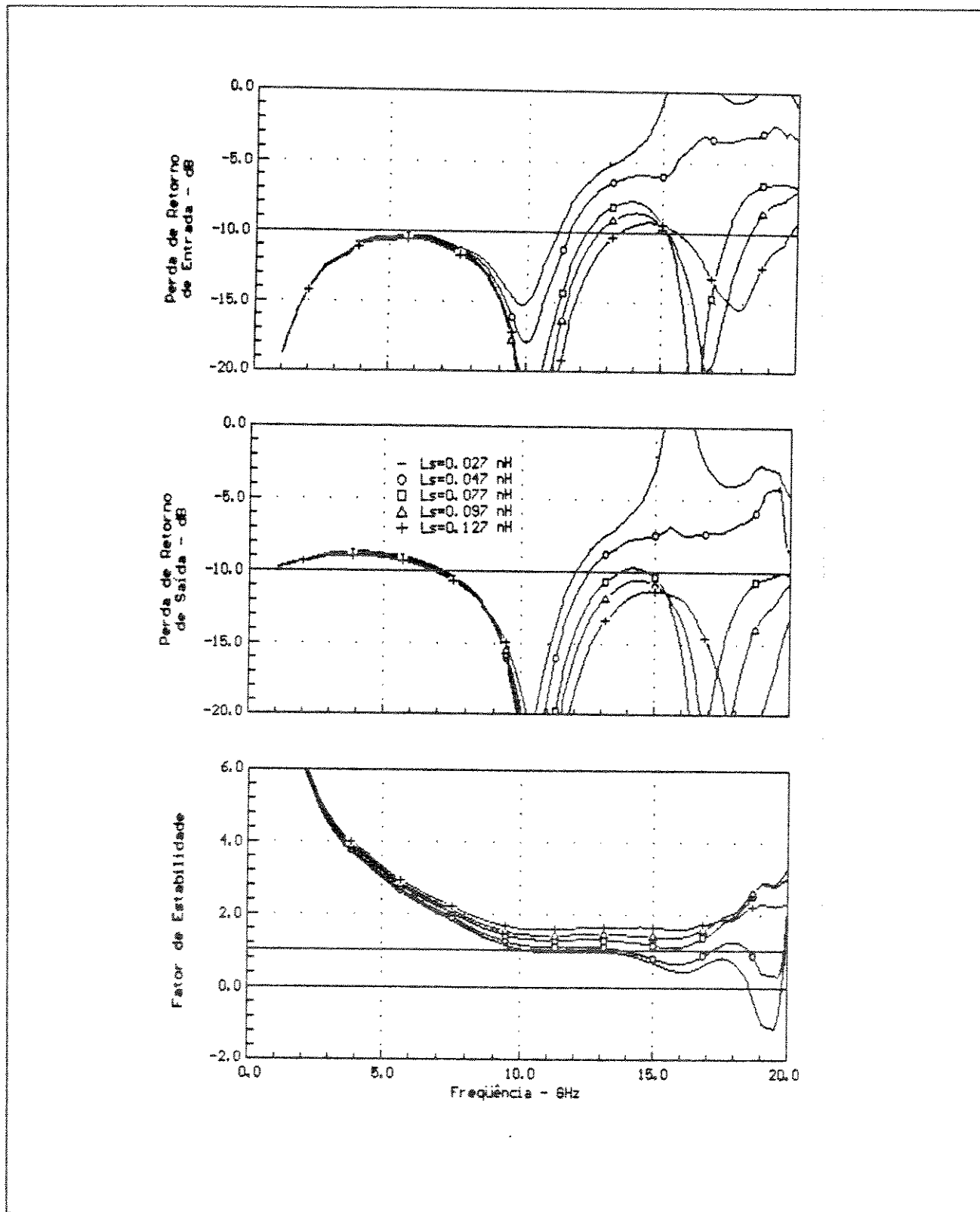


Fig. 3.2-11 Perda de retorno de entrada, de saída e fator de estabilidade para um AD de 4 estágios, utilizando o HEMT NE32100.

3.3 Contribuição dos Elementos do AD na Figura de Ruído

Na Fig. 3.3-1 são apresentadas as curvas mostrando como os FETs e as terminações de porta e de dreno, contribuem na figura de ruído do AD que utiliza os MESFETs NE710, cujo circuito está representado na Fig. 3.2-1(a).

Inicialmente, foram obtidas curvas da contribuição de cada FET e do seu arranjo, na figura de ruído total do AD. Para tal, foi assumido que as terminações se encontravam na temperatura $T = 0$ K, ou seja, livres de ruído. Em seguida, os FETs foram colocados numa temperatura $T = 0$ K, e considerado, apenas, as contribuições na figura de ruído do AD devido às terminações.

Destas curvas podemos concluir que os FETs contribuem de forma semelhante na figura de ruído em toda faixa de frequência do AD. A resistência da terminação interna de dreno contribui muito pouco, na figura de ruído do amplificador, enquanto que o ruído térmico gerado na resistência da terminação interna de porta assume valores elevados em baixas e em altas frequências.

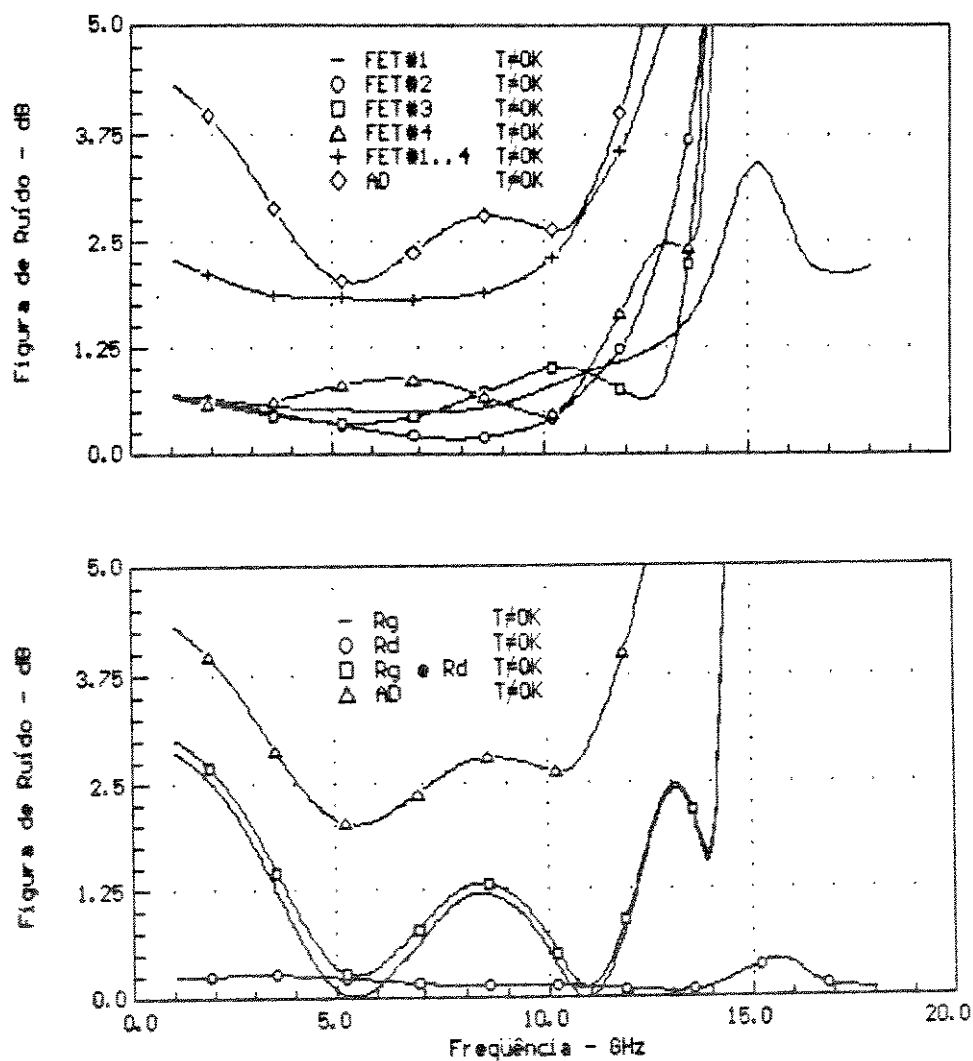


Fig. 3.3-1 Contribuição dos elementos na figura de ruído para um AD de 4 estágios, utilizando o MESFET NE71000.

3.4 Introdução ao Programa para Otimização de CIM (OTIMO)

Com o objetivo de melhorar as características do desempenho dos ADs com ligações idênticas (LI), foi desenvolvido o programa OTIMO, para a otimização de circuitos integrados de microondas (CIM). Neste caso, versões finais para os ADs, utilizando transistores tipo MESFET (AD710) e HEMT (AD321), foram obtidas. Via otimização foi possível ajustar os valores dos comprimentos elétricos das linhas do circuito da Fig. 3.2-1(b), utilizado em ambos os ADs, a fim de tentar obter o desempenho desejado. O circuito resultante foi chamado de um AD com ligações não idênticas (LNI) entre os FETs.

A função objetiva, com aproximação por mínimos p-ésimos generalizados, para o projeto do AD710 e do AD321, incluindo especificações com limites superiores e inferiores na resposta em frequência do circuito, é definida como se segue [5]

$$U(\phi) \triangleq \sum_{\substack{i,j=1,2 \\ i \neq 1, j \neq 2}} [E_{ij}(\phi)]^{1/q} \tag{3.4-1}$$

onde :

$$E(\phi) \triangleq \sum_{s \in K_{uij}} \left[\frac{e_{uij}(\phi, f_s)}{M(\phi)} \right]^q + \sum_{s \in K_{lij}} \left[\frac{-e_{lij}(\phi, f_s)}{M(\phi)} \right]^q \tag{3.4-2}$$

$$e_{uij}(\phi, f_s) \triangleq W_{uij} \left[|s_{ij}^c(\phi, f_s)|_{dB} - |s_{ij}^u(f_s)|_{dB} \right] \tag{3.4-3}$$

$$e_{lij}(\phi, f_s) \triangleq W_{lij} \left[|s_{ij}^c(\phi, f_s)|_{dB} - |s_{ij}^l(f_s)|_{dB} \right] \tag{3.4-4}$$

$$M(\phi) \triangleq \max_{i,j,s} [e_{uij}(\phi, f_s), -e_{lij}(\phi, f_s)] \tag{3.4-5}$$

$$q \triangleq \frac{M(\phi)}{|M(\phi)|^p}, \begin{cases} 1 < p < \infty \text{ se } M(\phi) < 0 \\ 1 \leq p < \infty \text{ se } M(\phi) > 0 \end{cases} \tag{3.4-6}$$

$$K_{u,lij} \triangleq \begin{cases} I_{u,lij} & \text{se } MC(\phi) < 0 \\ J_{u,lij} & \text{se } MC(\phi) > 0 \end{cases} \quad (3.4-7)$$

$$J_{uij} \triangleq \left\{ s \mid e_{uij}(\phi, f_s) \geq 0, \text{ se } s \in I_{uij} \right\} \quad (3.4-8)$$

$$J_{lij} \triangleq \left\{ s \mid e_{lij}(\phi, f_s) < 0, \text{ se } s \in I_{lij} \right\} \quad (3.4-9)$$

$$I_{ij} = I_{uij} \cup I_{lij} \quad (3.4-10)$$

O índice "s" é um número natural associado ao índice da frequência selecionada (f_s) e I_{ij} é o conjunto dos índices (números naturais) das frequências selecionadas para otimização dos parâmetros s_{ij} .

Os índices "u" e "l" estão associados aos limites superiores e inferiores dos parâmetros, e o índice "c" aos parâmetros calculados do circuito.

Os e_{uij} e e_{lij} representam os resíduos relacionados com especificações dos limites superiores e inferiores nos módulos dos parâmetros-S $|s_{ij}|$.

O gradiente da função objetiva (3.4-1) é calculado por

$$\nabla_{\sim} U(\phi) \triangleq [E(\phi)]^{1/q-1} \left\{ \sum_{s \in K_{uij}} \left[\frac{e_{uij}(\phi, f_s)}{MC(\phi)} \right]^{q-1} \nabla e_{uij}(\phi, f_s) - \sum_{s \in K_{lij}} \left[\frac{-e_{lij}(\phi, f_s)}{MC(\phi)} \right]^{q-1} \nabla e_{lij}(\phi, f_s) \right\} \quad (3.4-11)$$

onde :

$$\nabla \triangleq \left[\frac{\partial}{\partial \phi_1} \quad \frac{\partial}{\partial \phi_2} \quad \dots \quad \frac{\partial}{\partial \phi_n} \right]^T \quad (3.4-12)$$

A sensibilidade de primeira ordem da matriz de espalhamento em relação a um parâmetro ϕ_l , é necessária para o cálculo do gradiente da função objetiva, e é dada por

$$\frac{\partial S}{\partial \phi_l} = \frac{1}{2} (I-S) R_o^{-1/2} \frac{\partial z_{oc}}{\partial \phi_l} R_o^{1/2} (I-S) \quad (3.4-13)$$

onde :

$$z_{oc} = y_{sc}^{-1} \quad (3.4-14)$$

Com o resultado da eq. (3.4-13), podemos obter as sensibilidades com relação à perda de retorno de entrada e de saída, e ao ganho. Sendo assim,

$$\frac{\partial (|s_{ik}|_{dB})}{\partial \phi_l} = \frac{20}{\ln 10} \operatorname{Re} \left[\frac{1}{s_{ik}} \frac{\partial s_{ik}}{\partial \phi_l} \right] \quad (3.4-15)$$

onde :

$$s_{ik} = |s_{ik}| e^{j\theta_{ik}} \quad (3.4-16)$$

Para evitar valores não-práticos nos elementos de circuito que sofrem otimização, é necessário impor restrições, confinando os valores destes elementos numa região de interesse. Para tal, foi definido um parâmetro auxiliar, através da seguinte transformação

$$\phi_i^* = \ln \left[\frac{\phi_i - \phi_{li}}{\phi_{ui} - \phi_i} \right] \quad (3.4-17)$$

onde :

$$\phi_i = \phi_{li} + (\phi_{ui} - \phi_{li}) \frac{e^{\phi'_i}}{1 + e^{\phi'_i}} \quad (3.4-18)$$

$$\frac{\partial \phi_i}{\partial \phi'_i} = (\phi_{ui} - \phi_{li}) \frac{e^{\phi'_i}}{(1 + e^{\phi'_i})^2} \quad (3.4-19)$$

Os parâmetros ϕ_{ui} e ϕ_{li} representam os valores máximos e mínimos, respectivamente, que o parâmetro do circuito ϕ_i pode assumir.

Dois métodos de otimização, com e sem o uso de derivadas, podem ser utilizados no programa OTIMO. No método com o cálculo de derivadas foi utilizado o algoritmo de Fletcher-Powell [7] para a otimização multi-dimensional, combinado com o método "quadratic line search", para a busca de um mínimo unidimensional. Para a otimização sem o uso de derivadas foi utilizado o algoritmo "pattern search" [8].

3.4.1 Projeto do Circuito 1 : AD710 (MESFET)

O circuito 1 consiste de um AD com um arranjo unidimensional de 4 FETs, tipo MESFET de GaAs NE710 (NEC), em chip. O circuito do AD710 está ilustrado na Fig. 3.2-1(b), para $n = 4$. Os FETs foram caracterizados pelos parâmetros-S e de ruído, listados no Apêndice D, com polarização de $V_{DS} = 3$ V e $I_{DS} = 10$ mA (baixo ruído), e uma indutância de fonte $L_s = 0,027$ nH. No AD710 a indutância L_s utilizada foi de 0,097 nH. Os parâmetros utilizados para a formulação da função objetiva, a fim de aproximar o desempenho desejado para o AD710, são

Ganho ($8,5 \pm 0,5$ dB) :

$$W_{u21}(f_s) = W_{l21}(f_s) = 1$$

$$|s_{21}^u(f_s)| = 9 \text{ dB (limite superior)}$$

$$|s_{21}^l(f_s)| = 8 \text{ dB (limite inferior)}$$

Perda de Retorno de Entrada (≤ -10 dB) :

$$W_{u11}(f_s) = 1$$

$$W_{l11}(f_s) = 0$$

$$|s_{11}^u(f_s)| = -10 \text{ dB (limite superior)}$$

Perda de Retorno de Saída (≤ -10 dB) :

$$W_{u22}(f_s) = 1$$

$$W_{l22}(f_s) = 0$$

$$|s_{22}^u(f_s)| = -10 \text{ dB (limite superior)}$$

onde :

$f_s \in [0,01; 0,1; 0,5; 1,0; 1,5; 2,0; 3,0; \dots ; 12,0]$, em GHz

Utilizando a função objetiva acima, e após submetermos o circuito do AD710 à otimização, obtemos os valores dos elementos distribuídos do AD com ligações não idênticas (LNI). Estes resultados estão resumidos na Tabela 3.4-1.

TABELA 3.4-1

Valores dos Elementos do Circuito 1 (AD710) Obtidos Via Otimização

i	Z_{gi} (Ω)	θ_{gi} (graus)	Z_{di} (Ω)	θ_{di} (graus)	Z_{Di} (Ω)	θ_{Ii} (graus)
1	100	15,7 (10)	100	18,8 (15)	100	58,3 (10)
2	115	28,6 (26)	115	34,7 (26)	100	61,6 (10)
3	115	31,2 (26)	115	51,7 (26)	100	66,0 (10)
4	115	29,6 (26)	115	36,1 (26)	100	64,4 (10)
5	100	17,8 (15)	100	16,3 (10)		

i	Z_{Ii} (Ω)	θ_{Ii} (graus)	Z_{oi} (Ω)	θ_{oi} (graus)
1	70	64,7 (5)	70	57,6 (5)
2	85	15,8 (5)	85	18,0 (5)

R_g (Ω)	R_d (Ω)
34	71

Obs. : As impedâncias Z_{gi} , Z_{di} , Z_{Ii} e Z_{oi} não foram submetidas à otimização.

Os comprimentos elétricos θ_{gi} , θ_{di} , θ_{Ii} , θ_{oi} e θ_{Di} foram submetidos à otimização, com restrições nos seus valores. Os limites superiores foram de 100 graus, exceto para θ_{Di} , que foi de 75 graus. Os limites inferiores, também em graus, estão indicados nos valores entre parêntesis, na tabela acima. Estes limites irão garantir a realizabilidade das linhas, no Cap. 4. Os comprimentos elétricos da tabela acima ocorrem para a frequência de 15 GHz.

Os resistores também foram submetidos à otimização com seus

valores limitados na faixa de 30 a 100 Ω .

Na Fig. 3.4-1 se encontram os resultados finais obtidos após a otimização do ganho, da perda de retorno de entrada e de saída, e da figura de ruído do circuito 1 (AD710).

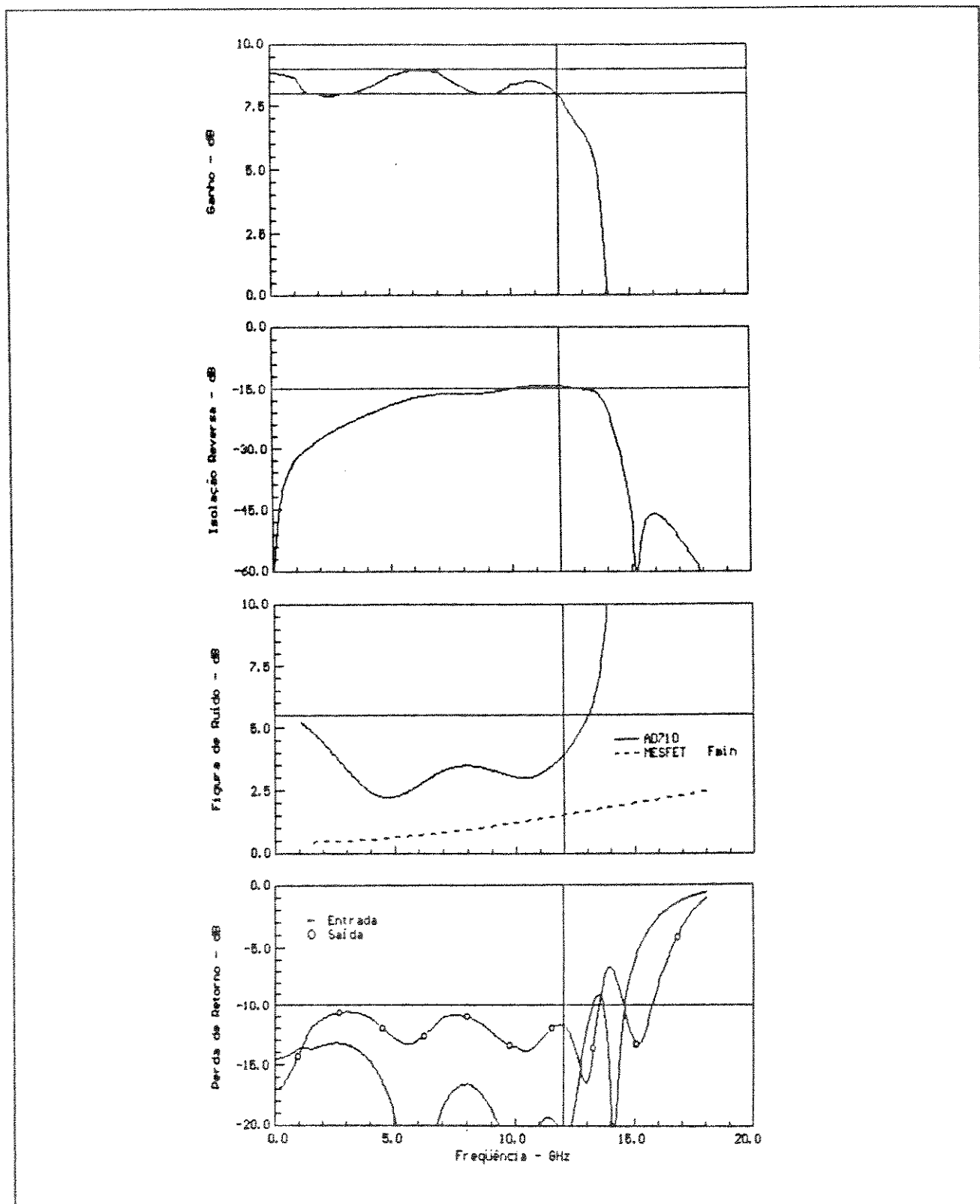


Fig. 3.4-1 Ganho, isolação reversa, figura de ruído, perda de retorno de entrada e de saída para um AD de 4 estágios utilizando o MESFET NE71000.

3.4.2 Projeto do Circuito 2 : AD321 (HEMT)

O circuito 2 consiste de um AD num arranjo unidimensional de 4 FETs, tipo HEMT de AlGaAs/GaAs NE321 (NEC), em chip. O circuito do AD321 é ilustrado na Fig. 3.2-1(b), para $n = 4$. Os FETs foram caracterizados pelos parâmetros-S e de ruído, listados no Apêndice C, com polarização de $V_{DS} = 2$ V e $I_{DS} = 10$ mA (baixo ruído), e uma indutância de fonte $L_s = 0,027$ nH. No AD321 a indutância L_s utilizada foi de 0,097 nH. Os valores utilizados para a formulação da função objetiva, a fim de aproximar o desempenho desejado para o AD321, são

Ganho ($8,5 \pm 0,5$ dB) :

$$W_{u21}(f_s) = W_{l21}(f_s) = 1$$

$$|S_{21}^u(f_s)| = 9 \text{ dB (limite superior)}$$

$$|S_{21}^l(f_s)| = 8 \text{ dB (limite inferior)}$$

Perda de Retorno de Entrada (≤ -10 dB) :

$$W_{u11}(f_s) = 1$$

$$W_{l11}(f_s) = 0$$

$$|S_{11}^u(f_s)| = -10 \text{ dB (limite superior)}$$

Perda de Retorno de Saída (≤ -10 dB) :

$$W_{u22}(f_s) = 1$$

$$W_{l22}(f_s) = 0$$

$$|S_{22}^u(f_s)| = -10 \text{ dB (limite superior)}$$

onde :

$f_g \in [0,01; 0,1; 0,5; 1,0; 1,5; 2,0; 3,0; \dots ; 17,0]$, em GHz.

Utilizando a função objetiva acima, e após submetermos o circuito do AD321 à otimização, obtemos os valores dos elementos distribuídos desse circuito do AD com ligações não idênticas (LNI). Estes resultados estão resumidos na Tabela 3.4-2.

TABELA 3.4-2

Valores dos Elementos do Circuito 2 (AD321) Obtidos Via Otimização

i	Z_{gi} (Ω)	θ_{gi} (graus)	Z_{di} (Ω)	θ_{di} (graus)	Z_{Di} (Ω)	θ_{Ii} (graus)
1	100	10,1 (10)	100	15,7 (10)	100	63,9 (10)
2	115	29,0 (29)	115	42,9 (29)	100	38,3 (10)
3	115	38,7 (29)	115	52,9 (29)	100	69,9 (10)
4	115	29,6 (29)	115	29,6 (29)	100	70,0 (10)
5	100	15,0 (10)	100	10,3 (10)		

i	Z_{Ii} (Ω)	θ_{Ii} (graus)	Z_{oi} (Ω)	θ_{oi} (graus)
1	70	66,5 (10)	70	66,9 (10)
2	85	10,6 (10)	85	24,0 (10)

R_g (Ω)	R_d (Ω)
34	63

Obs. : As impedâncias Z_{gi} , Z_{di} , Z_{Ii} e Z_{oi} não foram submetidas à otimização.

Os comprimentos elétricos θ_{gi} , θ_{di} , θ_{Ii} , θ_{oi} e θ_{Di} foram submetidos à otimização com restrições nos seus valores. Os limites superiores foram de 100 graus, exceto para θ_{Di} , que foi de 70 graus. Os limites inferiores, também em graus, estão indicados nos valores entre parêntesis, na tabela acima. Estes limites irão garantir a realizabilidade das linhas, no Cap. 4. Os comprimentos elétricos da tabela acima ocorrem para a frequência de 20 GHz.

Os resistores também foram submetidos à otimização com seus

valores limitados na faixa de 30 a 100 Ω .

Na Fig. 3.4-2 se encontram os resultados finais obtidos após a otimização do ganho, da perda de retorno de entrada e de saída, e da figura de ruído do circuito 2 (AD321).

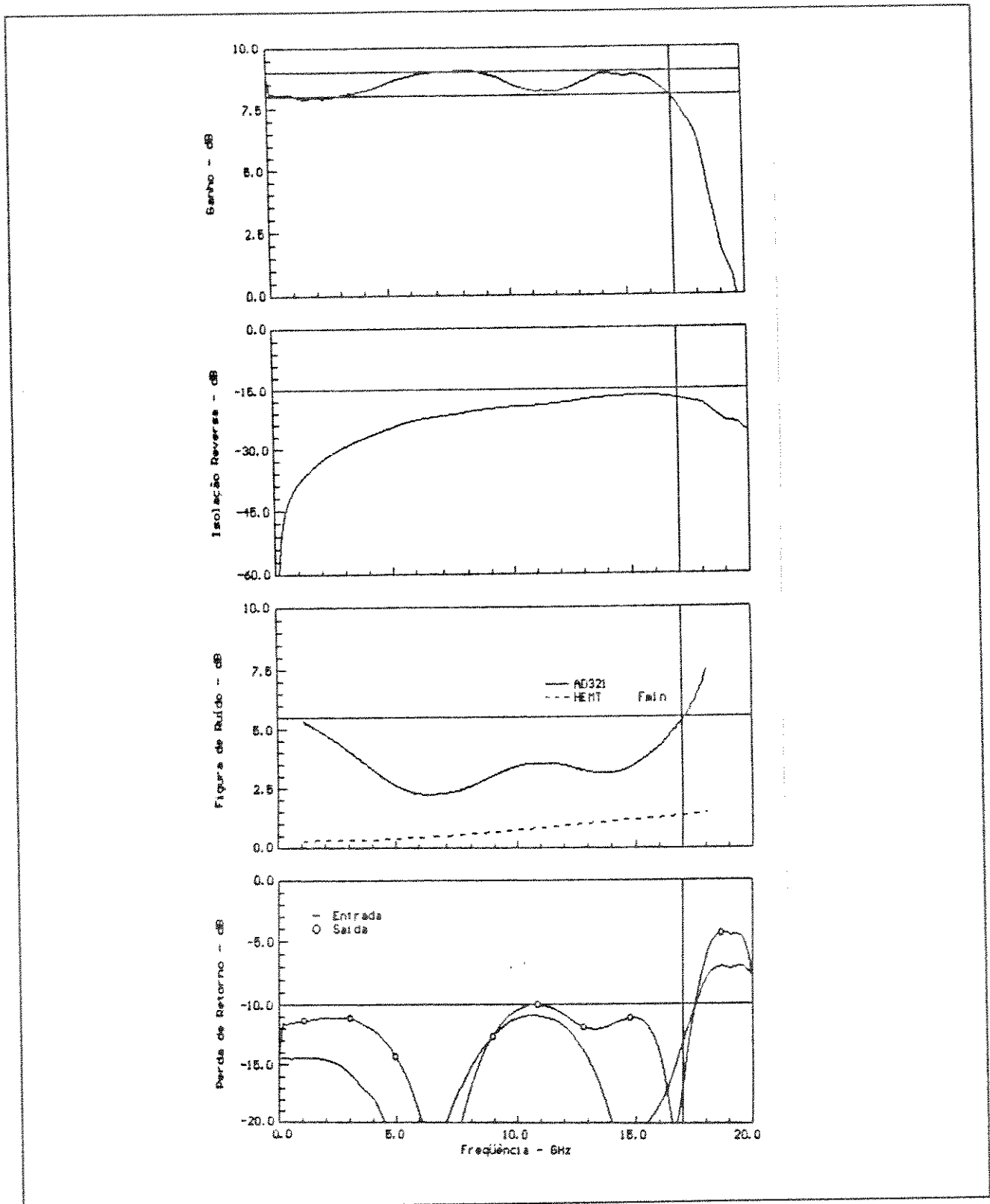


Fig. 3.4-2 Ganho, isolamento reversa, figura de ruído, perda de retorno de entrada e de saída para um AD de 4 estágios utilizando o HEMT NE32100.

Referências

- 3.1 O. P. PAIXÃO E R. F. SOUZA, *ANA e OTIMO - Programas para Análise e Otimização de Circuitos Integrados de Microondas*, Relatório Técnico RT-184, Pub. FEE no. 008/90, Março 1990.
- 3.2 V. RIZZOLI E A. LIPPARINI, "Computer-aided noise analysis of linear multiport networks of arbitrary topology", *IEEE Trans. Microwave Theory Tech.*, vol. MTT-33, no. 12, pp. 1507-1512, Dezembro 1985.
- 3.3 H. ROTHE E W. DAHLKE, "Theory of noise fourpoles", *Proc. IRE*, vol. 44, pp. 811-818, Junho 1956.
- 3.4 O. P. PAIXÃO, R. F. SOUZA E L. C. KRETLY, "Using inductive series feedback to stabilize microwave distributed amplifiers with high gain FET's : a new design approach, submetido à publicação na *Electron. Lett.*
- 3.5 C. CHARALAMBOUS E J. W. BANDLER, "New algorithms for networks optimization", *IEEE Trans. Microwave Theory Tech.*, vol. MTT-21, no. 12, pp. 815-818, Dezembro 1973.

CAPÍTULO 4

IMPLEMENTAÇÃO E RESULTADOS EXPERIMENTAIS

OBJETIVOS

São apresentadas as técnicas utilizadas para a realização, na forma híbrida, dos circuitos dos AD710 e AD321, utilizando linhas de microfita, para a realização das linhas de porta e de dreno, e resistores de filme fino, para realização das resistências das terminações de porta e de dreno. Também são apresentados o lay-out dos ADs e o esquema das soldas de fios dos contatos de porta, de dreno e de fonte dos FETs. Finalmente, resultados experimentais são apresentados e comparados com os resultados teóricos.

4.1 Implementação dos Circuitos AD710 e AD321

4.1.1 Síntese das Linhas de Microfita

4.1.2 Dimensionamento dos Resistores das Terminações

4.1.3 Lay-Out dos ADs

4.1.4 Soldas de Fios dos Contatos dos FETs

4.1.5 Polarização dos FETs

4.2 Resultados Experimentais dos Circuitos AD710 e AD321

4.1 Implementação dos Circuitos AD710 e AD321.

Na Fig. 4.1-1, é apresentado o esquema geral do circuito utilizado no projeto do AD710 e do AD321.

Descrição dos Componentes do Circuito :

- LT_{I1} a LT_{I3} : seções da linha de transmissão para adaptação da entrada
 TA_{I1} : toco em aberto para adaptação da entrada
 C_I e L_I : capacitor de bloqueio CC e a indutância de fio de solda

 LT_{O1} a LT_{O3} : seções da linha de transmissão para adaptação da saída
 TA_{O1} : toco em aberto para adaptação da saída
 C_O e L'_O : capacitor de bloqueio CC e a indutância do fio de solda

 LT_{g1} a LT_{g5} : seções da linha de transmissão de porta
 LT_{d1} a LT_{d5} : seções da linha de transmissão de dreno
 TA_{D1} a TA_{D4} : tocos em aberto de dreno
FET#1 a FET#4 : MESFETs de GaAs de $0,3 \times 300 \mu\text{m}$ NE71000 (AD710)
HEMTs de AlGaAs/GaAs de $0,3 \times 200 \mu\text{m}$ NE32100 (AD321)

 L_i , L_o e L_s : indutâncias das soldas de fios dos contatos de porta, dreno e fonte dos FETs.

 R_g , L_g e C_g : resistor da terminação de porta, e sua indutância e capacitância parasitas

 LT_{pg1} e LT_{pg2} : seções da linha de transmissão da polarização de porta
 C_{pg1} e C_{pg2} : capacitores de passagem de RF
 L_{pg1} e L_{pg2} : indutância dos fios de solda de C_{pg1} e C_{pg2}

 R_d , L_d e C_d : resistor da terminação de dreno, e sua indutância e capacitância parasitas

 LT_{pd1} a LT_{pd3} : seções de linha de transmissão de polarização de dreno
 C_{pg1} a C_{pg3} : capacitores de passagem de RF
 L_{pd1} e L_{pd2} : indutância dos fios de solda de C_{pd1} e C_{pd2}

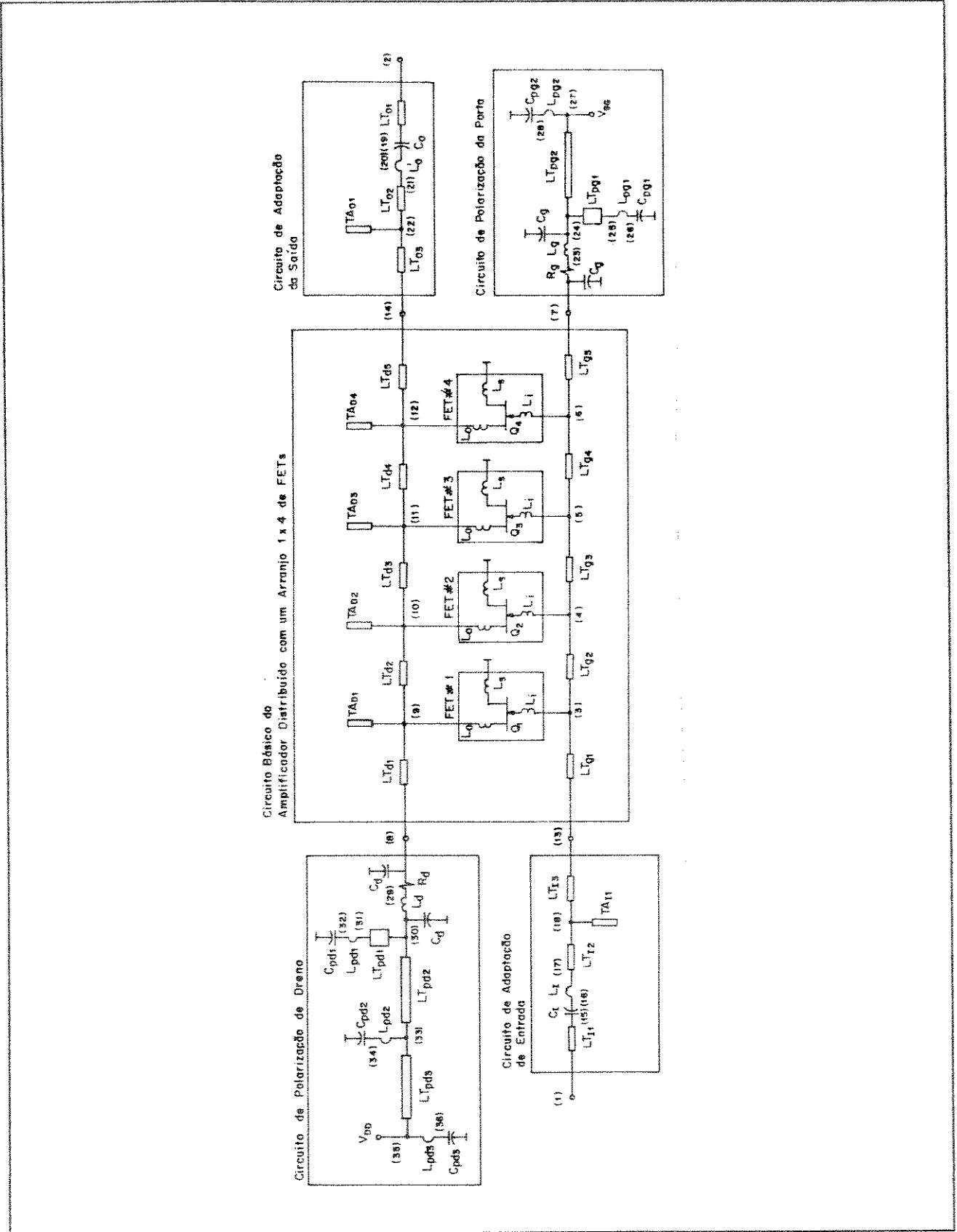


Fig. 4.1-1 Esquema geral para o AD710 e o AD321.

4.1.2 Síntese das Linhas de Microfita

As linhas de transmissão utilizadas no circuito geral dos ADs, ilustrado na Fig. 4.1-1, são realizadas na forma de microfita. Para tal, é necessário calcularmos as dimensões das linhas de microfita, a fim de obtermos a impedância característica e o comprimento elétrico desejado, para cada seção de linha de transmissão do circuito da Fig. 4.1-1, já calculadas no Cap. 3.

A seguir serão apresentadas as fórmulas utilizadas para o cálculo das linhas de microfita, Fig. 4.1-2(a), com seus resultados resumidos na Tabela 4.1-1.

Cálculo da largura das linhas [1] :

$$W = \begin{cases} \frac{8he^A}{e^{2A}-1}, & \text{para } Z_o \geq 44-2\epsilon_r \\ \frac{2h}{\pi} \left\{ B-1 - \ln(B-1) + \frac{\epsilon_r-1}{2\epsilon_r} \left[\ln(B-1) + 0,39 - \frac{0,61}{\epsilon_r} \right] \right\}, & \text{para } Z_o \leq 44-\epsilon \end{cases} \quad (4.1-1)$$

onde :

$$A = \frac{Z_o}{60} \left(\frac{\epsilon_r + 1}{2} \right)^{1/2} + \frac{\epsilon_r - 1}{\epsilon_r + 1} \left(0,23 + \frac{0,11}{\epsilon_r} \right) \quad (4.1-2)$$

$$B = \frac{60\pi^2}{Z_o \sqrt{\epsilon_r}} \quad (4.1-3)$$

Cálculo do comprimento das linhas :

$$L = \frac{\theta_o}{360 \sqrt{\epsilon_{ref}}} \lambda_o \quad (4.1-4)$$

Circuito 1 (AD710) - $\lambda_o = 20 \text{ mm @ } 15 \text{ GHz}$

Circuito 2 (AD321) - $\lambda_o = 15 \text{ mm @ } 20 \text{ GHz}$

Cálculo da constante dielétrica efetiva [2] :

$$\epsilon_{\text{ref}} = \frac{\epsilon_r + 1}{2} + \frac{\epsilon_r - 1}{2} \left[1 + \frac{10h}{W} \right]^{-ab} \quad (4.1-5)$$

onde :

$$a = 1 + \frac{1}{49} \ln \left\{ \frac{(W/h)^4 + [W/(52h)]^2}{(W/h)^4 + 0,432} \right\} + \frac{1}{18,7} \ln \left[1 + \left(\frac{W}{18,1h} \right) \right] \quad (4.1-6)$$

$$b = 0,564 \left(\frac{\epsilon_r - 0,9}{\epsilon_r + 3} \right)^{-0,053} \quad (4.1-7)$$

Correção de fim de linha para os tocos em aberto [1] :

$$\frac{\Delta l_{\text{oc}}}{h} = 0,412 \left(\frac{\epsilon_{\text{ref}} + 0,3}{\epsilon_{\text{ref}} - 0,258} \right) \left(\frac{W/h + 0,264}{W/h + 0,8} \right) \quad (4.1-8)$$

Dados do Substrato : Alumina (Al_2O_3)

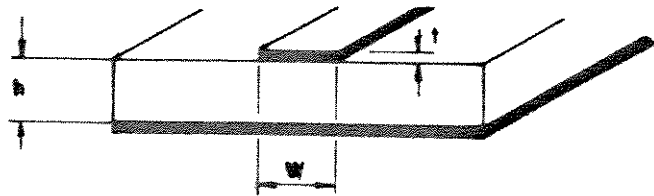
$$\epsilon_r = 9,7$$

$$h = 635 \mu\text{m} \text{ (espessura)}$$

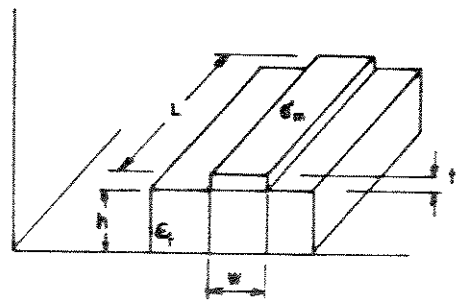
TABELA 4.1-1
Dimensões das Linhas de Microfita

	Circuito 1 - AD710				Circuito 2 - AD321			
	Z_0	θ_0	W	L	Z_0	θ_0	W	L
LT _{I1}	50	-	625	-	50	-	625	-
LT _{I2}	50	-	625	-	50	-	625	-
LT _{I3}	70	64,7	283	1283	70	66,5	283	952
TA _{I1}	85	15,8	158	357	85	10,6	158	180
LT _{O1}	50	-	625	-	50	-	625	-
LT _{O2}	50	-	625	-	50	-	625	-
LT _{O3}	70	57,6	283	1287	70	66,9	283	958
TA _{O1}	85	18,0	158	407	85	24,0	158	407
LT _{G1}	100	15,7	50	358	100	10,1	50	173
LT _{G2}	115	28,6	50	657	115	29,0	50	500
LT _{G3}	115	31,2	50	717	115	38,7	50	667
LT _{G4}	115	29,6	50	680	115	29,6	50	510
LT _{G5}	100	17,8	88	406	100	15,0	88	257
LT _{D1}	100	18,8	88	429	100	15,7	88	269
LT _{D2}	115	34,7	50	798	115	42,9	50	740
LT _{D3}	115	51,7	50	1189	115	52,9	50	912
LT _{D4}	115	36,1	50	830	115	29,6	50	510
LT _{D5}	100	16,3	88	372	100	10,3	88	176
TA _{D1}	100	58,3	88	1208	100	63,9	88	1094
TA _{D2}	100	61,6	88	1284	100	38,3	88	656
TA _{D3}	100	66,0	88	1384	100	69,9	88	1074
TA _{D4}	100	64,4	88	1347	100	70,0	88	1076
LT _{pg1}	79	2,2	200	50	79	3,0	200	50
LT _{pg2}	124	103,8	35	2393	124	100,0	35	1729
LT _{pd1}	79	2,2	200	50	79	3,0	200	50
LT _{pd2}	124	207,6	35	4786	124	200,0	35	3458
LT _{pd3}	124	103,8	35	2393	124	100,0	35	1729

Unidades : Z_0 em ohms, θ_0 em graus, W e L em micrometro.



(a)



(b)

Fig. 4.1-2 Configuração (a) da linha de microfita e (b) do resistor filme fino.

4.1.2 Dimensionamento dos Resistores das Terminações

Os resistores das terminações de porta e de dreno, foram realizados utilizando a técnica de filme fino, depositado sobre o substrato de alumina. A estrutura dos resistores de filme fino é ilustrada na Fig. 4.1-2(b). Nesta figura, temos que

σ_m = condutividade do filme, em unid. de comprimento/ohms

t = espessura do filme, em unid. de comprimento

ρ_s = resistência do filme por quadrado, em ohms

A seguir são apresentadas as fórmulas utilizadas para o dimensionamento destes resistores, com seus resultados resumidos na Tabela 4.1-2.

$$R = \frac{1}{\sigma_m} \frac{L}{W \cdot t} = \left(\frac{1}{\sigma_m t} \right) \frac{L}{W} = \rho_s \frac{L}{W} \quad (4.1-9)$$

onde :

$$\rho_s^{-1} = \sigma_m t \quad (4.1-10)$$

$$\therefore L = \frac{R}{\rho_s} W \quad (4.1-11)$$

Filme fino de NiCr utilizado : $\rho_s = 50 \Omega/\square$

TABELA 4.1-2

Dimensões dos Resistores de Filme Fino

	R_g	W	L	R_d	W	L
AD710	34	88	60	71	88	124
AD321	34	88	60	63	88	111

Unidades : R_g e R_d em ohms, e W e L em micrometro.

4.1.3 Lay-Out dos ADs

Nas Figs. 4.1-3 e 4.1-4 são apresentados os lay-out dos circuitos AD710 e AD321, respectivamente. Para a realização dos circuitos foi utilizado o processo de foto-redução semelhante ao utilizado na fabricação de circuitos eletrônicos integrados. Inicialmente, foi editado os circuitos do AD710 e AD321, através do programa de edição dinâmica de chips (EDCHIP) [3]. Ainda utilizando o EDCHIP foram gerados arquivos no padrão CIF (Caltech Intermediate Formula), sendo estes arquivos transformados no padrão utilizado pelo coordenatógrafo, para obtenção das coordenadas necessárias para o corte das máscaras em rubylith.

Uma vez obtidas máscaras em rubylith, foi realizado um processo de corrosão seletiva para a implementação das linhas de microfita e dos resistores de filme fino. As linhas de microfita são de ouro, engrossadas via " sputtering ", com espessura aproximada de $0,3 \mu\text{m}$. Para a fixação do ouro sobre a alumina foi depositada uma fase de NiCr. O resistores de filme fino foram obtidos removendo-se o ouro existente sobre a camada de NiCr.

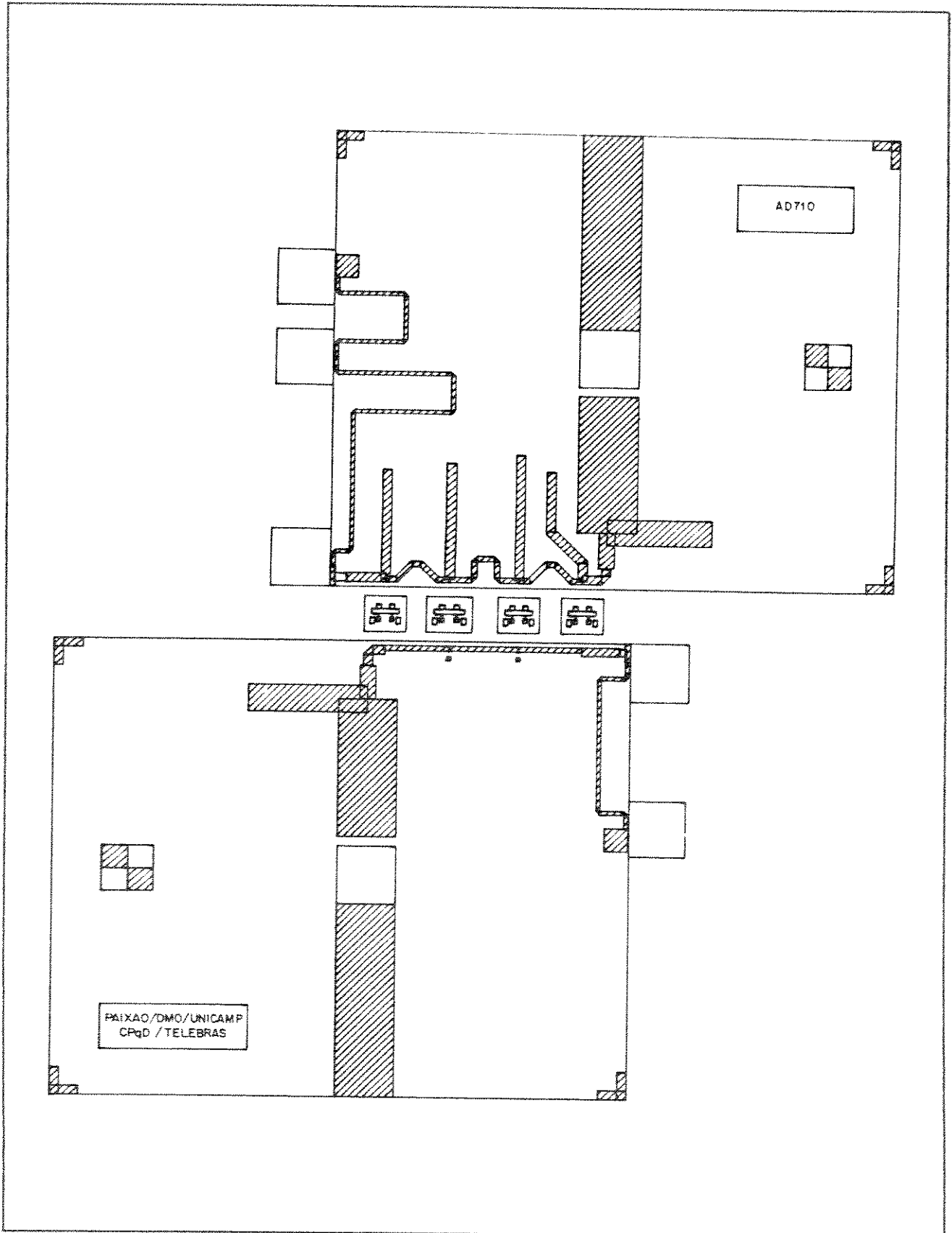


Fig. 4.1-3 Lay-out do AD710.

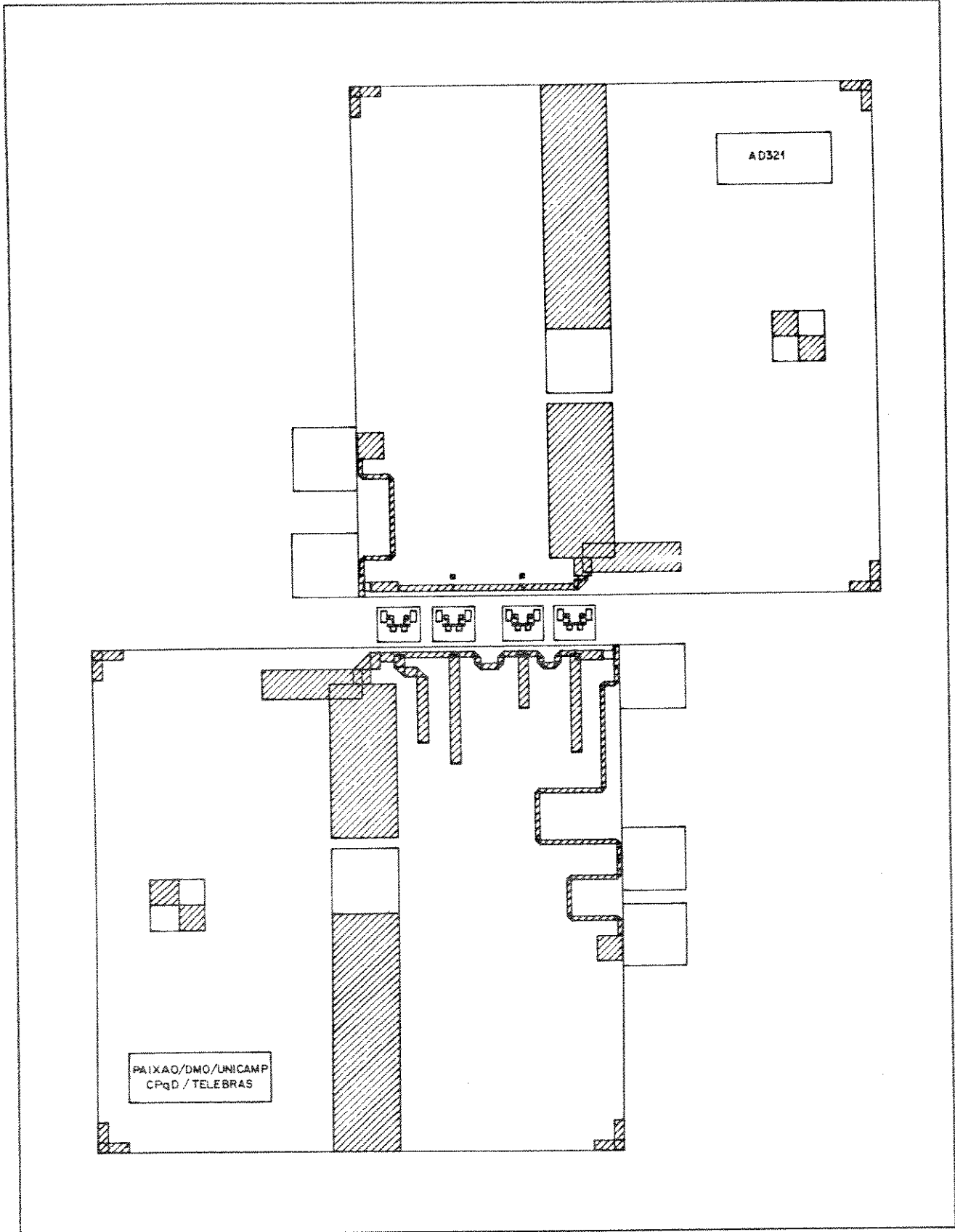


Fig. 4.1-4 Lay-Out do AD321.

4.1.4 Soldas de Fios dos Contatos do FET.

Uma das etapas mais críticas no projeto dos ADs na forma híbrida é soldas de fios dos contatos de porta, de dreno e de fonte dos FETs. No projeto dos ADs o comprimento dos fios dos contatos de porta, de dreno, e de fonte, devem estar em torno dos valores nominais, a fim de não reduzir a frequência de corte do AD, e garantir sua estabilidade.

Nas Figs. 4.1-5 e 4.1-6 são ilustrados os esquemas utilizados para solda dos fios dos FETs. A fórmula utilizada no cálculo da indutância associada aos fios de solda, é dada por [4]

$$L = 2 \times 10^{-4} \left[\ln \left(\frac{4l}{d} \right) - 1 \right] \quad (4.1-12)$$

A seguir são apresentados os valores nominais do comprimento dos fios de solda, dos circuitos AD710 e AD321. Os valores das indutâncias L_i , L_o e L_s foram utilizados nas análises teóricas desenvolvidas neste trabalho, porém não representam os valores reais obtidos na montagem.

AD710 :

$$2 \text{ Fios de Solda de } l_i = 369 \mu\text{m} - L_i = 0,252/2 = 0,126 \text{ nH}$$

$$2 \text{ Fios de Solda de } l_o = 270 \mu\text{m} - L_o = 0,168/2 = 0,084 \text{ nH}$$

$$2 \text{ Fios de Solda de } l_s = 302 \mu\text{m} - L_s = 0,194/2 = 0,097 \text{ nH}$$

AD321 :

$$2 \text{ Fios de Solda de } l_i = 321 \mu\text{m} - L_i = 0,210/2 = 0,105 \text{ nH}$$

$$2 \text{ Fios de Solda de } l_o = 292 \mu\text{m} - L_o = 0,186/2 = 0,093 \text{ nH}$$

$$2 \text{ Fios de Solda de } l_s = 302 \mu\text{m} - L_s = 0,194/2 = 0,097 \text{ nH}$$

$d = 17,8 \mu\text{m}$ (diâmetros dos fios de solda de Au)

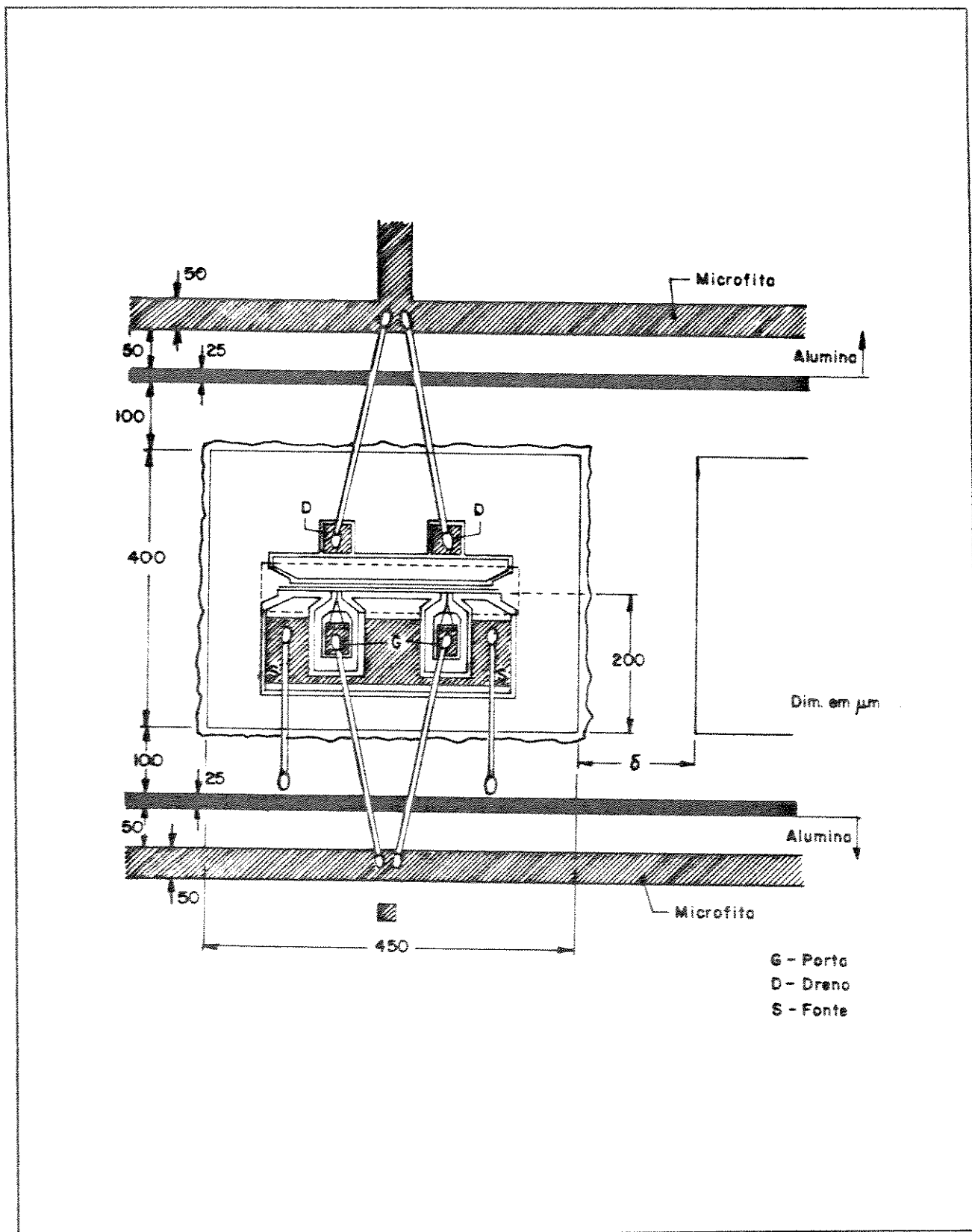


Fig. 4.1-5 Detalhe das soldas de fios do MESFET NE71000, utilizadas no circuito do AD710.

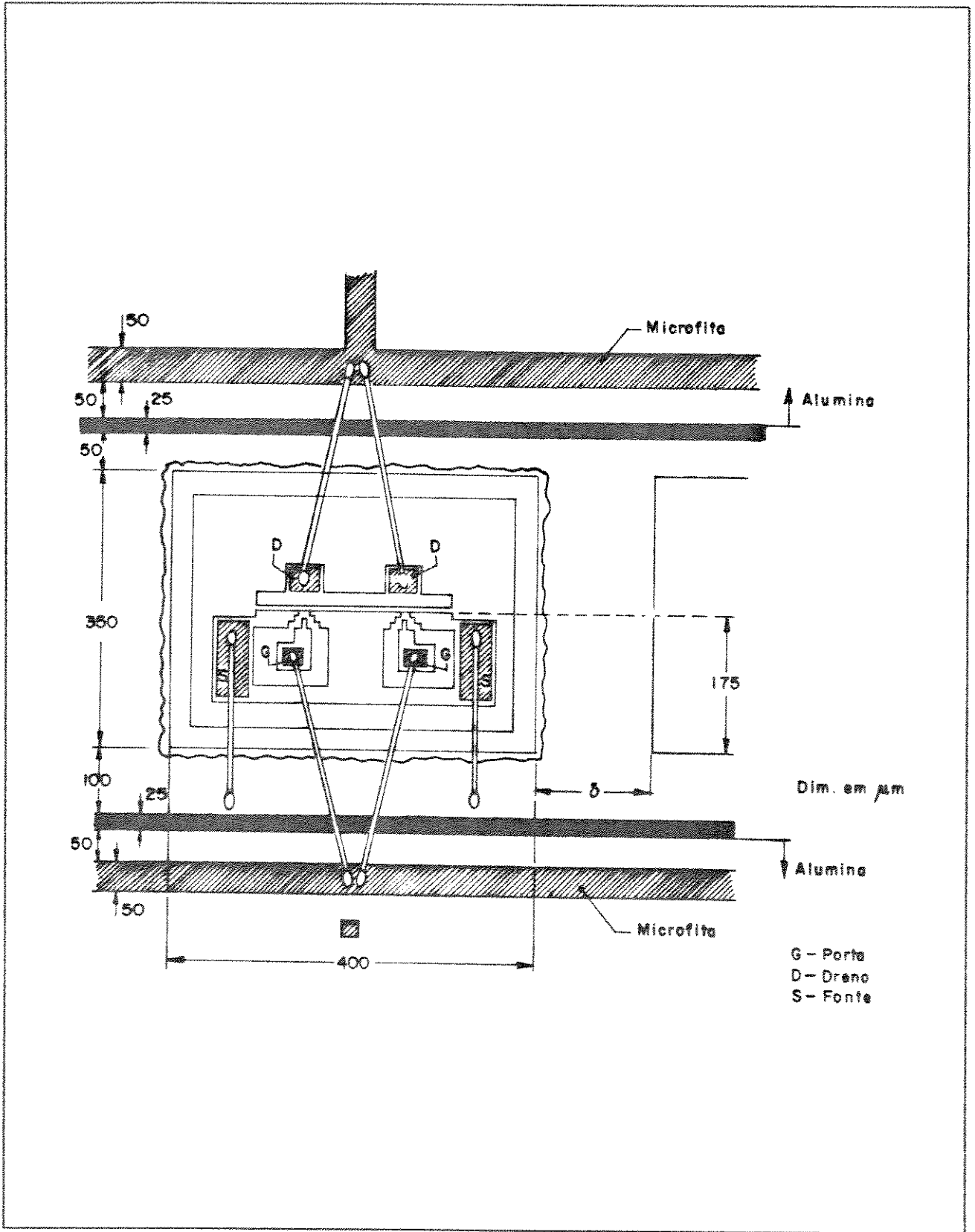


Fig. 4.1-6 Detalhe das soldas de fios do HEMT NE32100, utilizadas no circuito do AD321.

4.1.5 Polarização dos FETs

A polarização dos FETs é feita, nos dois ADs, de acordo com esquema apresentado na Fig. 4.1-7. Deste circuito, podemos observar que a reta de carga é dada por

$$V_{DD} = 4 R_d I_{DS} + V_{DS} \quad (4.1-10)$$

Sendo assim, para os FETs utilizados nos AD710 e AD321, temos que

NE710 - ponto de polarização : $I_{DS} = 25\% I_{DSS} = 10 \text{ mA}$ (Baixo Ruído)
 $V_{DS} = 3 \text{ V}$

$$R_d = 71,64 \ \Omega$$

$$V_{DD} = 5,87 \text{ V}$$

NE321 - ponto de polarização : $I_{DS} = 30\% I_{DSS} = 10 \text{ mA}$ (Baixo Ruído)
 $V_{DS} = 2 \text{ V}$

$$R_d = 63,34 \ \Omega$$

$$V_{DD} = 4,53 \text{ V}$$

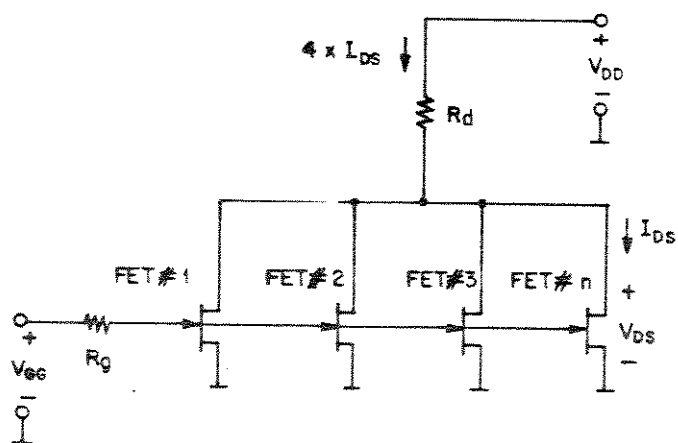


Fig. 4.1-7 Esquema utilizado para a polarização dos FETs do AD710 e do AD321.

4.2 Resultados Experimentais dos Circuitos AD710 e AD321

Os parâmetros-S dos circuitos AD710 e AD321, foram medidos utilizando o analisador de redes HP8510, numa faixa de frequência de 45 MHz a 15 GHz. Os resultados teóricos e experimentais, para os ADs, se encontram nas Figs. 4.2-1 e 4.2-2.

A redução no ganho medido dos ADs, em relação ao calculado, é da ordem de 3 dB para o AD710 e de 2 dB para o AD321. Esta diferença no ganho pode ser atribuída à variação no parâmetro s_{21} dos FETs, fornecido pelo fabricante em relação ao seu valor prático. Ainda com relação às curvas de ganho, podemos observar uma redução na faixa de passagem dos ADs, podendo este fato estar associado ao comprimento excessivo dos fios de solda dos contatos de porta, de dreno, e de fonte, observados após a montagem do circuito.

As perdas de retorno de entrada e de saída medidas do AD710 e do AD321, apresentaram valores melhores que -10 dB, na faixa de passagem de 100 MHz a 15 GHz, exceto pela perda de retorno de saída que apresentou valores máximo de -8 dB em torno de 6,5 GHz. Estes resultados, possibilitam a utilização em cascata destes ADs, para o aumento do ganho.

A isolamento reversa dos ADs esteve sempre melhor que -18 dB, em toda faixa de medida de 45 MHz a 15 GHz.

Nas simulações dos circuitos dos ADs por computador, para obtenção dos resultados teóricos, não foram considerados os seguintes fatores :

- (a) dispersão em frequência das linhas de microfita,
- (b) descontinuidades e desvios nos comprimentos das linhas,
- (c) erros no comprimento e na localização das soldas de fios dos contatos dos FETs,
- (d) desvios nos parâmetros típicos dos transistores, e
- (e) perdas associadas às linhas de microfita.

Finalmente, resumindo os resultados experimentais, temos que :

AD710 :

$$|s_{21}| = 5,6 \pm 1,2 \text{ dB}$$

$$|s_{11}| \leq -10 \text{ dB}$$

$$|s_{22}| \leq -7,5 \text{ dB}$$

$$|s_{12}| \leq -19 \text{ dB}$$

entre 100 MHz a 10 GHz.

AD321 :

$$|s_{21}| = 6,6 \pm 1,2 \text{ dB}$$

$$|s_{11}| \leq -10 \text{ dB}$$

$$|s_{22}| \leq -10 \text{ dB}$$

$$|s_{12}| \leq -18 \text{ dB}$$

entre 100 MHz a 13 GHz.

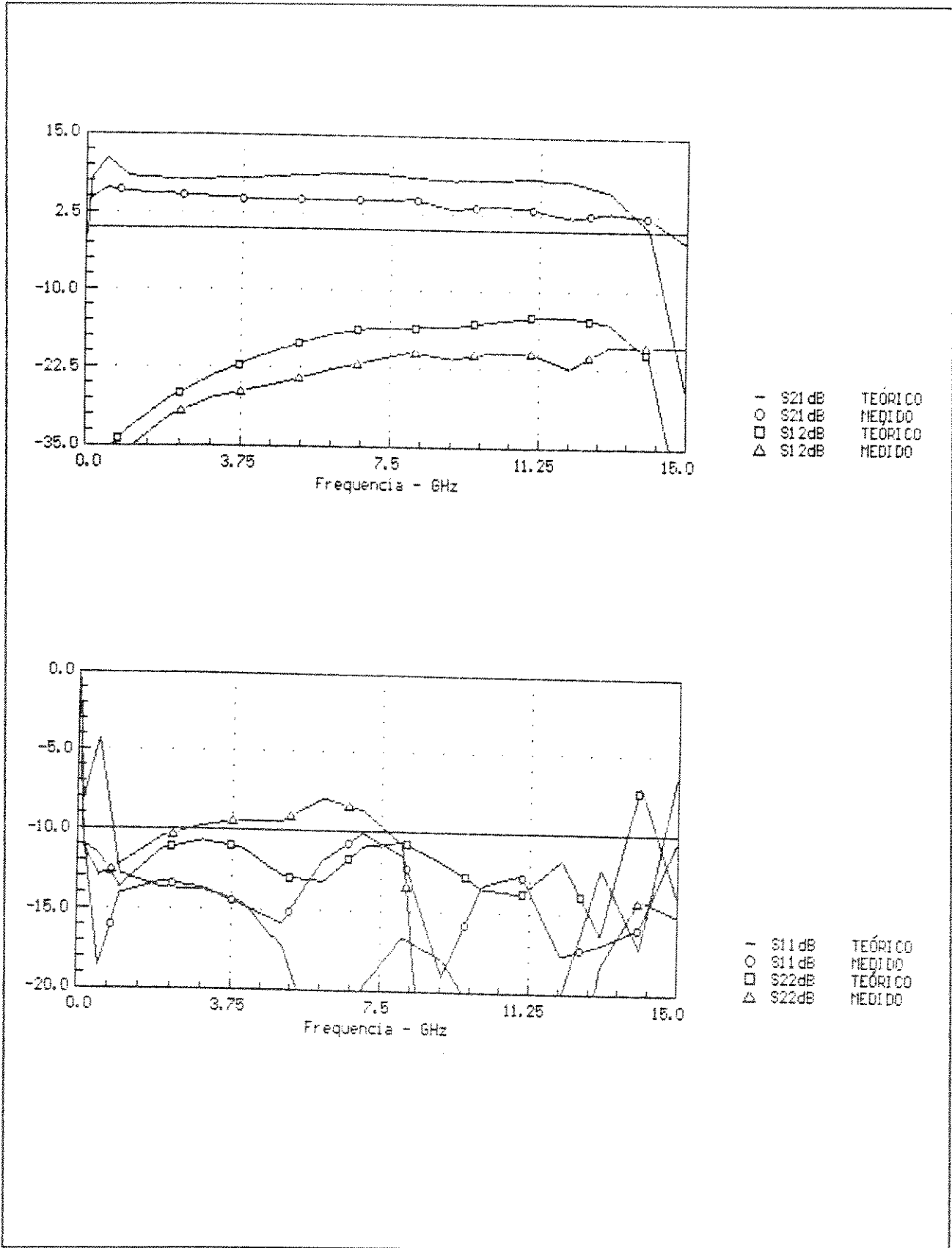


Fig. 4.2-1 Parâmetros-S calculados e medidos para o AD710.

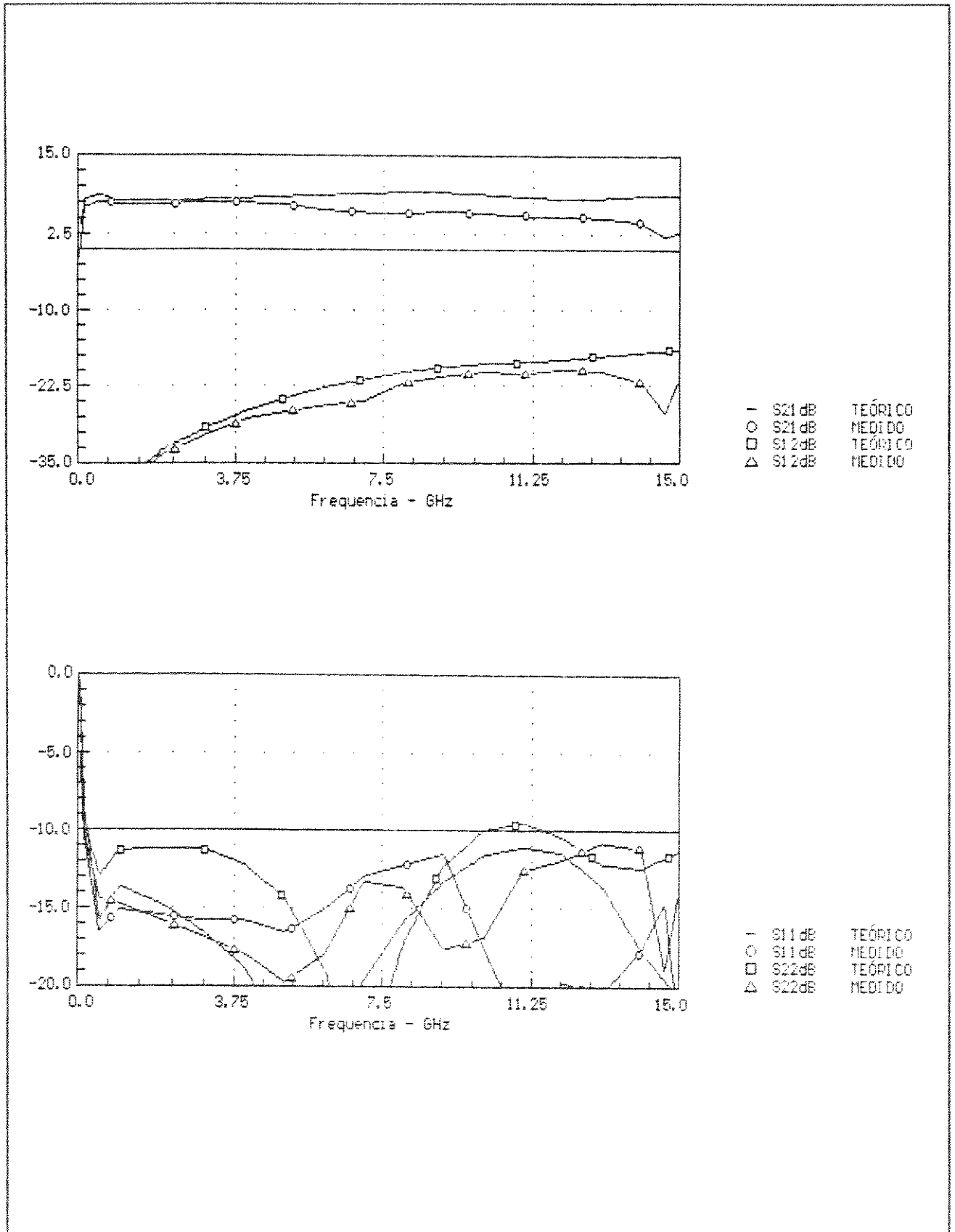


Fig. 4.2-2 Parâmetros-S calculados e medidos para o AD321.

Referências

- 4.1 K. C. GUPTA, R. GARG E I. J. BAHL, *Microstrip Lines and Slotlines*, Artech House, Inc., 1979.
- 4.2 R. K. HOFFMANN, *Handbook of Microwave Integrated Circuits*, Artech House, Inc., 1987.
- 4.3 D. A. MOREIRA, *EDCHIP - Manual do Sistema Dinâmico de Edição de Chips (Versão 3.X)*, LED/UNICAMP, 11 de Novembro de 1989.
- 4.4 J. V. DILORENZO E D. D. KHANDELWAL, *GaAs FET Principles and Technology*, Artech House, Inc., 1982.

CAPÍTULO 5

CONCLUSÕES

Neste trabalho foi realizada uma análise detalhada do desempenho em frequência dos ADs na forma híbrida.

Foram projetados e implementados, na forma híbrida, os circuitos do AD710, utilizando MESFETs, e do AD321 utilizando HEMTs.

Verificou-se neste trabalho, que uma das suas partes críticas está associada às soldas de fios dos contatos dos FETs, devido ao tamanho reduzido destes contatos. A dificuldade de realizar os comprimentos desejados dos fios de solda dos contatos dos FETs, torna-se um outro ponto crítico deste trabalho.

A caracterização CC e RF dos FETs deve ser feita e, se possível, devem-se selecionar os FETs com características semelhantes. Os parâmetros-S e de ruído medidos para estes FETs, devem ser utilizados no projeto dos ADs, em substituição aos parâmetros típicos fornecidos pelo fabricante.

Como sugestão para novos trabalhos teóricos, podem ser desenvolvidas uma análise transitória dos ADs para operação com pulsos, e uma análise dos ADs sob regime de grandes sinais.

Finalmente, novas estruturas, utilizando o princípio da amplificação distribuída, podem ser idealizadas e analisadas.

Acredita-se que, neste trabalho, tenham-se implementado os primeiros amplificadores distribuídos, na forma híbrida, no Brasil.

APÊNDICE A

MODELAMENTO DO MESFET DE GAAS

A Fig. A-1 mostra um diagrama de uma seção transversal de um MESFET de GaAs, onde foi superposto um circuito equivalente, incluindo suas fontes de ruído. Cada elemento do circuito equivalente representa o comportamento elétrico de uma determinada região do dispositivo; uma discussão mais detalhada sobre a natureza destes elementos é apresentada no excelente livro de Ladbrooke [1]. O circuito equivalente pode ser muito útil para a extrapolação dos parâmetros-S em baixa frequência e acima de dezenas de gigahertz.

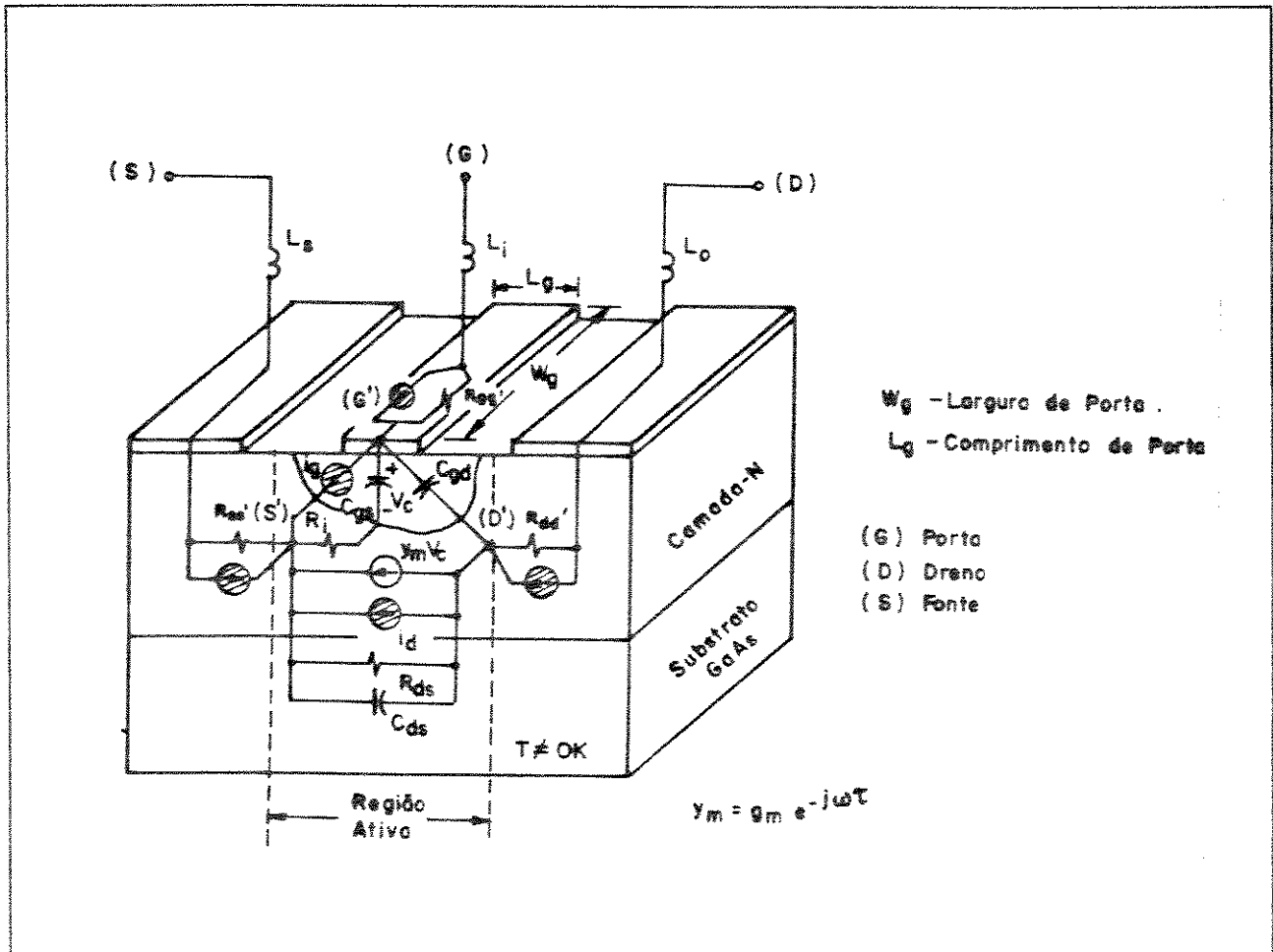


Fig. A-1 Ilustração qualitativa da origem física dos elementos do circuito equivalente do MESFET de GaAs.

A.1 Extração do Modelo para Sinais Incrementais.

Com relação ao circuito equivalente do MESFET em chip, ilustrado na Fig. A-1, as resistências de contato $R_{gg'}$, $R_{ss'}$ e a resistência intrínseca do canal R_i foram incorporadas numa única resistência, R_{gs} , no circuito equivalente da Fig. A.1-1. Ainda com referência ao circuito da Fig. A.1-1, os elementos L_i , L_o , e L_s representam as indutâncias associadas às soldas de fio, necessárias para conectar o FET a um circuito externo.

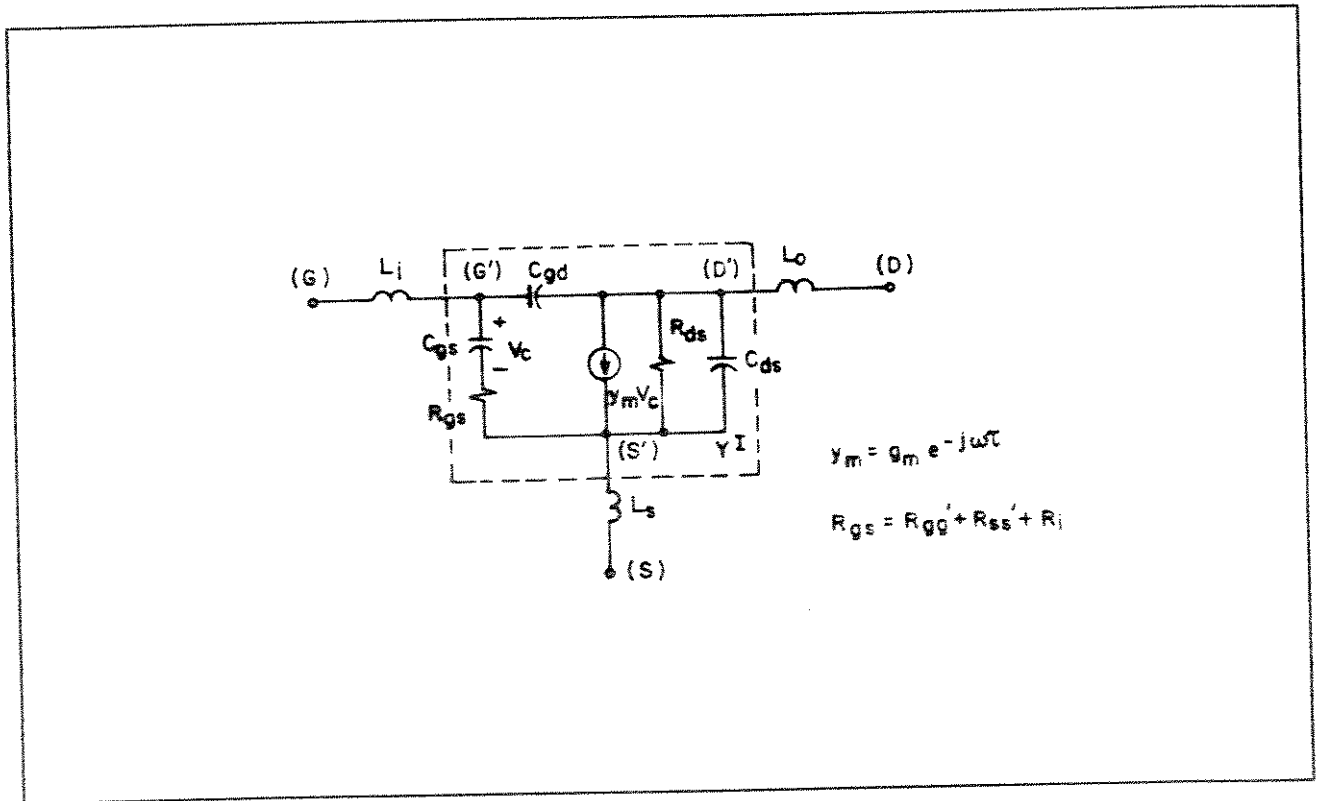


Fig. A.1-1 Circuito equivalente do MESFET de GaAs para sinais incrementais.

Os parâmetros de admitância que caracterizam eletricamente o FET intrínseco, são dados por

$$y_{11}^I = \frac{R_{gs}^{-1}(\omega/\omega_g)}{1 + (\omega/\omega_g)^2} + j\omega \left[\frac{C_{gs}}{1 + (\omega/\omega_g)^2} + C_{gd} \right] \tag{A.1-1}$$

$$y_{12}^I = -j\omega C_{gd} \tag{A.1-2}$$

$$y_{21}^I = \frac{g_m [\cos(\omega\tau) - (\omega/\omega_g) \text{sen}(\omega\tau)]}{1 + (\omega/\omega_g)^2} - j \left\{ \omega C_{gd} + \frac{g_m [\cos(\omega\tau) - (\omega/\omega_g) \text{sen}(\omega\tau)]}{1 + (\omega/\omega_g)^2} \right\} \tag{A.1-3}$$

$$y_{22}^I = R_{ds}^{-1} + j\omega [C_{ds} + C_{gd}] \tag{A.1-4}$$

Para a inclusão das indutâncias de fio da porta, dreno e fonte, é conveniente utilizarmos a representação por parâmetros de impedância para o FET intrínseco. Sendo assim, utilizando as fórmulas de associação em série, e de conversão dos parâmetros de admitância para os parâmetros de impedância, segue que

$$z_{11}^I = j\omega [L_i + L_s] + \frac{y_{11}^I}{\Delta_y^I} \tag{A.1-5}$$

$$z_{12}^I = j\omega L_s - \frac{y_{12}^I}{\Delta_y^I} \tag{A.1-6}$$

$$z_{21}^I = j\omega L_s - \frac{y_{21}^I}{\Delta_y^I} \tag{A.1-7}$$

$$z_{22}^I = j\omega [L_o + L_s] + \frac{y_{22}^I}{\Delta_y^I} \tag{A.1-8}$$

$$\Delta_y^I = y_{11}^I y_{22}^I - y_{12}^I y_{21}^I \tag{A.1-9}$$

Finalmente, os parâmetros-S do FET, necessários para a formulação da

função erro, podem ser calculados a partir dos parâmetros de impedância calculados nas eqs. (A.1-5) a (A.1-9), e são dados por

$$s_{11} = \frac{(z_{11} - Z_0)(z_{22} + Z_0) - z_{12} z_{21}}{\Delta} \quad (\text{A.1-10})$$

$$s_{12} = \frac{2z_{12} Z_0}{\Delta} \quad (\text{A.1-11})$$

$$s_{21} = \frac{2z_{21} Z_0}{\Delta} \quad (\text{A.1-12})$$

$$s_{22} = \frac{(z_{11} + Z_0)(z_{22} - Z_0) - z_{12} z_{21}}{\Delta} \quad (\text{A.1-13})$$

$$\Delta = (z_{11} + Z_0)(z_{22} + Z_0) + z_{12} z_{21} \quad (\text{A.1-14})$$

A função erro dá o grau de aproximação dos parâmetros-S calculados do circuito equivalente com os parâmetros-S medidos pelo fabricante, tendo seu valor minimizado através do ajuste dos elementos do circuito equivalente do FET. Utilizando uma aproximação por mínimos quadrados a função erro foi definida por

$$E(x) \cong \sum_{k=1}^{NF} \sum_{i=1}^2 \sum_{j=1}^2 \left| W_{ij} \left[s_{ij}^c(x, f_k) - s_{ij}^m(f_k) \right] \right|^2 \quad (\text{A.1-15})$$

onde :

NF = número de frequências onde ocorrerão as aproximações

f_k = k-ésima frequência da amostra

W_{ij} = fator de ponderação do parâmetro s_{ij}

$$x = \left[x_1 \ x_2 \ \dots \ x_{10} \right]^T$$

$$\begin{aligned} \phi &= \left[\phi_1 \ \phi_2 \ \dots \ \phi_{10} \right]^T = \\ &= \left[R_{gs} \ C_{gs} \ C_{gd} \ R_{ds} \ C_{ds} \ g_m \ \tau \ L_i \ L_o \ L_s \right]^T \end{aligned}$$

Para impor restrições nos parâmetros ϕ_i , evitando que os elementos do circuito equivalente do FET assumam valores negativos, foi definido um parâmetro auxiliar x_i , através da seguinte transformação

$$\phi_i = e^{x_i} \quad (\text{A.1-16})$$

$$x_i = \ln \phi_i \quad (\text{A.1-17})$$

Neste caso, quando x_i varia no intervalo $[-\infty, +\infty]$, temos sempre $\phi_i > 0$.

Na função erro (A.1-15) os índices "c" e "m" se referem, respectivamente, aos parâmetros-S calculados do circuito equivalente da Fig. A.1-1, e aos parâmetros-S medidos fornecidos pelo fabricante.

A.2 Extração do Modelo para Ruído

No item anterior, foi apresentado o procedimento adotado para se extrair o circuito equivalente de um MESFET de GaAs, para operação com sinais incrementais, aproximando os parâmetros-S calculados dos medidos. Um procedimento semelhante, pode ser adotado para o cálculo dos parâmetros de ruído que permitem calcular o valor quadrático médio das fontes pseudo-senoidais de corrente de ruído, i_g^I e i_d^I , que descrevem o mecanismo de geração do ruído intrínseco do FET. O circuito utilizado, neste trabalho, para descrever o FET ruidoso, se encontra na Fig. A.2-1.

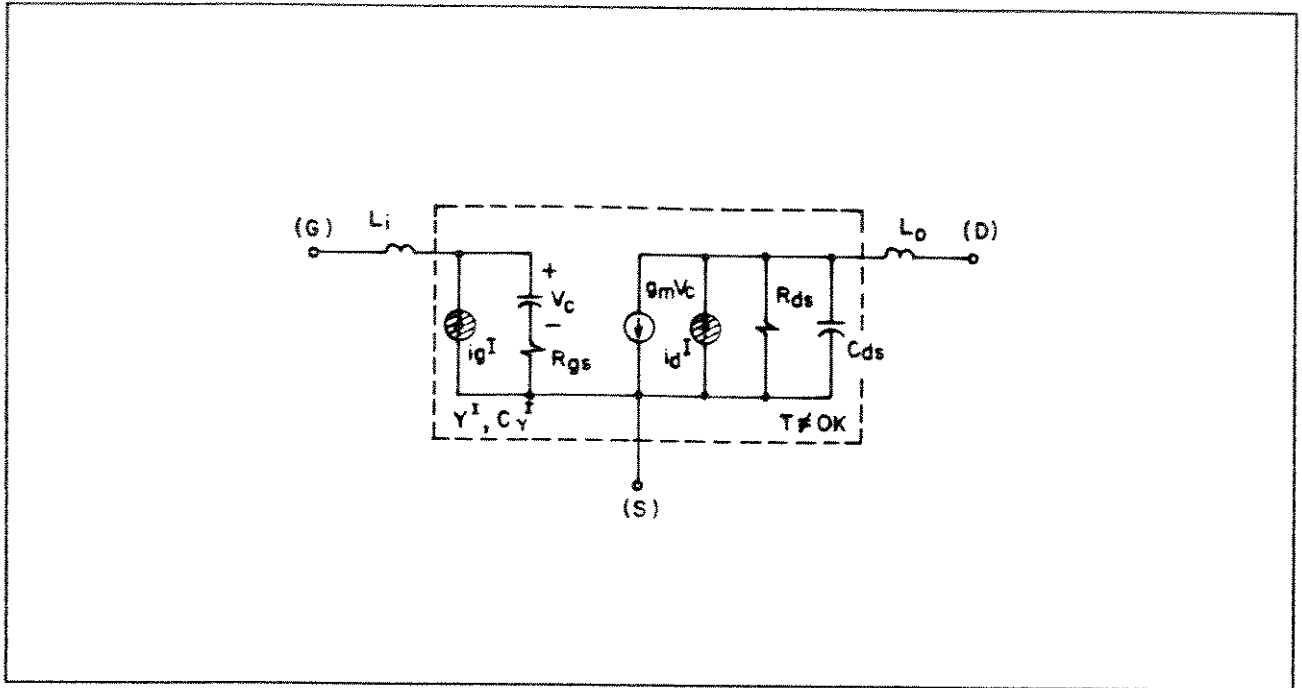


Fig. A.2-1 Circuito equivalente unilateral do MESFET de GaAs e suas fontes de ruído.

No circuito da Fig. A.2-1, os parâmetros R e P estão relacionados com o ruído gerado na porta e no dreno do FET, enquanto que o parâmetro C descreve a correlação entre estas fontes. Os parâmetros R, P e C são conhecidos por coeficientes de van der Ziel [2] e dependem da geometria do FET e das condições de polarização. Para simular o ruído total gerado pelas resistências de contato foi introduzida a condutância de ruído G_c , importante para a aproximação dos parâmetros de ruído no limite inferior de frequência, em torno de 1 GHz [3].

Os parâmetros de correlação de ruído, normalizados na representação por parâmetros de admitância, e os parâmetros de admitância, para o FET intrínseco, são dados por

$$c_{y_{11}}^I = \frac{\overline{|i_g^I|^2}}{4kT_o \Delta_f} = G_c + \frac{\omega^2 C_{gs}^2}{g_m} R \quad (\text{A.2-1})$$

$$cy_{21}^I = (cy_{12}^I)^* = \frac{i_d^I (i_d^I)^*}{4kT_o \Delta_f} = j\omega C_{gs} \sqrt{RP} C \quad (A.2-2)$$

$$cy_{22}^I = \frac{|i_d^I|^2}{4kT_o \Delta_f} = g_m P \quad (A.2-3)$$

$$y_{11}^I = \frac{R_{gs}^{-1} j(\omega/\omega_g)}{1 + j(\omega/\omega_g)} \quad (A.2-4)$$

$$y_{12}^I = 0 \quad (A.2-5)$$

$$y_{21}^I = \frac{g_m}{1 + j(\omega/\omega_g)} \quad (A.2-6)$$

$$y_{22}^I = R_{ds}^{-1} + j\omega C_{ds} \quad (A.2-7)$$

Utilizando a fórmula de conversão [4] dos parâmetros de correlação do ruído entre a representação original por parâmetros de admitância, para a representação resultante por parâmetros de transmissão (ou ABCD), concluímos que

$$cT_{11}^I = \frac{1}{|y_{21}^I|^2} cy_{22}^I \quad (A.2-8)$$

$$cT_{21}^I = (cT_{12}^I)^* = \frac{-1}{(cy_{21}^I)^*} (cy_{21}^I)^* - \frac{y_{11}^I}{|y_{21}^I|^2} cy_{22}^I \quad (A.2-9)$$

$$cT_{22}^I = cy_{11}^I + \left| \frac{y_{11}^I}{y_{21}^I} \right|^2 cy_{22}^I + 2\text{Re} \left[\frac{y_{11}^I}{y_{21}^I} cy_{21}^I \right] \quad (A.2-10)$$

Incluindo o efeito da indutância externa L_i na transformação dos

parâmetros de correlação de ruído, através da fórmula de associação em cascata [4], segue que

$$C_{T_{11}} = C_{T_{11}}^I + \omega^2 L_i^2 C_{T_{22}}^I - 2\omega L_i \text{Im}(C_{T_{21}}^I) \quad (\text{A.2-11})$$

$$C_{T_{21}} = C_{T_{12}}^* = C_{T_{21}}^I - j\omega L_i C_{T_{22}}^I \quad (\text{A.2-12})$$

$$C_{T_{22}} = C_{T_{22}}^I \quad (\text{A.2-13})$$

Geralmente, os parâmetros de ruído do FET fornecidos pelos fabricantes são

Γ_{opt} = coeficiente de reflexão de entrada para obter mínima figura de ruído.

F_{min} = mínima figura de ruído, expresso em dB.

r_n = resistência equivalente de ruído normalizada.

Os parâmetros de ruído acima podem ser calculados, para o circuito equivalente da Fig. A.2-1, a partir dos parâmetros de correlação de ruído na representação por parâmetros de transmissão. Sendo assim,

$$R_n = C_{T_{11}}^I \quad (\text{A.2-14})$$

$$B_{\text{opt}} = \frac{-1}{R_n} \text{Im}(C_{T_{21}}^I) \quad (\text{A.2-15})$$

$$G_{\text{opt}} = \sqrt{\frac{C_{T_{22}}^I - B_{\text{opt}}^2}{R_n}} \quad (\text{A.2-16})$$

$$F_{\text{min}} = 10 \text{ Log} \left\{ 1 + 2 [R_n G_{\text{opt}} + \text{Re}(C_{T_{21}}^I)] \right\} \quad (\text{A.2-17})$$

$$\Gamma_{\text{opt}} = \frac{1 - Y_{\text{opt}} Z_o}{1 + Y_{\text{opt}} Z_o} \quad (\text{A.2-18})$$

$$\Gamma_n = \frac{R}{Z_0} \tag{A.2-19}$$

A função erro para efetuar a aproximação dos parâmetros de ruído foi definida por

$$\begin{aligned} E(x) \sim \triangleq & \sum_{k=1}^{NF} \left| W_1 \left[\Gamma_{opt}^c(x, f_k) - \Gamma_{opt}^m(f_k) \right] \right|^2 + \\ & + \left| W_2 \left[F_{min}^c(x, f_k) - F_{min}^m(f_k) \right] \right|^2 + \\ & + \left| W_3 \left[r_n^c(x, f_k) - r_n^m(f_k) \right] \right|^2 \end{aligned} \tag{A.2-20}$$

onde :

NF = número de frequências onde ocorrerão as aproximações

f_k = k-ésima frequência da amostra

W_i = fator de ponderação dos parâmetros de ruído.

$$x \sim = \begin{bmatrix} x_1 & x_2 & x_3 & x_4 \end{bmatrix}^T$$

$$\phi \sim = \begin{bmatrix} \phi_1 & \phi_2 & \phi_3 & \phi_4 \end{bmatrix}^T = \begin{bmatrix} R & C & P & g_c \end{bmatrix}^T$$

$$g_c = G_c Z_0 \tag{A.2-21}$$

A relação entre os parâmetros x_1 , x_3 , e x_4 , e os parâmetros ϕ_1 , ϕ_3 , ϕ_4 é definida abaixo e impedem que os parâmetros R, P e g_c assumam valores negativos

$$\phi_i = e^{x_i} \tag{A.2-22}$$

$$x_1 = \ln \phi_1 \quad (\text{A. 2-23})$$

Entretanto, esta mesma relação não pode ser utilizada para relacionar o parâmetro x_2 e ϕ_2 . Para evitar que a eq. (A.2-16) assumia valores imaginários devemos ter $0 < C < 1$; para tal restrição neste coeficiente a transformação utilizada foi

$$\phi_2 = \frac{e^{x_2}}{1 + e^{x_2}} \quad (\text{A. 2-24})$$

$$x_2 = \ln \left(\frac{\phi_2}{1 - \phi_2} \right) \quad (\text{A. 2-25})$$

A.3 Resultados do Modelamento

Para minimizar as funções erro, definidas em (A.1-15) e (A.2-20), foi utilizado o método da aproximação por mínimos quadrados de Leverberg-Marquardt [5], combinado com o método de Fibonacci para busca de um mínimo unidimensional.

Os resultados obtidos na extração dos elementos dos circuitos equivalentes do FET, utilizando o programa MODEL, se encontram na TABELA A.3-1. Nas Figs. A.3-1 e A.3-2 podemos observar uma boa aproximação nos parâmetros-S e de ruído entre os resultados medidos e os obtidos a partir dos circuitos equivalentes das Figs. A.1-1 e A.2-1, validando estes circuitos até um limite superior de 18 GHz.

TABELA A.3-1

Valores dos Parâmetros do MESFET de GaAs NE71000

Parâmetro	Inicial	Final
	ϕ_i	ϕ_f
R_{gs} (Ω)	10,0	7,397
C_{gs} (pF)	0,1	0,268
C_{gd} (pF)	0,01	0,059
R_{ds} (Ω)	500,0	318,512
C_{ds} (pF)	0,01	0,071
g_m (mS)	50,0	40,071
τ (ps)	10,0	2,258
L_i (nH) †	0,126	0,126
L_o (nH) †	0,084	0,084
L_s (nH) †	0,027	0,027
R	0,5	0,125
C	0,8	0,309
P	2,0	0,813
g_c ‡	1×10^{-6}	0,00592

Ponto de Polarização (Baixo Ruído)

$V_{DS} = 3V$ e $I_{DS} = 10mA$

† L_i , L_o , e L_s foram mantidas constantes.

‡ $G_c = g_c / Z_o = 0,118$ mS ($Z_o = 50 \Omega$).

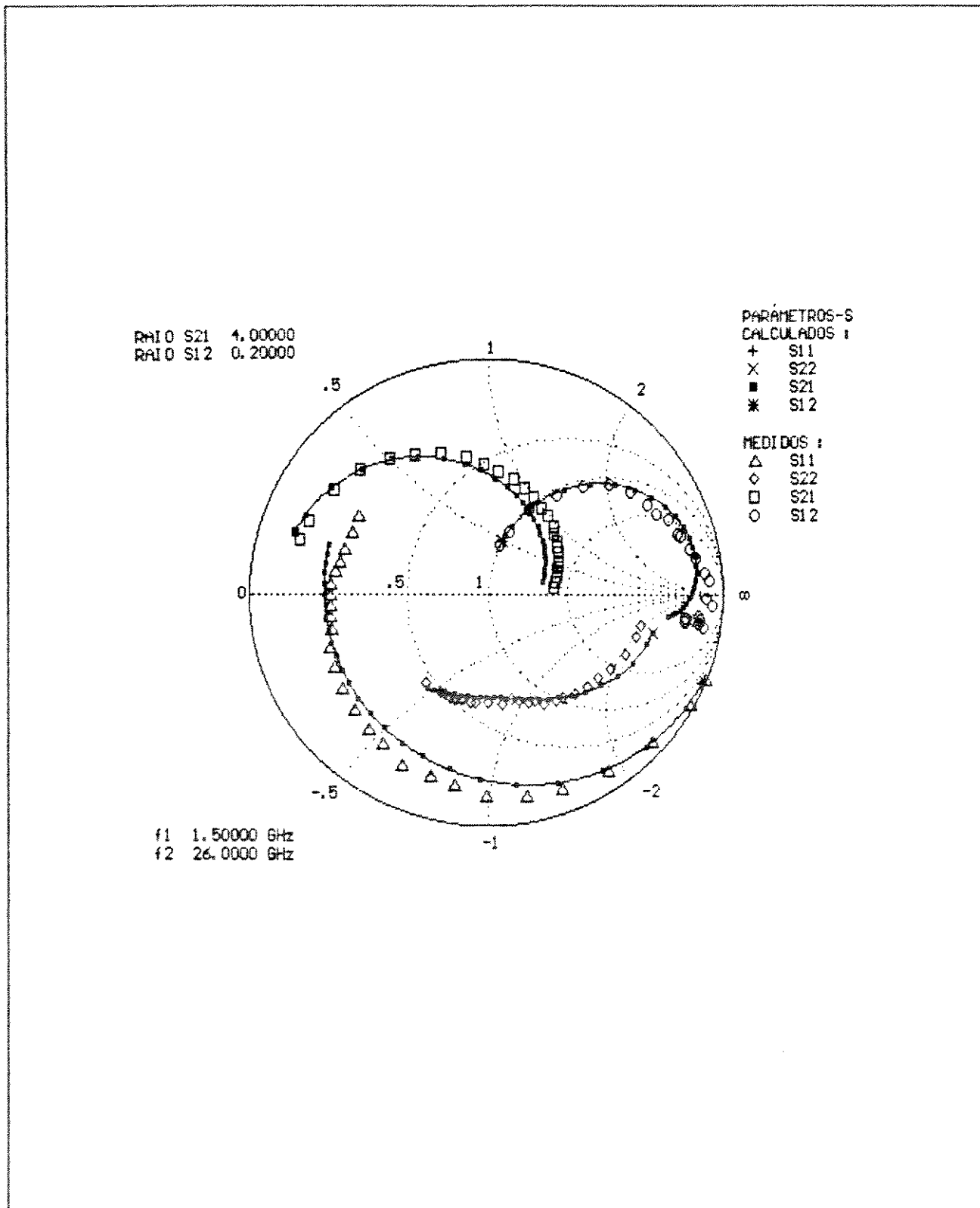


Fig. A.3-1 Parâmetros-S para o MESFET de GaAs NE 71000 calculados do circuito equivalente para sinais incrementais e os valores medidos fornecidos pela NEC.

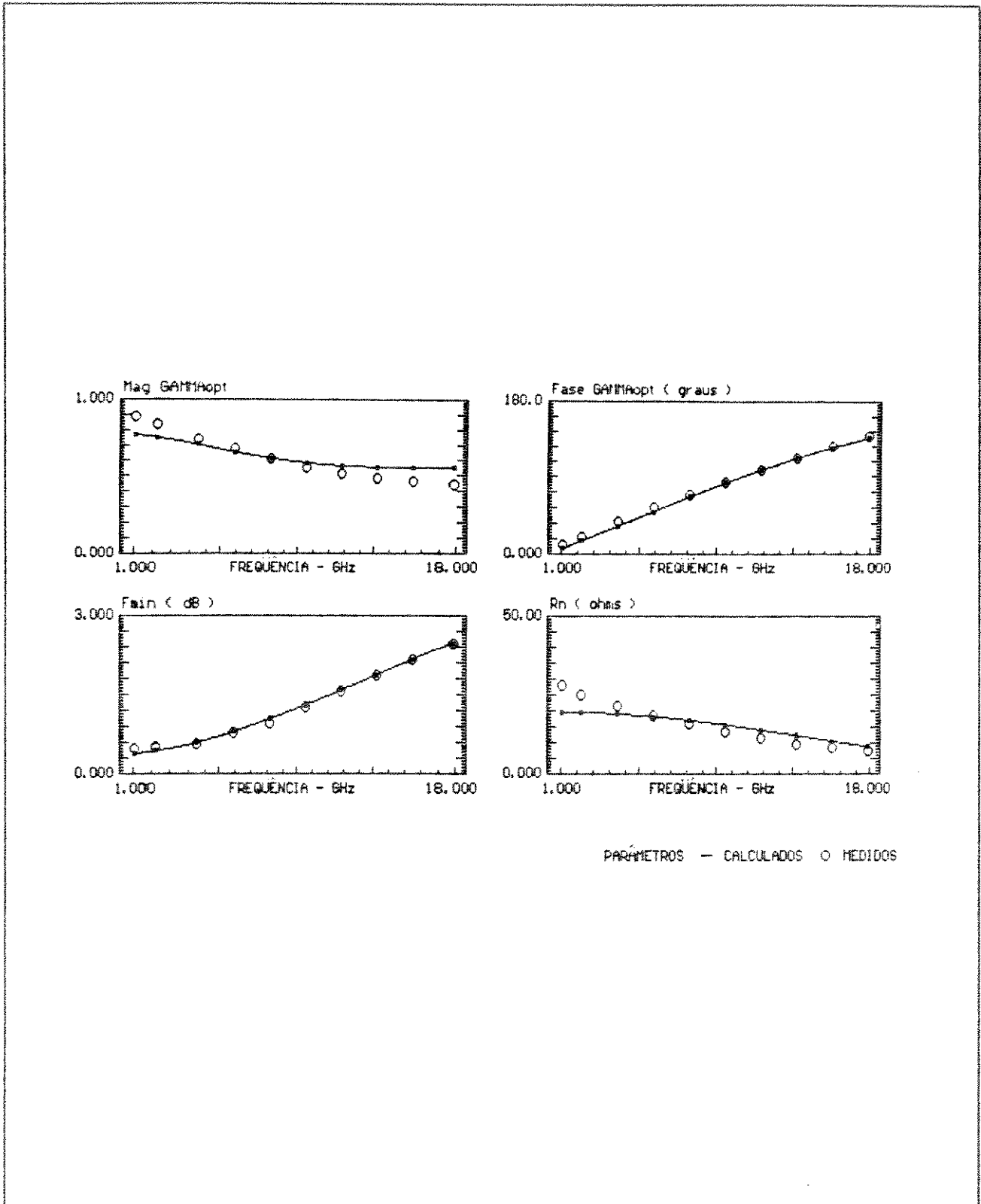


Fig. A.3-2 Parâmetros de ruído para o MESFET de GaAs NE 71000 calculado do circuito equivalente de ruído e os valores medidos fornecido pela NEC.

Para se obterem os resultados descritos na TABELA A.3-1 foram utilizados os seguintes dados

Parâmetros-S :

NF = 26 frequências

$f_k \in [1,5; 2,0; 3,0; \dots ; 25,0; 26,0]$

$W_{11} = W_{22} = 1, W_{12} = 2 \text{ e } W_{21} = 0,2$

$$\left. \begin{array}{l} EC(\tilde{x}_i) = 16,0 \text{ dB} \\ EC(\tilde{x}_f) = -6,6 \text{ dB} \end{array} \right\} \text{Valor inicial e final da função erro}$$

Parâmetros de Ruído :

NF = 10 frequências

$f_k \in [1,0; 2,0; 4,0; \dots ; 16,0; 18,0]$

$W_1 = W_2 = W_3 = 1$

$$\left. \begin{array}{l} EC(\tilde{x}_i) = 10,3 \text{ dB} \\ EC(\tilde{x}_f) = -8,5 \text{ dB} \end{array} \right\} \text{Valor inicial e final da função erro}$$

Referências

- A.1 P. H. LADBROOKE, *MMIC Design : GaAs FETs and HEMTs*, Artech House, Inc, 1989.
- A.2 A. VAN DER ZIEL, "Gate noise in field effect transistor at moderately high frequencies", *Proc. IRE*, vol. 51, pp. 461-467, Março 1963.

-
- A.3 M. S. GUPTA e P. GREILING, "Microwave noise characterization of GaAs MESFET's : determination of extrinsic noise parameters", *IEEE Trans. Microwave Theory Tech.*, vol. MTT-36, no. 4, pp. 745-751, Abril 1988.
- A.4 O. P. PAIXÃO e R. F. SOUZA, *ANA2P - Programa para Análise de Circuitos Integrados de Microondas Constituídos de Redes de Duas Portas*, Relatório Técnico RT-183, Pub. FEE no. 007/90, Fevereiro 1990.
- A.5 D. W. MARQUARDT, "An algorithm for least squares estimation of non-linear parameters", *J. Soc. Industr. Appl. Math.*, 1963, 11, pp. 431-441.

APÊNDICE B

CONVERSÃO DOS PARÂMETROS DE RUIDO DO MESFET

Para utilizarmos as equações desenvolvidas na seção 2.3 do Cap. 2, é necessário converter o circuito equivalente de ruído do MESFET, representado na Fig. A.2-1, num circuito equivalente ilustrado na Fig. B-1. Neste caso, as fontes externas de ruído, i_g e i_d , estão diretamente relacionadas com as fontes internas i_g^I e i_d^I , e representam o ruído gerado no circuito de entrada (porta) e de saída (dreno), respectivamente. Após esta conversão, o ruído gerado na linha de transmissão passiva de porta, e na ativa de dreno, é representado por fontes de corrente conectadas diretamente aos terminais de cada seção das respectivas linhas.

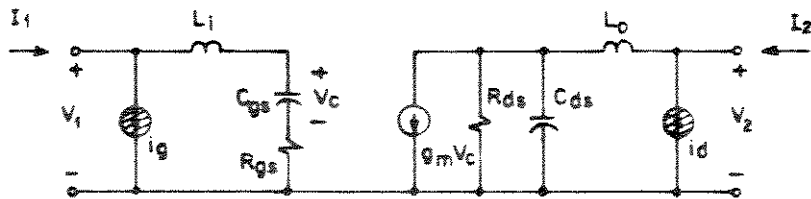


Fig. B-1 Circuito equivalente de ruído do MESFET, após a conversão do ruído intrínseco, para a representação através das fontes de corrente de ruído externas i_g e i_d .

As equações lineares que descrevem o circuito da Fig A.2-1 e B-1, são dadas por

$$I_1 = \frac{j\omega C_{gs}}{D_g} V_1 + \frac{1+jx_g}{D_g} i_g^I \quad (B-1)$$

$$I_2 = \frac{g_m}{D_g D_d} V_1 + \frac{R^{-1}(1+jx_d)}{D_d} V_2 - \left(\frac{1}{D_d} i_d^I + \frac{j\omega L_i g_m}{D_g D_d} i_g^I \right) \quad (B-2)$$

$$I_1 = \frac{j\omega C_{gs}}{D_g} V_1 + i_g \quad (B-3)$$

$$I_2 = \frac{g_m}{D_g D_d} V_1 + \frac{R^{-1}(1+jx_d)}{D_d} V_2 - i_d \quad (B-4)$$

Identificando os termos das eqs. (B-1) com (B-3), (B-2) com (B-4), concluímos que

$$i_g = \frac{1+jx_g}{D_g} i_g^I \quad (B-5)$$

$$i_d = \frac{1}{D_d} i_d^I + \frac{j\omega L_i g_m}{D_g D_d} i_g^I \quad (B-6)$$

Fazendo a correlação e auto-correlação das fontes de ruído i_g e i_d , e utilizando as expressões (B-5) e (B-6), segue que

$$\overline{|i_g|^2} = \frac{1+x_g^2}{|D_g|^2} \left[G_c + \frac{\omega^2 C_{gs}^2}{g_m} R \right] \quad (B-7)$$

$$\overline{|i_d|^2} = \frac{1}{|D_d|^2} g_m P + \frac{\omega^2 L_i^2 g_m^2}{|D_g|^2} \left[G_c + \frac{\omega^2 C_{gs}^2}{g_m} R \right] +$$

$$+ 2x_i^2 g_m \sqrt{RP} C \operatorname{Re} \left(\frac{1}{D_g D_d^*} \right) \quad (\text{B-8})$$

$$\overline{i_g i_d^*} = j\omega C_{gs} \frac{1+jx_g}{D_g D_d^*} \sqrt{RP} C + j\omega L_i g_m \frac{1+jx_g}{|D_g|^2} \left[G_c + \frac{\omega^2 C_{gs}^2}{g_m} R \right] \quad (\text{B-9})$$

Finalmente, as eqs. (B-7) a (B-9) podem ser utilizadas na expressão do fator de ruído, calculado na seção 2.5, que utiliza o circuito equivalente de ruído para um FET unilateral, e inclui as perdas no circuito de porta e dreno.

DADOS DO MESFET NE71000 E DO HEMT NE32100



LOW NOISE NE710 SERIES
Ku-K BAND GaAs MESFET

PRELIMINARY

FEATURES

- VERY HIGH fMAX: 90 GHz
- LOW NOISE FIGURE
- HIGH ASSOCIATED GAIN
- 0.3 MICRON RECESSED GATE
- N+ CONTACT LAYER (Triple Epitaxial Technology)
- PROVEN RELIABILITY AND STABILITY

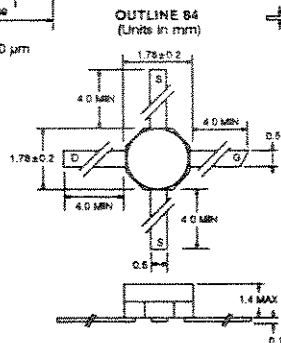
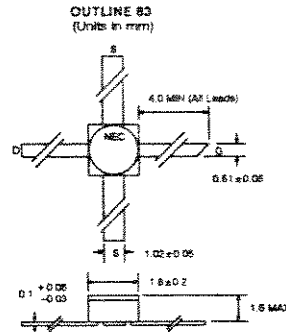
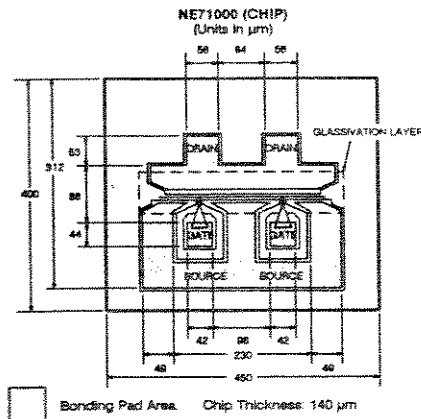
DESCRIPTION AND APPLICATIONS

The NE710 series features a low noise figure and high associated gain thru K-band by employing a recessed 0.3 micron gate and triple epitaxial technology.

The device is available in chip form (NE71000). The surface of the device, except for the bonding pads, is passivated with SiO₂ and SiN_x for scratch protection as well as surface stabilization. The NE71083 is a low cost device for industrial and military applications, and the NE71084 is a low cost device for consumer applications.

Several versions of NE71083 and NE71084 are available. Noise figure and gain of the NE71083 and NE71084 are specified at 12 GHz. The noise figure and gain of the NE71083-06, -07, -08 and the NE71084-06, -08 are specified at 4 GHz.

OUTLINE DIMENSIONS



NE710 SERIES

PERFORMANCE SPECIFICATIONS (T_A = 25°C)

SYMBOLS	PARAMETERS AND CONDITIONS	UNITS	NE71000			NE71003			NE71005-06			NE71005-07			NE71005-08			NE71004			NE71004-06			NE71004-08			
			MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
MAX	Minimum Frequency of Oscillation at V _{GS} = 3 V, I _{DS} = 30 mA	GHz	90			90			90			90			90			90			90			90			
			CHIP																								
MAG	Maximum Available Gain ¹ at V _{GS} = 3 V, I _{DS} = 20 mA f = 4 GHz f = 8 GHz f = 12 GHz f = 18 GHz	dB	17.0			17.0			17.0			17.0			17.0			17.0			17.0			17.0			
			15.0			15.0			15.0			15.0			15.0			15.0			15.0			15.0			
			12.0			12.0			12.0			12.0			12.0			12.0			12.0			12.0			12.0
			8.5			8.5			8.5			8.5			8.5			8.5			8.5			8.5			8.5
NF _{opt}	Optimum Noise Figure ² at V _{GS} = 3 V, I _{DS} = 10 mA f = 4 GHz f = 8 GHz f = 12 GHz f = 18 GHz f = 26 GHz	dB	0.6			0.6			0.6			0.6			0.6			0.6			0.6			0.6			
			1.0			1.0			1.0			1.0			1.0			1.0			1.0			1.0			
			1.8			1.8			1.8			1.8			1.8			1.8			1.8			1.8			1.8
			2.2			2.2			2.2			2.2			2.2			2.2			2.2			2.2			2.2
			3.3			3.3			3.3			3.3			3.3			3.3			3.3			3.3			3.3
GA	Associated Gain at V _{GS} = 3 V, I _{DS} = 10 mA f = 4 GHz f = 8 GHz f = 12 GHz f = 18 GHz f = 26 GHz	dB	13.0			13.0			13.0			13.0			13.0			13.0			13.0			13.0			
			11.0			11.0			11.0			11.0			11.0			11.0			11.0			11.0			
			8.0			8.0			8.0			8.0			8.0			8.0			8.0			8.0			8.0
			7.0			7.0			7.0			7.0			7.0			7.0			7.0			7.0			7.0
			5.5			5.5			5.5			5.5			5.5			5.5			5.5			5.5			5.5
P _{1dB}	Output Power at 1 dB Compression Point at V _{GS} = 3 V, I _{DS} = 10 mA f = 4 GHz f = 12 GHz	dBm	14.5			14.5			14.5			14.5			14.5			14.5			14.5			14.5			
			14.5			14.5			14.5			14.5			14.5			14.5			14.5			14.5			
			14.5			14.5			14.5			14.5			14.5			14.5			14.5			14.5			14.5

Notes:

1. Electronic Industrial Association of Japan.
2. Gain Calculations: $MAG = \frac{|S_{21}|}{|S_{12}|} (K_s \sqrt{1 - \Gamma_{in}}), K = \frac{1 + |\Delta \Gamma|^2 - |S_{11}|^2 - |S_{22}|^2}{2|S_{21}| |S_{11}|}, \Delta = S_{11} S_{22} - S_{12} S_{21}$
3. Typical values of noise figures are those obtained when 50% of the devices from a large number of lots were individually measured in a circuit with the input individually tuned to obtain the minimum value. Maximum values are criteria established on the production line as a "go-no-go" screening test with the fixture tuned for the "generic" type but not for each specimen.

NE710 SERIES

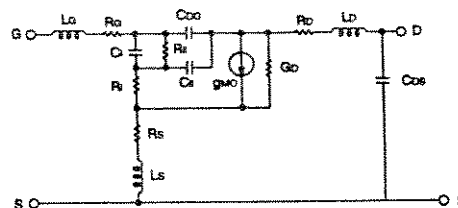
ELECTRICAL CHARACTERISTICS (TA = 25°C)

SYMBOLS	PARAMETERS AND CONDITIONS	UNITS	NE71000			NE71083 2SK406 83			NE71084 2SK609 84		
			MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX
I _{DSS}	Drain Current at V _{GS} = 3 V, V _{DS} = 0	mA	20	40	120	20	40	120	20	40	120
V _P	Pinch-off Voltage at V _{GS} = 3 V, I _D = 0.1 mA	V	-0.5	-1.1	-3.5	-0.5	-1.1	-3.5	-0.5	-1.1	-3.5
g _m	Transconductance at V _{GS} = 3 V, I _D = 10 mA	mS	20	50	100	20	50	100	20	50	100
I _{GS}	Gate to Source Leakage Current at V _{GS} = -5 V	μA		1.0	10		1.0	10		1.0	10
R _{th}	Thermal Resistance (Channel-to-Case)	°C/W			190*			450			450
P _T	Total Power Dissipation	mW			400			270			270

Notes:

1. Electronic Industrial Association of Japan.
2. R_{th} for chip mounted on a copper heatsink.

EQUIVALENT CIRCUIT

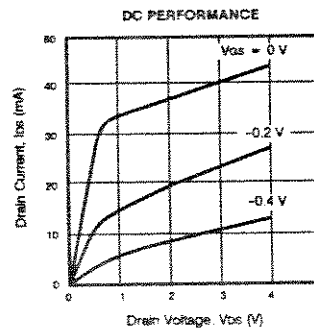
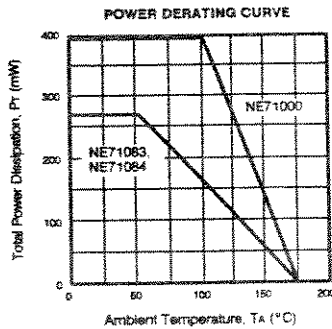


COMPONENT	VALUE
La	0.005 nH
Ra	2.00 Ω
C	0.28 pF
R	1.6 Ω
C _g	0.064 pF
R _g	1 M Ω
R _s	1.5 Ω
L _s	0.001 nH
C _{gs}	0.033 pF
R _p	1.5 Ω
L _p	0.005 nH
C _{ds}	0.03 pF
g _{m0}	48.0 mS
G _o	1.5 mS

ABSOLUTE MAXIMUM RATINGS (TA = 25°C)

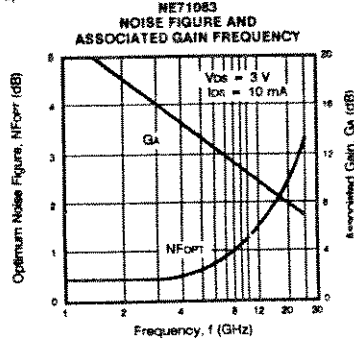
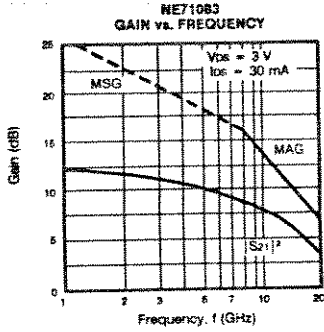
SYMBOLS	PARAMETERS	UNITS	RATINGS
V _{DS}	Drain to Source Voltage	V	5.0
V _{GS}	Gate to Source Voltage	V	-6.0
I _D	Drain Current	mA	120
P _W	RF Input Power	mW	40
T _{ch}	Channel Temperature	°C	175
T _{stg}	Storage Temperature	°C	-65 to +175

TYPICAL DEVICE CHARACTERISTICS (TA = 25°C)



NE710 SERIES

TYPICAL PERFORMANCE CHARACTERISTICS ($T_A = 25^\circ C$)



TYPICAL NOISE PARAMETERS

NE71000 $V_{DS} = 3 V, I_{DS} = 10 mA$

FREQUENCY (GHz)	MIN NF (dB)	Γ_{opt}	$Rn/50 \Omega$
1.0	0.50	$90 \angle 12$	0.57
2.0	0.55	$85 \angle 21$	0.51
4.0	0.60	$75 \angle 40$	0.44
6.0	0.80	$69 \angle 55$	0.38
8.0	1.00	$62 \angle 70$	0.33
10.0	1.30	$56 \angle 85$	0.28
12.0	1.60	$52 \angle 99$	0.24
14.0	1.90	$49 \angle 112$	0.20
16.0	2.20	$47 \angle 127$	0.18
18.0	2.50	$45 \angle 140$	0.16

NE71083 $V_{DS} = 3 V, I_{DS} = 10 mA$

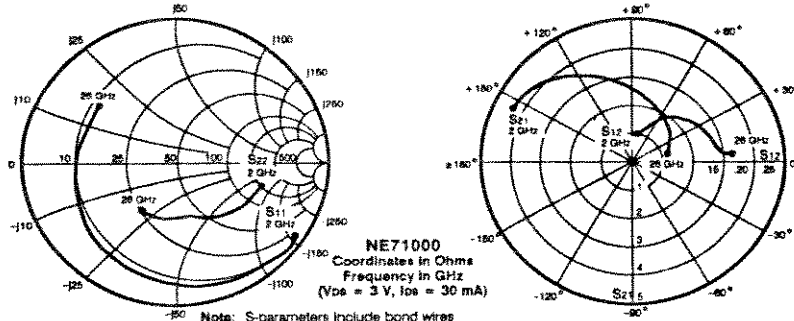
FREQUENCY (GHz)	MIN NF (dB)	Γ_{opt}	$Rn/50 \Omega$
1.0	0.45	$90 \angle 17$	0.65
2.0	0.55	$84 \angle 40$	0.57
4.0	0.60	$72 \angle 79$	0.48
6.0	0.80	$62 \angle 112$	0.39
8.0	1.00	$56 \angle 143$	0.33
10.0	1.35	$50 \angle 168$	0.28
12.0	1.60	$46 \angle -165$	0.24
14.0	1.90	$43 \angle -140$	0.20
16.0	2.10	$40 \angle -112$	0.18
18.0	2.70	$40 \angle -84$	0.16

NE71084 $V_{DS} = 3 V, I_{DS} = 10 mA$

FREQUENCY (GHz)	MIN NF (dB)	Γ_{opt}	$Rn/50 \Omega$
1.0	0.50	$90 \angle 17$	0.50
2.0	0.55	$85 \angle 37$	0.47
4.0	0.60	$71 \angle 85$	0.43
6.0	0.80	$61 \angle 127$	0.35
8.0	1.00	$54 \angle 165$	0.30
10.0	1.30	$52 \angle -158$	0.25
12.0	1.60	$51 \angle -124$	0.20

NE710 SERIES

TYPICAL COMMON SOURCE SCATTERING PARAMETERS



Note: S-parameters include bond wires
 Gate: Total 2 wire (s), 1 per bond pad, 0.015" long each wire
 Drain: Total 2 wire (s), 1 per bond pad, 0.011" long each wire
 Source: Total 4 wire (s), 2 per side, 0.008" long each wire
 Wire: 0.0008" Diameter, Gold

S-MAGN AND ANGLES:

V_{DS} = 3 V, I_{DS} = 10 mA

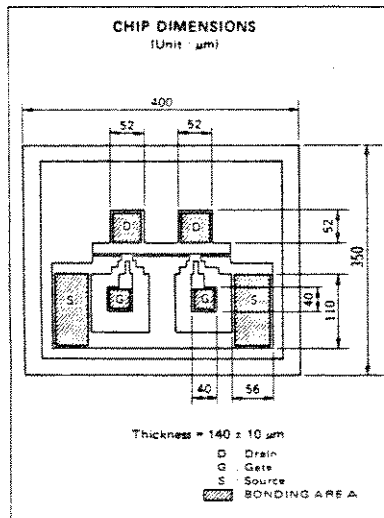
FREQUENCY (GHz)	S ₁₁	S ₂₁	S ₁₂	S ₂₂
2.0	.98 -29	3.23	.06	.72
3.0	.94 -43	3.14	.08	.65
4.0	.92 -57	3.00	.10	.56
5.0	.90 -70	2.84	.12	.49
6.0	.89 -80	2.67	.14	.43
7.0	.87 -91	2.53	.15	.36
8.0	.84 -100	2.39	.16	.30
9.0	.83 -107	2.23	.16	.26
10.0	.82 -116	2.12	.17	.23
11.0	.78 -124	2.01	.17	.18
12.0	.77 -130	1.92	.17	.17
13.0	.74 -138	1.82	.18	.13
14.0	.73 -146	1.73	.18	.10
15.0	.71 -154	1.66	.18	.6
16.0	.69 -161	1.60	.19	.4
17.0	.67 -167	1.51	.19	-.1
18.0	.67 -172	1.47	.19	-.3
19.0	.66 -176	1.41	.18	-.6
20.0	.66 -180	1.37	.18	-.8
21.0	.66 -176	1.32	.17	-.7
22.0	.65 -171	1.27	.17	-.8
23.0	.64 -167	1.21	.17	-.7
24.0	.63 -162	1.19	.18	-.7
25.0	.63 -155	1.14	.18	-.7
26.0	.64 -148	1.10	.19	-.9

V_{DS} = 3 V, I_{DS} = 30 mA

FREQUENCY (GHz)	S ₁₁	S ₂₁	S ₁₂	S ₂₂
2.0	.97 -34	4.35	.05	.70
3.0	.92 -50	4.14	.07	.63
4.0	.90 -65	3.88	.09	.55
5.0	.87 -79	3.61	.10	.48
6.0	.87 -90	3.36	.12	.42
7.0	.85 -101	3.14	.12	.34
8.0	.81 -110	2.93	.12	.30
9.0	.80 -116	2.71	.13	.27
10.0	.80 -125	2.55	.13	.24
11.0	.76 -134	2.40	.13	.21
12.0	.74 -140	2.28	.13	.20
13.0	.73 -148	2.14	.14	.17
14.0	.71 -156	2.02	.14	.16
15.0	.70 -163	1.94	.14	.14
16.0	.69 -170	1.86	.15	.12
17.0	.67 -176	1.74	.15	.9
18.0	.66 -180	1.69	.15	.6
19.0	.66 -176	1.62	.15	.5
20.0	.66 -172	1.58	.15	.5
21.0	.66 -168	1.52	.14	.5
22.0	.65 -164	1.47	.15	.6
23.0	.64 -159	1.38	.14	.7
24.0	.63 -155	1.37	.16	.8
25.0	.63 -149	1.30	.16	.8
26.0	.65 -142	1.25	.17	.4



DATA SHEET (Preliminary)

**HETERO JUNCTION FIELD EFFECT TRANSISTOR
NE32100**
**X to Ku BAND SUPER LOW NOISE AMPLIFIER
AlGaAs/GaAs HETERO JUNCTION FIELD EFFECT TRANSISTOR CHIP**


FEATURES

- Super Low Noise Figure
NF = 1.0 dB TYP. at $f = 12 \text{ GHz}$
- High Associated Gain
 $G_a = 10.5 \text{ dB}$ TYP. at $f = 12 \text{ GHz}$
- n^+ AlGaAs/Undoped GaAs Hetero Structure
- Gate Length: $L_g = 0.3 \mu\text{m}$
- Gate Width: $W_g = 200 \mu\text{m}$

ABSOLUTE MAXIMUM RATINGS ($T_a = 25^\circ\text{C}$)

Drain to Source Voltage	V_{DS}	4.0	V
Gate to Source Voltage	V_{GS}	-3.0	V
Gate to Drain Voltage	V_{GD}	-3.0	V
Drain Current	I_D	60	mA
Total Power Dissipation	P	200	mW
Channel Temperature	T_{ch}	175	$^\circ\text{C}$
Storage Temperature	T_{stg}	-65 to +175	$^\circ\text{C}$

* : P_{Tot} for chip mounted on a Alumina heatsink
(size: $3 \times 3 \times 0.6^3 \text{ mm}$)

ELECTRICAL CHARACTERISTICS ($T_a = 25^\circ\text{C}$)

CHARACTERISTIC	SYMBOL	MIN.	TYP.	MAX.	UNIT	TEST CONDITIONS
Gate to Source Leak Current	I_{GSD}		1	10	μA	$V_{GS} = -3 \text{ V}$
Saturated Drain Current	I_{DSS}	1.2	30	60	mA	$V_{DS} = 2 \text{ V}, V_{GS} = 0$
Gate to Source Cutoff Voltage	$V_{GS(off)}$	-0.2	-1.0	-2.0	V	$V_{DS} = 2 \text{ V}, I_D = 100 \mu\text{A}$
Transconductance	g_m	30	40		mS	$V_{DS} = 2 \text{ V}, I_D = 10 \text{ mA}$
Noise Figure	NF		1.0	1.2	dB	$V_{DS} = 2 \text{ V}, I_D = 10 \text{ mA}, f = 12 \text{ GHz}$
Associated Gain	G_a	9.5	10.5		dB	

Caution: Avoid high static voltage or electric fields, because this device is AlGaAs/GaAs Hetero junction field effect transistor with GaAs schottky barrier gate.

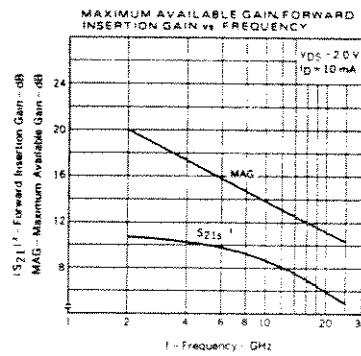
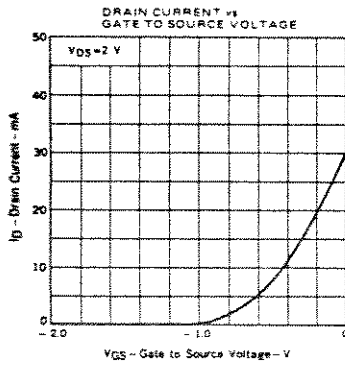
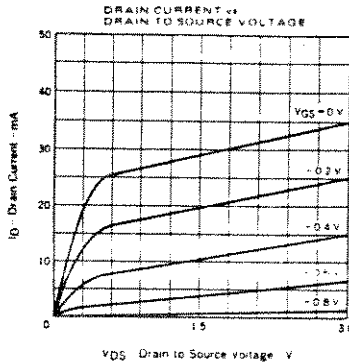
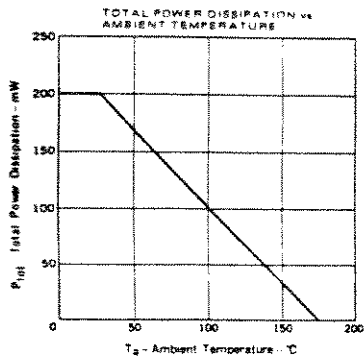
NEC cannot assume any responsibility for any circuits shown or represent that they are free from patent infringement.
NEC reserves the right to make changes at any time without notice in order to improve design and supply the best product possible.

© NEC Corporation 1993

NE32100

NEC ELECTRON DEVICE

TYPICAL CHARACTERISTICS (T_a = 25 °C)



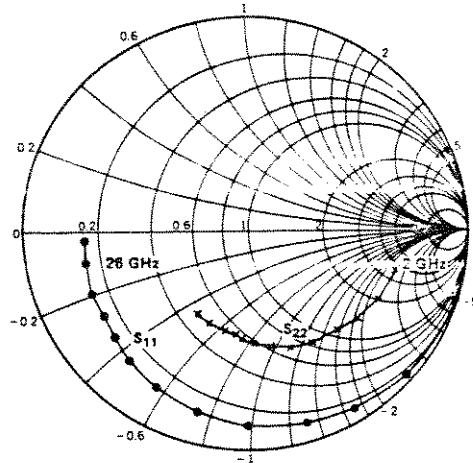
NEC ELECTRON DEVICE

NE32100

S-PARAMETERS

$V_{DS} = 2V$
 $I_D = 10mA$

START 2 GHz STOP 26 GHz STEP 2 GHz



MHz	S ₁₁		S ₂₁		S ₁₂		S ₂₂		k	G _{max}
	MAG.	ANG. (deg.)	MAG.	ANG. (deg.)	MAG.	ANG. (deg.)	MAG.	ANG. (deg.)		
2000	0.986	-22	3.442	161	0.034	74	0.680	-15	0.09	20.0
4000	0.967	-43	3.270	144	0.063	61	0.654	-26	0.13	17.1
6000	0.938	-60	3.072	129	0.086	48	0.622	-40	0.22	15.5
8000	0.916	-74	2.867	116	0.100	39	0.603	-49	0.25	14.6
10000	0.894	-91	2.711	101	0.124	27	0.582	-62	0.27	13.4
12000	0.859	-106	2.546	88	0.138	20	0.565	-72	0.29	12.7
14000	0.824	-120	2.337	75	0.147	7	0.537	-81	0.40	12.0
16000	0.794	-132	2.206	63	0.152	0	0.523	-89	0.47	11.6
18000	0.762	-141	2.072	51	0.154	-10	0.502	-95	0.60	11.3
20000	0.748	-149	1.970	42	0.139	-14	0.483	-98	0.72	11.5
22000	0.753	-158	1.873	33	0.138	-16	0.472	-104	0.73	11.3
24000	0.740	-169	1.757	24	0.149	-18	0.460	-113	0.72	10.8
26000	0.730	-177	1.652	19	0.151	-22	0.449	-121	0.73	10.4

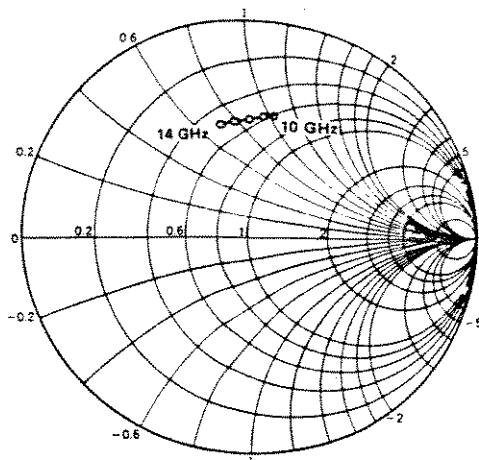
NE32100

NEC ELECTRON DEVICE

NOISE PARAMETERS

$V_{DS} = 2.0V$
 $I_D = 10mA$

START 10 GHz STOP 14 GHz STEP 1 GHz



Freq. (GHz)	NF MIN. (dB)	Gain (dB)	Γ_{opt}		$R_n/50 (\Omega)$
			MAG.	ANG (deg.)	
10.0	0.85	12.7	0.58	78	0.40
11.0	0.90	11.7	0.57	82	0.65
11.5	0.95	11.2	0.56	85	0.90
12.0	1.00	10.5	0.55	88	0.90
12.5	1.05	10.1	0.54	91	0.80
13.0	1.10	9.75	0.54	94	0.85
14.0	1.20	9.50	0.53	99	0.90

Γ_{opt} includes bond wired.
 17.3 microns diameter gold wires used during testing.
 Gate : 2 wires total, 1 per bond pad, 322 microns long each wire.
 Drain : 2 wires total, 1 per bond pad, 398 microns long each wire.
 Source : 6 wires total, 3 per side, 222 microns long each wire.